

УДК 681.324

ОБОБЩЕННАЯ АРХИТЕКТУРА СЕТЕВОГО ПРОЦЕССОРА

*Моатаз Юнис, Грищенко В.И., Ладыженский Ю.В.
Донецкий национальный технический университет, Украина*

Проведен анализ перспективных сетевых процессоров, рассмотрены особенности их технических характеристик и функциональных возможностей. Предложена обобщенная структура, отражающая перспективные тенденции в разработке сетевых процессоров.

Введение

Сетевые процессоры (СП), как самостоятельный класс специализированных программируемых сетевых устройств, появились в конце 1990-х годов. Их создание было обусловлено повышением требований к пропускной способности маршрутизирующего оборудования компьютерных сетей ввиду резкого увеличения объемов передаваемых потоков данных. За прошедшее десятилетие СП развивались и совершенствовались в направлениях увеличения производительности, расширения функциональности, повышения интеллектуального уровня обработки пакетов.

Основные особенности сетевых процессоров

Важнейшим требованием к сетевым процессорам является способность обрабатывать поток пакетов со скоростью канала, к которому подключен маршрутизатор. СП в составе маршрутизаторов могут использоваться в магистральных сетях, где скорость передачи данных может превышать сотни гигабит в секунду, так и в маршрутизаторах обычных пользователей, работающими со скоростями от десятков Мб/с до нескольких Гб/с. При этом в разных типах сетей используются различные реализации СП.

Основными отличиями сетевых процессоров от процессоров общего назначения являются [1]:

- набор инструкций сетевых процессоров, как правило, основан на RISC-архитектуре;
- архитектуры сетевых процессоров содержат специализированные инструкции для выполнения битовых операций, расчета контрольных сумм и операций поиска.

В состав СП могут входить специализированные функциональные блоки, реализующие задачи обработки пакетов.

Первый обзор состояния рынка сетевых процессоров опубликован в [2]. За прошедшее время сетевые процессоры развивались в основном в направлении увеличения быстродействия, а также в направлении расширения функциональных возможностей. Некоторые крупные производители (Echag, Intel, Mindspeed и Vitesse) за десять лет потеряли свои позиции на рынке и свернули разработки сетевых процессоров, сохранив производство уже разработанные моделей [3]. Другие же компании, такие как EZchip, укрепили и расширили свое присутствие в сегменте решений для магистральных маршрутизаторов.

Современные модели сетевых процессоров

Основную часть сетевых процессоров для высоконагруженных систем в настоящее время разрабатывает компания EZchip [3]. Ведущим продуктом этой компании является сетевой процессор NP-3 [4] с пропускной способностью 30 Гб/с (табл. 1).

Сетевые процессоры NP-3 включают менеджеры трафика для входящих и исходящих пакетов с 4-х уровневой иерархической классификацией пакетов; блоки поиска, которые могут использоваться для маршрутизации, коммутации и обеспечения политик безопасности; аппаратную реализацию

Таблица 1. Характеристики EZchip NP-3

Характеристика	Значение
Пропускная способность	30 Гб/с
Вычислительные ядра	Ядро общего назначения, специализированные ядра для обработки пакетов
Функциональные блоки	Менеджеры трафика (QoS), блоки поиска в маршрутных таблицах, аппаратная реализация обработки протокола OAM
Интерфейсы	10 × 1Гб/с Ethernet, 1 × 10Гб/с Ethernet, 2 × SPI 4.2
Размеры	40×40 мм
Техпроцесс	90 нм
Энергопотребление	—

протокола OAM (Operation- Administration-Maintenance), упрощающую администрирование и поддержку маршрутизаторов. Маршрутные таблицы процессора хранятся во внешней DRAM-памяти и могут достигать 1.5 Гбайт.

Для удовлетворения возрастающих требований современных компьютерных сетей компания EZchip выпустила сетевой процессор следующего поколения NP-4 [5], который обеспечивает увеличение пропускной способности маршрутизатора 100 Гб/с (50 Гб/с в дуплексном режиме). Этот СП основан на архитектуре NP-3 и имеет более широкий набор функций (табл. 2).

Таблица 2. Характеристики EZchip NP-4

Характеристика	Значение
Пропускная способность	100 Гб/с (50 Гб/с в дуплексном режиме)
Вычислительные ядра	Ядро общего назначения, специализированные ядра для обработки пакетов
Функциональные блоки	Менеджеры трафика (QoS), блоки поиска в маршрутных таблицах, аппаратная реализация обработки протокола OAM, блок взаимодействия с внешними матрицами коммутации
Интерфейсы	1 × 40 Гб/с Ethernet, совместимый с 802.3ba или 10 × XAUI (10 Гб/с); 24 × quad-speed SGMII/1000Base-X Ethernet или 48 × tri-speed QSGMII Ethernet;
Размеры	45×45 мм
Техпроцесс	55 нм
Энергопотребление	35 Вт

Процессор NP-4 поддерживает потоковое видео и IPTV, встроенный блок взаимодействия с внешними матрицами коммутации, функции формирования трафика, большое число алгоритмов планирования очередей.

Сетевой процессор следующего поколения NP-5 [6] будет обеспечивать работоспособность 200 Гб/с сетей. При этом обеспечивается полная обратная программная совместимость с процессорами NP-4.

Среди производителей процессоров для устройств доступа наиболее крупным является компания PMC-Sierra, которая предлагает сетевые процессоры семейства WinPath3 [7] с пропускной способностью до 10Гб/с. Гибкая архитектура этих устройств позволяет использовать их в проводных и беспроводных сетях (см. табл. 3).

Процессоры WinPath3 содержат два отключаемых вычислительных ядра общего назначения и до 12 специализированных вычислительных ядер для обработки пакетов, которые в сумме реализуют

Таблица 3. Характеристики СП PMC-Sierra Winpath3

Характеристика	Значение
Пропускная способность	10 Гб/с или до 15 млн. пакетов/с
Вычислительные ядра	2 × MIPS @ 650 MHz, 64K icache / 32 K dcache, 512 MB L2 cache (на первом ядре); 12 × RISC WinGines @ 450 MHz
Функциональные блоки	Классификатор пакетов, блок политик, блок формирования трафика, два блока для поддержки криптографии
Интерфейсы	до 12 × Gigabit Ethernet, до 72 × Fast Ethernet, до 16 × TDM
Размеры	31×31 мм
Техпроцесс	—
Энергопотребление	20 Вт

до 64 аппаратных потоков обработки команд. Аппаратно реализованный классификатор пакетов может содержать до 32 тысяч правил, в том числе 16 тысяч правил переадресации. Классификатор обеспечивает обработку до 450 млн. поисковых запросов в секунду. Процессор имеет 2,5 МБ внутренней памяти и три шины для работы с внешним ОЗУ.

Еще одним крупным производителем сетевых процессоров для устройств доступа является компания LSI, выпускающая новое семейство коммуникационных процессоров Axhia (Axhia communication processors, ACP). Процессоры этого производителя объединяют вычислительные ядра общего назначения с архитектурой Power специализированные ядра для выполнения различных задач обработки пакетов: сравнение с шаблоном, классификация, управление трафиком и др. В настоящее время LSI поставляет модели сетевых процессоров APP3100, APP3300, APP650 и APP300, которые отличаются структурой и производительностью. Технические характеристики наиболее производительного из них (APP3100) приведены в таблице 4.

Таблица 4. Характеристики СП LSI APP 3110

Характеристика	Значение
Пропускная способность	до 2 Гб/с
Вычислительные ядра	ARM 11 MP Core, 32 К кэш команд / 64 К кэш данных
Функциональные блоки	Классификатор пакетов, управление трафиком, акселератор обработки IPsec трафика
Интерфейсы	GMII (до 1000 Мб/с), SGMII (до 1000 Мб/с) GPIO, PC, UART, MDIO, JTAG
Размеры	23×23 мм
Техпроцесс	—
Энергопотребление	3 Вт

Известный производитель микроэлектроники для систем связи Broadcom предлагает линейку сетевых процессоров для Ethernet-сетей [8, 9]. В линейку входят одно-, двух- и четырехядерные процессоры с тактовой частотой от 800 MHz до 1,2 GHz. Эти процессоры обеспечивают пропускную способность 20 млн. пакетов/с [9]. Потребляемая мощность этих процессоров колеблется от 4 до 23 Вт в зависимости от количества вычислительных ядер. Процессоры не содержат специализированных функциональных блоков, обработку пакетов выполняют вычислительные ядра общего назначения. Характеристики четырехядерного процессора BCM1455 представлены в таблице 5.

Отдельно следует отметить процессоры серии StrataXGS [10, 11], в которую входят специализированные процессоры, ориентированные на работу в высоконагруженных сетях и центрах обработки данных. Они обеспечивают пропускную способность до 240 Гбит/с и предоставляют

Таблица 5. Характеристики СП BCM1455

Характеристика	Значение
Пропускная способность	до 20 млн. пакетов в секунду
Вычислительные ядра	4 64-битных ядра MIPS с тактовой частотой от 800 MHz до 1.2 GHz, 32 К кэш команд / 32 К кэш данных
Функциональные блоки	—
Интерфейсы	4×Gigabit-Ethernet
Размеры	—
Техпроцесс	—
Энергопотребление	19 Вт @ 1 Ghz

широкие функциональные возможности: поддержка протоколов туннелирования пакетов; иерархическая модель качества обслуживания (QoS); формирование профиля трафика; поддержка OAM; множество счетчиков для сбора статистики о трафике.

Процессоры Broadcom являются одними из самых производительных устройств на рынке, но по распространенности они уступают продуктам EZchip.

Обобщенная архитектура современного сетевого процессора

Анализ методов организации сетевых процессоров позволяет представить обобщенную архитектуру СП (рис. 1). Большая часть представленных процессоров использует многоядерные структуры для повышения скорости обработки пакетов. Широко используются специализированные сопроцессоры и функциональные блоки для ускорения отдельных операций обработки пакетов. В общем случае сетевой процессор содержит несколько специализированных вычислительных ядер для обработки данных и ядро общего назначения для выполнения функций управления: обработка ошибок, сбор статистики, обновление маршрутных таблиц.

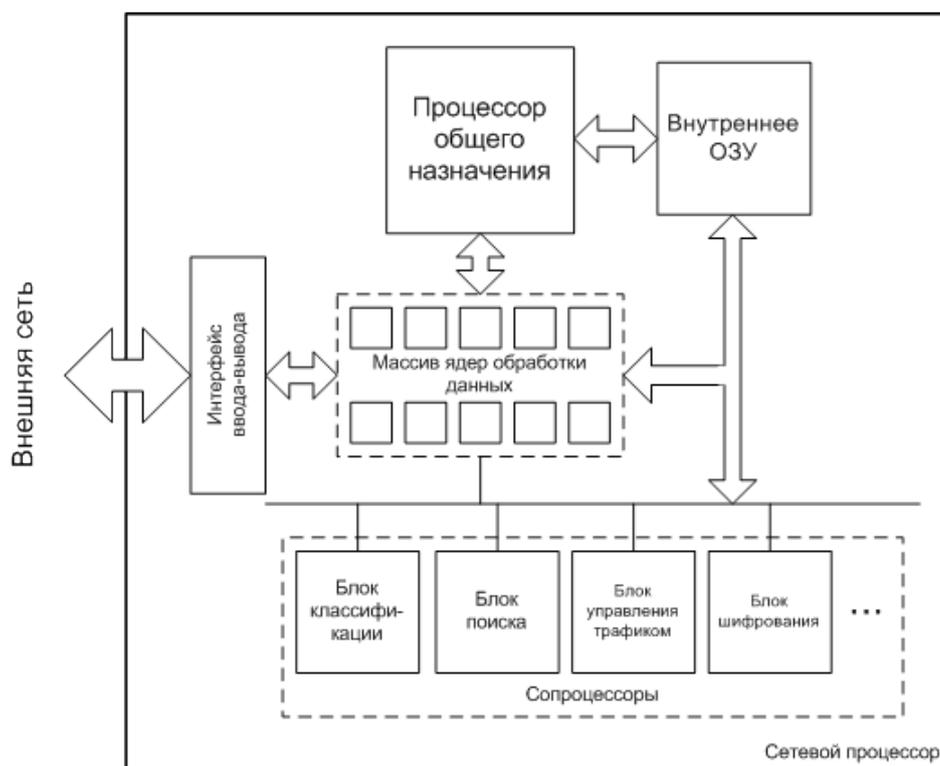


Рисунок 1. Обобщенная архитектура сетевого процессора

В обобщенном сетевом процессоре используется несколько специализированных вычислительных ядер для обработки потока пакетов. Ядра могут быть организованы в конвейерные, параллельные или смешанные структуры. Выбор оптимальной организации вычислительных ядер в большой степени зависит от особенностей приложений сетевой обработки, выполняемых на СП.

Специализированные ядра выполняют обработку обычных пакетов. В случае появления управляющего пакета или возникновения ошибки при обработке обычного пакета, они передаются на ядро общего назначения. Это ядро обрабатывает исключения и изменяет таблицы маршрутизации.

В целях увеличения скорости обработки пакетов могут использоваться специализированные сопроцессоры. Количество и функциональные возможности сопроцессоров зависят от сферы использования СП, как правило, присутствуют блоки управления трафиком, поиска в маршрутной таблице, расчета контрольных сумм, классификации пакетов. Сопроцессоры должны быть доступны всем ядрам обработки пакетов, поэтому следует разместить их на общей шине с вычислительными ядрами.

Еще одним способом повышения производительности при обработке пакетов является размещение на кристалле блока оперативной памяти ограниченного объема. Это быстрое ОЗУ используется для хранения временных данных, используемых в процессе обработки пакетов.

В большинстве случаев ядра обработки данных работают только с заголовками пакетов. Поэтому объема внутреннего ОЗУ должно быть достаточно для размещения заголовков всех параллельно обрабатываемых пакетов. При проектировании сетевого процессора следует помнить, что внутреннее ОЗУ большого размера значительно увеличивает площадь кристалла и его энергопотребление.

Выводы

Проведен анализ и сравнение наиболее актуальных моделей сетевых процессоров. Рассмотрены особенности их структур и функциональные возможности. Указаны поддерживаемые протоколы и типы сетей. Приведены физические характеристики СП: размер, тактовая частота и энергопотребление.

На основе рассмотренных моделей СП предложена обобщенная архитектура, отражающая основные направления и тенденции в разработке сетевых процессоров. Предложенная архитектура включает массив специализированных вычислительных ядер для обработки пакетов и отдельное вычислительное ядро общего назначения для выполнения операций управления и обработки исключений.

С целью увеличения скорости выполнения отдельных операций обработки пакетов обобщенный сетевой процессор содержит специализированные сопроцессоры. Сопроцессоры могут выполнять функции классификации пакетов, поиска в маршрутной таблице, расчета контрольных сумм и другие. Количество и состав сопроцессоров зависит от целевого назначения разрабатываемого сетевого процессора.

Важной особенностью предложенной обобщенной архитектуры является размещение на кристалле процессора небольшого быстрого ОЗУ для хранения наиболее актуальной оперативной информации.

Сделанное обобщение наиболее распространенных подходов к организации современных сетевых процессоров может использоваться для построения моделей, исследования и разработки новых структур сетевых процессоров.

Литература

- [1] Ahmadi M., Wong S. Network Processors: Challenges and Trends: In Proceedings of the 17th Annual Workshop on Circuits, Systems and Signal Processing, ProRisc 2006. – 2006. – P. 223–232.
- [2] Niraj Shah, Understanding network processors. – Tech Rep. Version 1.0. – Berkeley: EECS:

- University of California. — September 2001.
- [3] Wheeler B., Bolaria J. A Guide to Network Processors. Twelfth Edition: The Linley Group. — April 2011. — 171 p.
- [4] NP-3: 30-Gigabit Network Processor with Integrated Traffic Management. Product Brief: EZchip Technologies. — 2010. — 4 p.
- [5] NP-4: 100-Gigabit Network Processor for Carrier Ethernet Applications. Product Brief: EZchip Technologies. — 2011. — 11 p.
- [6] EZchip Discloses Product Details of Its NP-5 200-Gigabit Network. — Режим доступа: http://www.ezchip.com/pr_110524.htm. — Заглавие с экрана.
- [7] WinPath3™: Next generation access packet processor. — Режим доступа: <http://www.pmc-sierra.com/products/details/wp3/>. — Заглавие с экрана.
- [8] BCM1122: Product Brief. High-performance MIPS control processor. — Broadcom Corporation. — 2006.
- [9] BCM1455: Product Brief. Quad-Core 64-bit MIPS processor. — Broadcom Corporation. — 2006.
- [10] Broadcom BCM56540: Premier Metro Ethernet Switch. — Broadcom Corporation. — 2011.
- [11] Broadcom BCM56640: Extensible Multilayer Ethernet Switch for Chassis Application. — Broadcom Corporation. — 2010.