

ТАБЛИЦА 8

Микропрограмма выполнения команды "ПАМЯТЬ - ПАМЯТЬ"  
(умножение с плавающей запятой)

Адр. МК	П О Л Я										М И К Р О К О Д Ы										Цикл										
	AA	AB	M1	DI	DE	CI	DE	M1L	MKJ	I	DA	АЛОСТ	ГОТ	PC	РАП	Чт/3n	ОБС	PK	MX2	РБА		РБАн	E1	E2	E3	E4	E5	E6	MX1		
1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30		
/* ЗАГРУЗКА НАЧАЛЬНОГО АДРЕСА */																															
0	X	15	3,3,3	10	1	X	1	0	6	3	10	0	1	0	0	X	0	0	3	0	0	0	0	0	0	0	0	0	0	1	
1	X	X	X, X, 1	X	1	X	1	0	4	3	0	0	0	0	0	X	0	0	3	0	0	0	0	0	0	0	0	0	1		
/* ВЫБОРКА КОМАНДЫ */																															
10	X	15	3,3,1	X	1	X	0	0	X	14	X	0	0	0	1	X	0	0	3	0	0	0	0	0	0	0	0	0	3	1	
11	X	15	3,0,3	X	1	1	0	X	14	X	0	0	0	0	0	1	1	3	0	0	0	0	0	0	0	0	0	0	3	0	
/* ДЕШИФРАЦИЯ КОДА ОПЕРАЦИИ */																															
12	X	X	X, X, 1	X	1	X	1	0	X	2	100	0	0	0	0	X	1	0	3	0	0	0	0	0	0	0	0	0	3	1	
/* ВЫБОРКА ПЕРВОГО ОПЕРАНДА */																															
100	X	4,3,1	X	1	X	0	0	X	14	X	0	0	0	1	X	0	0	0	0	0	0	0	0	0	0	0	0	0	3	1	
101	X	1,1,1	X	1	X	1	0	X	14	X	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	3	0	
102	X	2	3,3,2	3n	1	X	1	0	X	14	X	0	0	0	0	X	0	0	0	0	0	0	0	0	0	0	0	0	2	1	
103	X	1	3,3,2	1n	1	X	1	0	X	14	X	0	0	0	0	X	0	0	0	0	0	0	0	0	0	0	0	0	2	1	
104	X	1	3,3,2	M	1	X	1	0	X	14	X	0	0	0	0	X	0	0	0	0	0	0	0	0	0	0	0	0	2	1	

Продолжение табл. 8

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	
/* Выборка второго операнда */																														
104	X	4, 3, 1	X	1	X	1	X	0	X	14	X	0	0	0	1	X	0	0	1	0	0	0	0	0	0	0	0	0	3	1
105	X	X, X, 1	X	1	X	1	0	X	X	14	X	0	0	0	0	0	1	0	0	1	0	0	0	0	0	0	0	3	0	
106	X	3, 3, 2, 3M	1	1	X	1	0	X	X	14	X	0	0	0	0	X	0	0	0	0	0	1	0	0	0	0	0	2	1	
107	X	3, 3, 2, 2L	1	1	X	1	0	X	X	14	X	0	0	0	0	X	0	0	0	0	0	0	0	0	0	0	0	2	1	
108	X	3, 3, 2, 2M	1	1	X	1	0	X	X	14	X	0	0	0	0	X	0	0	0	0	0	0	0	1	0	0	0	2	1	
109	X	3, 3, 0, X	1	1	X	1	0	X	X	14	X	0	0	0	0	X	0	0	0	0	0	0	0	0	0	0	0	3	1	
/* Проверка на ноль мантиссы Мн и МТ */																														
110	0	X	4, 0, 1	X	1	0	1	0	X	14	X	0	0	1	0	X	0	0	3	0	0	0	0	0	0	0	0	3	1	
111	X	X, X, 1	X	1	X	1	0	0	0	3	140	0	0	0	0	X	0	0	3	0	0	0	0	0	0	0	0	3	1	
112	6	X	4, 0, 1	X	1	0	1	0	X	14	X	0	0	1	0	X	0	0	3	0	0	0	0	0	0	0	0	3	1	
113	X	X, X, 1	X	1	X	1	0	0	0	3	140	0	0	0	0	X	0	0	3	0	0	0	0	0	0	0	0	3	1	
/* Суммирование порядков */																														
114	3	1, 0, 3	X	1	0	1	0	1	0	X	X	0	0	1	0	X	0	0	3	0	0	0	0	0	0	0	0	3	1	
115	X	X, X, 1	X	1	X	1	0	1	0	3	118	0	0	0	0	X	0	0	3	0	0	0	0	0	0	0	0	3	1	
116	X	X, X, 1	X	1	X	1	0	2	0	3	118	0	0	0	0	X	0	0	3	0	0	0	0	0	0	0	0	3	1	
117	X	X, X, 1	X	1	X	1	0	4	0	3	140	0	0	0	0	X	0	0	3	0	0	0	0	0	0	0	0	3	1	
118	1	5, 1, 3, 64	1	1	1	1	0	X	X	14	X	0	0	0	0	X	0	0	2	0	0	0	0	0	0	0	0	3	1	

ПРОДОЛЖЕНИЕ ТАБЛ. 8

	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30			
	/* Перемножение мантисс */																																
119	X	5	3,4,3	X	1	X	1	X	1	0	X	0	0	0	0	0	X	0	0	0	3	0	0	0	0	0	0	0	0	0	3	1	
120	X	8	7,3,3	24	1	X	1	0	X	0	X	0	0	0	0	0	X	0	0	0	3	0	0	0	0	0	0	0	0	0	0	1	1
121	0	5	1,0,4	X	1	0	1	1	X	0	0	0	0	0	0	0	X	0	0	2	0	0	0	0	0	0	0	0	0	0	0	3	1
122	X	8	3,1,3	X	1	0	1	0	X	0	0	X	0	0	1	0	X	0	0	3	0	0	0	0	0	0	0	0	0	0	0	3	1
123	X	X	X, X, 1	X	1	X	1	0	0	3	121	0	0	0	0	0	X	0	0	3	0	0	0	0	0	0	0	0	0	0	0	3	1
	/* Проверка нормализации */																																
124	5	X	4,3,1	X	1	X	1	0	X	14	X	0	0	0	1	0	X	0	0	2	0	0	0	0	0	0	0	0	0	0	0	3	1
125	X	X	X, X, 1	X	1	X	1	0	1	3	129	0	0	0	0	0	X	0	0	3	0	0	0	0	0	0	0	0	0	0	0	3	1
126	X	5	3,3,6	X	1	X	1	0	X	14	X	0	0	0	0	0	X	0	0	3	0	0	0	0	0	0	0	0	0	0	0	3	1
127	X	1	3,1,3	X	1	0	1	0	X	14	X	0	0	1	0	X	0	0	0	3	0	0	0	0	0	0	0	0	0	0	0	3	1
	/* Анализ на переполнение */																																
128	X	X	X, X, 1	X	1	X	1	0	3	140	0	0	0	0	0	0	X	0	0	3	0	0	0	0	0	0	0	0	0	0	0	3	1
129	1	1	5,1,1	123	1	1	1	0	X	14	X	0	0	1	0	X	0	0	2	0	0	0	0	0	0	0	0	0	0	0	1	1	1
130	X	X	X, X, 1	X	1	X	1	0	1	3	145	0	0	0	0	0	X	0	0	3	0	0	0	0	0	0	0	0	0	0	0	3	1
	/* Формирование знака результата */																																
131	4	2	1,6,3	X	1	X	1	0	X	14	X	0	0	0	0	0	X	0	0	2	0	0	0	0	0	0	0	0	0	0	0	3	1



манд и их содержимое. Для сокращения размеров таблицы значения управляющих полей микрокоманды приведены в десятичной системе счисления. Знаком "X" в микропрограмме обозначено безразличное состояние сигнала из данного поля микрокоманды. В колонке I2 подчеркнуты адреса переходов при выполнении операций условной или безусловной передачи управления.

Структура микровычислителя, приведенная на рис. 3, относится к классу двухуровневых конвейерных структур [1, 5]. В ней задержки при выполнении микрокоманд распараллелены по двум путям: в БОД и БМУ. При этом условные переходы должны быть задержаны не менее, чем на один такт после выполнения условия перехода.

Микропрограмма начинается в микропрограммной памяти с нулевого адреса. После загрузки начального адреса микроЭВМ выдает сигнал готовности (РМК [78]) и переходит в состояние ожидания (происходит закиливание по нулевому адресу).

С приходом сигнала "Пуск" управление передается на IO-ю ячейку МПП. Происходит выборка команды и дешифрация кода операции.

Выполнение команды умножения чисел начинается с микрокоманды, записанной по адресу IOO МПП.

По адресу I22 в МПП расположена микрокоманда, которая осуществляет в блоке обработки данных микрооперацию "сложение-сдвиг" в процессе перемножения мантисс операндов. Единица на управляющем входе M11 (РМК [44]) означает пропуск разряда PQO регистра RQ на выход мультиплексора (см. рис. 5). В зависимости от содержимого этого регистра в БОД будет выполняться или операция I, 0, 4 (при PQO = 0), или операция 3, 0, 4 (при PQO = 1).

Вся микропрограмма занимает в микропрограммной памяти 46 ячеек по 80 разрядов каждая. По этой причине в блоке микропрограммного управления достаточно иметь две четырехразрядные секции управления адресом микрокоманды K1804BVI.

## 6. Разработка функциональных схем микровычислителя

На основе структурных схем микровычислителя (рис. 3) и его основных блоков (рис. 4-6) выполняется разработка функциональных схем.

Синтез схемы преобразователя начального адреса на микросхемах ПЗУ или ПЛМ может быть выполнен на основе таблицы истинности его работы и затруднений не вызывает.

В процессе разработки программного обеспечения было выяснено, что в МПП необходимо иметь 46 ячеек по 80 разрядов. Микропрограммную

память целесообразно строить на микросхемах ПЗУ, в качестве которых могут быть использованы К556РТ4 (организация 256 x 4) или К556Р5 (организация 512 x 8). Время срабатывания этих микросхем составляет 70 нс [ 8]. Выходы микросхем выполнены по схеме с открытым коллектором. Для согласования по уровням с нагрузочными микросхемами необходимо определить величину внешнего резистора, расчет которого можно найти, например, в [ 9].

Регистр микрокоманд может быть выполнен на микросхемах типа К555ИР23, представляющие собой 8-разрядный регистр с записью информации по переднему фронту синхросигнала [ 10].

Регистр состояния целесообразно реализовать на микросхемах К1804ИР1 [ 3 - 5]. Одна такая микросхема представляет собой 4-разрядный регистр на D - триггерах с записью информации по переднему фронту синхросигнала (СИ в<sub>од</sub>). Наличие выходов информации с тремя состояниями позволяет использовать регистр для работы на общую магистраль. Поэтому на микросхемах К1804ИР1 могут быть также реализованы регистры РК, РВхД и РВыхД.

В качестве мультиплексора кода условия может быть использована микросхема К155КПБ, осуществляющая коммутацию восьми входов на один выход [ 11]. При построении мультиплексоров МХ1 и МХ2 могут быть использованы микросхемы К555КП2 или К531КП1 [ 6, 10].

Блок ОЗУ емкостью 4К x 33 разряда (один разряд контрольный) может быть реализован, например, на микросхемах К565РУ2А (организация 1К x 1) или К541РУ1А (организация 4К x 1) [ 8]. Здесь же следует разработать функциональную схему блока контроля работы ОЗУ с проверкой кода четности или нечетности [ 2]. Для этой цели целесообразно использовать микросхемы типа К531ИПБ и К155ЛПБ [ 10]. При обнаружении схемой контроля ошибки в работе ОЗУ должен быть сформирован сигнал аварийного останова микровычислителя. Следует помнить, что время работы схемы контроля необходимо учитывать при расчете быстродействия блока оперативной памяти.

В пояснительной записке должны быть приведены фрагменты функциональных схем всех блоков микровычислителя с подробным описанием их работы.

#### 7. Разработка принципиальных электрических схем микровычислителя и таблиц "прошивки" управляющего ПЗУ

На основе функциональных схем строится принципиальная электрическая схема микровычислителя в соответствии с требованиями ГОСТа [ 12].

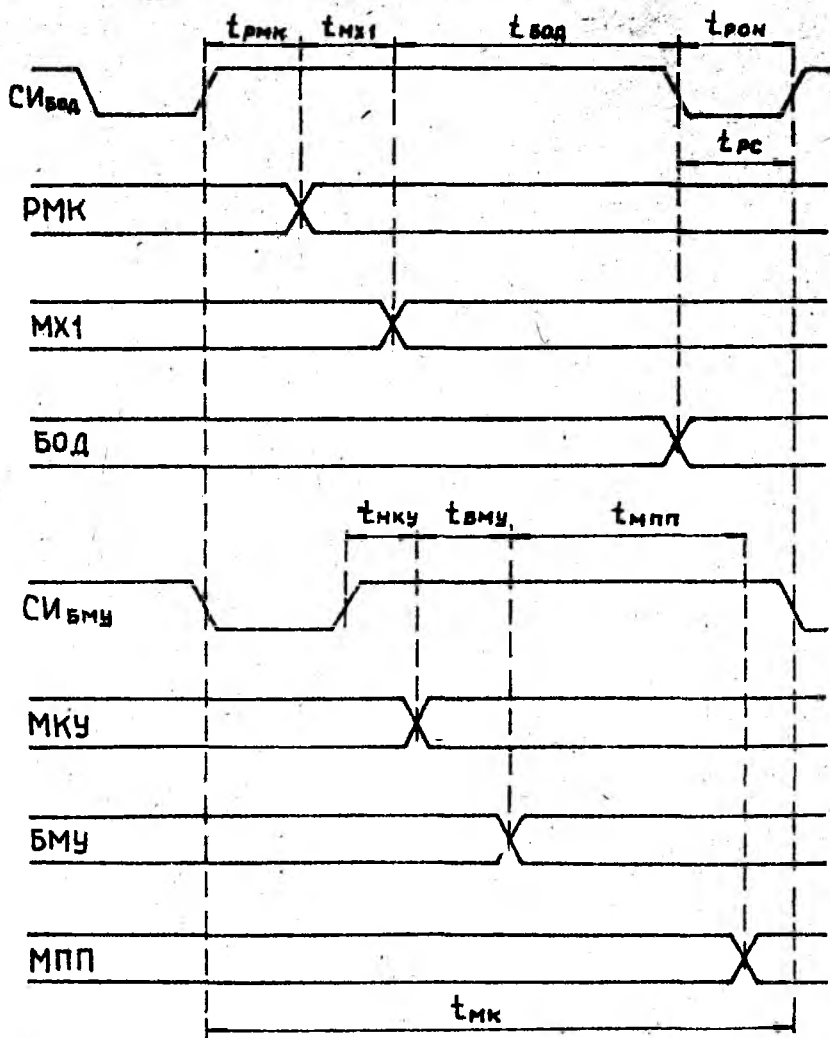


Рис. 10. Временная диаграмма работы микро ЭВМ

Для повышения помехоустойчивости микровычислителя следует предусмотреть конденсаторы в цепях питания.

Разработка принципиальной электрической схемы микровычислителя заканчивается предъявлением требований к блоку питания.

Для первых 10 микрокоманд микропрограммы в пояснительной записке следует привести "прошивку" микросхем ПЗУ, на которых реализована микропрограммная память.

#### 8. Расчет параметров блока синхронизации и построение временных диаграммы работы микровычислителя

Для синхронизации работы узлов микровычислителя применим двухфазную систему синхронизации [5].

Временные диаграммы одного цикла работы ЭВМ приведены на рис. 10. Цикл выполнения арифметической операции начинается по переднему фронту синхросигнала СИ<sub>Вод</sub> записью выбранной из МПМ микрокоманды в регистр микрокоманд и заканчивается записью полученного результата в РОИ блока обработки данных, а признаков результата операции - в регистр состояния.

Для правильной работы микровычислителя необходимо выполнение следующих соотношений:

$$t_{СИ\ Вод} \geq t_{рмк} + t_{мх1} + t_{вод};$$

$$t_{СИ\ Вод} \geq \max \{ t_{рои}, t_{рс} \};$$

$$t_{СИ\ БМУ} \geq t_{мку} + t_{бму} + t_{мпп};$$

$$t_{СИ\ БМУ} \geq t_{рмк},$$

- где  $t_{рмк}$  - время срабатывания регистра микрокоманд;  
 $t_{мх1}$  - время срабатывания мультиплексора МХ1;  
 $t_{вод}$  - максимальная длительность операции в ВОД;  
 $t_{рои}$  - время записи результата в РОИ;  
 $t_{рс}$  - время срабатывания регистра состояния;  
 $t_{мку}$  - время срабатывания мультиплексора кода условия;  
 $t_{бму}$  - время выработки адреса микрокоманды в БМУ;  
 $t_{мпп}$  - время срабатывания микропрограммной памяти.

После несложных вычислений определяем время цикла выполнения одной микрокоманды. Принимаем  $t_{мк} = 250$  нс. Тогда частота следования синхросигналов будет составлять 4 МГц.

Основным элементом при построении блока синхронизации является



задающий генератор. В качестве последнего целесообразно использовать программно-управляемый генератор импульсов типа К1804ГГ1 [3].

Период следования опорной частоты прием равным 50 нс (примерно совпадает с временем записи результата в РОН). Тогда частота следования импульсов  $f_{оп}$  будет составлять 20 МГц. Для получения стабильной опорной частоты необходимо к внешним выводам FC1 и FC2 микросхемы генератора подключить кварцевый резонатор ВQ на 20 МГц и два конденсатора С1 и С2 по 68 пФ каждый [3] (см. рис. II).

Управление генератором осуществляется путем подачи управляющих сигналов на входы С01-С03. При этом возможно формировать длительность цикла импульсов синхронизации от трех до 10 периодов опорной частоты  $f_{оп}$ .

В рассматриваемом микровычислителе использованы два типа микроциклов. Как видно из рис. 12, микроцикл удвоенной длительности получается при подаче на управляющие входы С01-С03 сигналов, соответствующих коду 100. Этот удлиненный микроцикл ( $t_{ц} = 500$  нс) может быть использован при работе с "медленным" блоком ОЗУ, время работы которого не превышает 500 нс.

Входы HLT и ST позволяют задать режим работы задающего генератора: при HLT = 0 и ST = 1 генератор работает в режиме "останова", а при HLT = 1 и ST = 0 - в режиме "работа".

## 9. Расчет основных технических характеристик микровычислителя.

Микровычислитель для реализации заданной функции выполнен на основе микросхем микропроцессорного комплекта серии К1804 с использованием интегральных микросхем серий К155, К555, К531, К556, К537. Структура процессора относится к классу двухуровневых конвейерных структур.

Время цикла выполнения одной микрокоманды без обращения к ОЗУ составляет 250 нс (частота следования синхроимпульсов равна 4 МГц). В случае работы с блоком ОЗУ время выполнения микрокоманды увеличено до 500 нс. При данной длительности цикла микрокоманды время выборки и выполнения команды умножения чисел с плавающей запятой составляет 21,3 мкс.

Блок обработки данных позволяет выполнять арифметические и логические операции над 24-разрядными операндами.

Оперативная память команд и данных имеет организацию 4К x 33 разряда. Предусмотрен контроль блока ОЗУ по паритету.

Микропрограмма, реализующая заданную команду, занимает в микро-

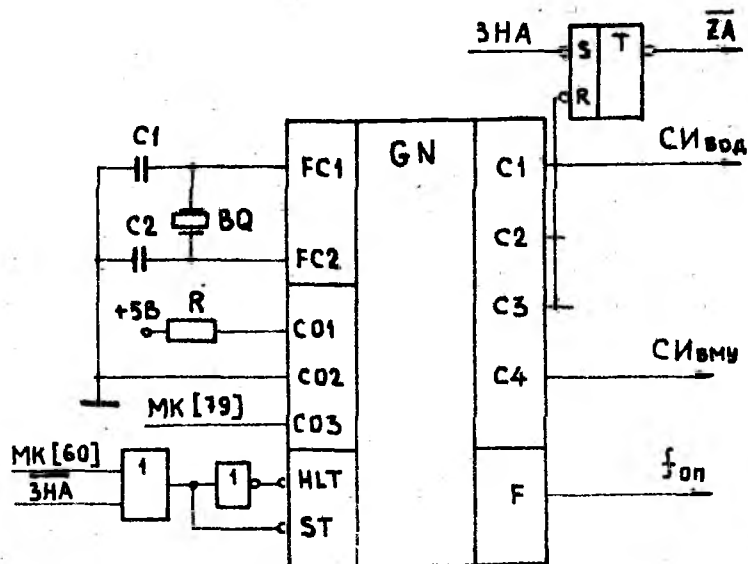


Рис. 11. Схема управления блоком синхронизации

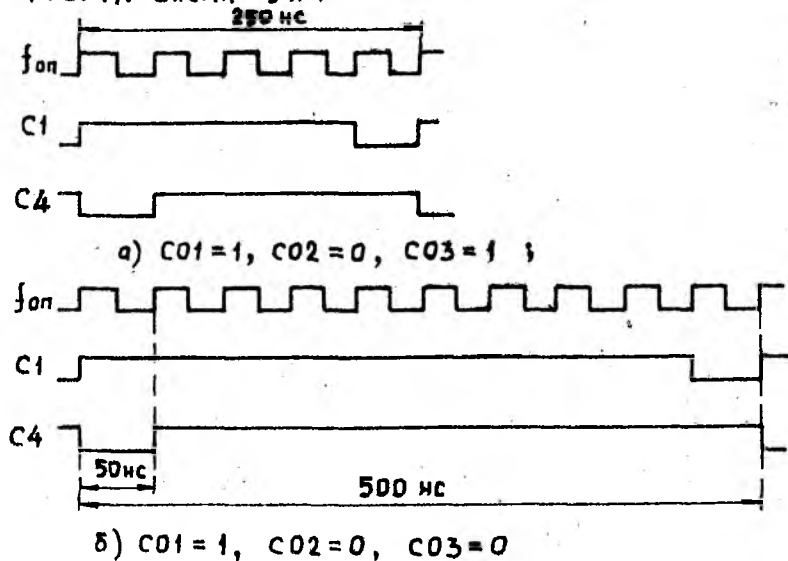


Рис. 12. Временная диаграмма работы формирователя синхросигналов

программной памяти 46 ячеек. Формат слова одной микрокоманды составляет 80 разрядов.

Питание микровычислителя осуществляется от источника постоянного тока с напряжением  $+5 \text{ В} \pm 5\%$ . Мощность, потребляемая микровычислителем, не превышает 30 Вт.

Микровычислитель может быть собран на двух платах размером  $300 \times 200 \text{ мм}$ . Для подавления низкочастотных помех в цепях питания на каждой плате поставлены конденсаторы.

#### 10. Заключение

В данном курсовом проекте разработаны принципиальные электрические схемы и программное обеспечение микровычислителя для расчета функции  $Z = A \times B$ . Операция умножения реализована над операндами плавающей запятой.

Предусмотрен контроль работоспособности микровычислителя.

ПРИМЕР ОБФОРМЛЕНИЯ ТИТУЛЬНОГО ЛИСТА ПОЯСНИТЕЛЬНОЙ ЗАПИСКИ

МИНИСТЕРСТВО ВЫСШЕГО И СРЕДНЕГО СПЕЦИАЛЬНОГО  
ОБРАЗОВАНИЯ УССР

ДОНЕЦКИЙ ОРДЕНА ТРУДОВОГО КРАСНОГО ЗНАМЕНИ  
ПОЛИТЕХНИЧЕСКИЙ ИНСТИТУТ

Кафедра "Электронные вычислительные машины"

ПОЯСНИТЕЛЬНАЯ ЗАПИСКА

к курсовому проекту по курсу  
"Теория проектирования ЭВМ и систем"  
на тему: Микропроцессорное вычислительное устройство  
для реализации заданной функции

Разработал студент группы ВТ-89в

\_\_\_\_\_  
(подпись, дата)

Иванов И.И.  
(Ф.И.О.)

Руководитель проекта

Петров П.П.

Заведующий кафедрой

Сидоров С.С.

ПРИМЕР ТЕХНИЧЕСКОГО ЗАДАНИЯ

УТВЕРЖДАЮ

Зав. кафедрой ЭВМ

\_\_\_\_\_  
Ф.И.О.

" 9 " февраля 1990 г.

ТЕХНИЧЕСКОЕ ЗАДАНИЕ

студенту группы ВТ-89в-7

Иванову Ивану Ивановичу

Срок сдачи проекта 20 апреля 1990 г.

Исходные данные:

вариант - 100;

реализуемая функция

$$F_4 = A \times B \times C + D ;$$

тип процессорного элемента - К1804ВС2; 1

тип управляющего автомата - на основе микросхемы К1804ВУ1;

алгоритм выполнения операции умножения - Г;

организация ОЗУ 4К x 33 (один разряд контрольный);

формат данных, представленных в прямом коде с фиксированной запятой:

0	1		31
±		M	

формат команды F5:

0	3	4	5	8	9	10	11		15
КОП	ПЗ	ПІ	ПА	A					

Разделы пояснительной записки, подлежащие разработке:

анализ реализуемой формулы и примеры вычислений;

разработка функциональных схем микровычислителя;

разработка алгоритмов реализации заданной команды;

разработка программного обеспечения микровычислителя;

оценка основных технических характеристик микровычислителя.

Содержание графической части:

- схема электрическая функциональная микровычислителя (формат А1);
- схема электрическая принципиальная микровычислителя (формат А1);
- схема алгоритмов вычисления для заданной функции и арифметических операций (формат А1).

График выполнения курсового проекта:

- I неделя - анализ функции и разработка программы ее реализации в указанном формате команды;
- 2 неделя - разработка структурной схемы микровычислителя;
- 3 неделя - разработка алгоритмов реализации заданной команды;
- 4 неделя - разработка программной модели заданной арифметической операции;
- 5, 6 недели - разработка микропрограмм выполнения арифметических операций;
- 7, 8 недели - разработка функциональных и принципиальных электрических схем узлов микровычислителя;
- 9 неделя - "прошивка" управляющего ПЗУ;
- 10 неделя - расчет основных технических характеристик микроЭВМ и построение временных диаграмм ее работы;
- II неделя - оформление пояснительной записки и графической части проекта;
- 12 неделя - защита курсового проекта.

Дата выдачи задания 9 февраля 1990 года.

Руководитель проектирования \_\_\_\_\_  
(Подпись)

Петров П.П.  
(Ф.И.О.)

Задание принял к исполнению 9 февраля 1990 г.

\_\_\_\_\_  
(Подпись)

Иванов И.И.  
(Ф.И.О.)

**МЕТОДИЧЕСКИЕ УКАЗАНИЯ  
И ЗАДАНИЯ К КУРСОВОМУ ПРОЕКТУ ПО ДИСЦИПЛИНЕ  
«ТЕОРИЯ ПРОЕКТИРОВАНИЯ ЭВМ И СИСТЕМ»**

(для студентов специальности 22.01  
дневной и вечерней форм обучения)

Составитель Юрий Владимирович ГУБАРЬ

Редактор **И. Д. Бородина**  
Корректор **Н. А. Филярская**  
Техн. редактор **С. Х. Аниськова**

Пл. изд. № 57 1989 г.

---

Подп. в печать 26.01.90. Формат 60×84<sup>1/16</sup>. Бумага тип. № 2. Офсетная печать.  
Усл. печ. л. 2,56. Усл. кр.-отг. 2,79. Уч.-изд. л. 2,94. Тираж 300 экз. Заказ 9-13.  
Бесплатно.

Донецкий политехнический институт, 340000, Донецк, ул. Артема, 58.

---

**ДМПІ, 340050, Донецк, ул. Артема, 96.**