

## У1. ПРИМЕРНОЕ СОДЕРЖАНИЕ ПОЯСНИТЕЛЬНОЙ ЗАПИСКИ

### Введение

В Основных направлениях экономического и социального развития СССР на 1985-1990 гг. и на период до 2000 г. подчеркивается необходимость широкого применения различных манипуляторов и встроенных систем автоматического управления. Предстоит осуществить автоматизацию производства, обеспечить широкое применение компьютеров и роботов, внедрение гибкой технологии, позволяющей быстро и эффективно перестраивать производство на изготовление новой продукции. Особую актуальность в этой связи приобретают вопросы разработки и внедрения микропроцессорных систем.

Здесь же должны быть определены цель курсового проектирования, возможные области применения микровычислителя, его связь с внешней средой и контроль работоспособности.

### I. Анализ реализуемой формулы и примеры вычислений

Пусть требуется спроектировать микровычислитель для реализации формулы

$$Z = A \times B, \quad (I)$$

где A и B - операнды, представленные в формате с плавающей запятой.

Формат команды для реализации (I) приведен на рис. I. Данная команда относится

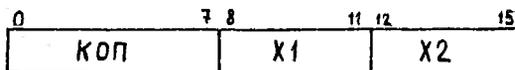


Рис. I. Формат реализуемой команды

к типу команд "память-память", которые выполняются в соответствии с алгоритмом [1]

$$[(X1)] \times [(X2)] \rightarrow [(X1)]. \quad (2)$$

При ее выполнении операнды A и B выбираются из оперативной памяти машины (ОЗУ) по адресам, на которые указывает содержимое регистров общего назначения (РОН) процессора, определяемых полями X1 и X2 команды. Затем в процессорном блоке операнды перемножаются и полученный результат записывается в ячейку памяти, заданную содержимым одного из РОН, на который указывает поле X1 команды.

Формат операндов, участвующих в операции, приведен на рис. 2. Операнд имеет 32 двоичных разряда, из них нулевой разряд отведен

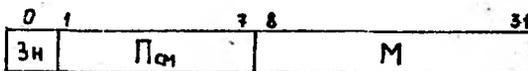


Рис. 2. Формат данных

под знак числа (Зн), разряды 1-7 - под характеристику (сместенный порядок П<sub>см</sub>) и разряды 8-31 отведены для мантиссы числа (М).

Сместенный порядок определяется из формулы

$$П_{см} = П + 64, \quad (3)$$

где П - порядок операнда.

Основание порядка примем равным двум. Тогда число Z с плавающей запятой может быть представлено в виде

$$Z = M \cdot 2^{П_{см}}. \quad (4)$$

Исходные операнды представлены в памяти микроЭВМ в нормализованном виде в прямом коде. В качестве примера в табл. I показано представление некоторых исходных данных [2].

Таблица I

Представление чисел с плавающей запятой

Десятичное число	Представление в памяти ЭВМ		
	Зн	П <sub>см</sub>	М
16289	0	100 1110	1111 1110 1000 0100 0000 0000
-16289	1	100 1110	1111 1110 1000 0100 0000 0000
-0,01	1	0111 010	1010 0011 1101 0111 0000 1100
0,01	0	0111 010	1010 0011 1101 0111 0000 1100

При умножении чисел с плавающей запятой порядки сомножителей складываются в соответствии с формулой [2]

$$П_{смz} = П_{смA} + П_{смB} - 64, \quad (5)$$

а мантиссы перемножаются

$$M_z = M_A \times M_B. \quad (6)$$

В случае необходимости произведение нормализуется путем сдвига мантиссы M<sub>z</sub> на один разряд влево и вычитания из порядка суммы П<sub>смz</sub> единицы. Результату присваивается знак плюс, если сомножители имеют одинаковые знаки, и знак минус, если знаки сомножителей разные.

В пояснительной записке следует привести характерные примеры выполнения заданной операции (на пополнение, выполнение нормализации и т.д.).

## 2. Разработка структурной схемы микровычислителя

Структурная схема микроЭВМ для реализации заданной функции (I) приведена на рис. 3. В ее состав входят следующие основные блоки: регистр команд (РК), на который с шины данных принимается выбранная из ОЗУ команда;

преобразователь начального адреса (ПНА), который декодирует код операции принятой в РК команды;

блок микропрограммного управления (БМУ) управляет выборкой микрокоманд из микропрограммной памяти (МПП);

регистр микрокоманд (РМК) принимает выбранную из МПП микрокоманду;

блок обработки данных (БОД) осуществляет логическую и арифметическую обработку информации;

оперативное запоминающее устройство (ОЗУ) предназначено для хранения команд и данных;

регистр адреса памяти (РАП) хранит адрес ячейки при обращении к блоку ОЗУ;

регистры входных (РВхД) и выходных (РВыД) данных позволяют произвести обмен данными между БОД и ОЗУ,

блок синхронизации (БС) служит для выработки синхросигналов, поступающих в блоки микроЭВМ;

пульт управления (ПУ) необходим для запуска микровычислителя в рабочее состояние;

мультиплексоры МХ1 и МХ2 необходимы для подключения соответствующей информации ко входам DI и AA блока обработки данных.

При разработке структурной схемы рис. 3 предполагалось, что в качестве счетчика адреса команд используется один из РОНов блока обработки данных (например, R15).

Рассмотрим более подробно структурные схемы БМУ и БОД.

### 2.1. Блок микропрограммного управления

Структурная схема БМУ, выполненного на основе микросхем K1804BV1, показана на рис. 4. Основными элементами блока являются:

I) четырехразрядный регистр состояния (РС), предназначенный для

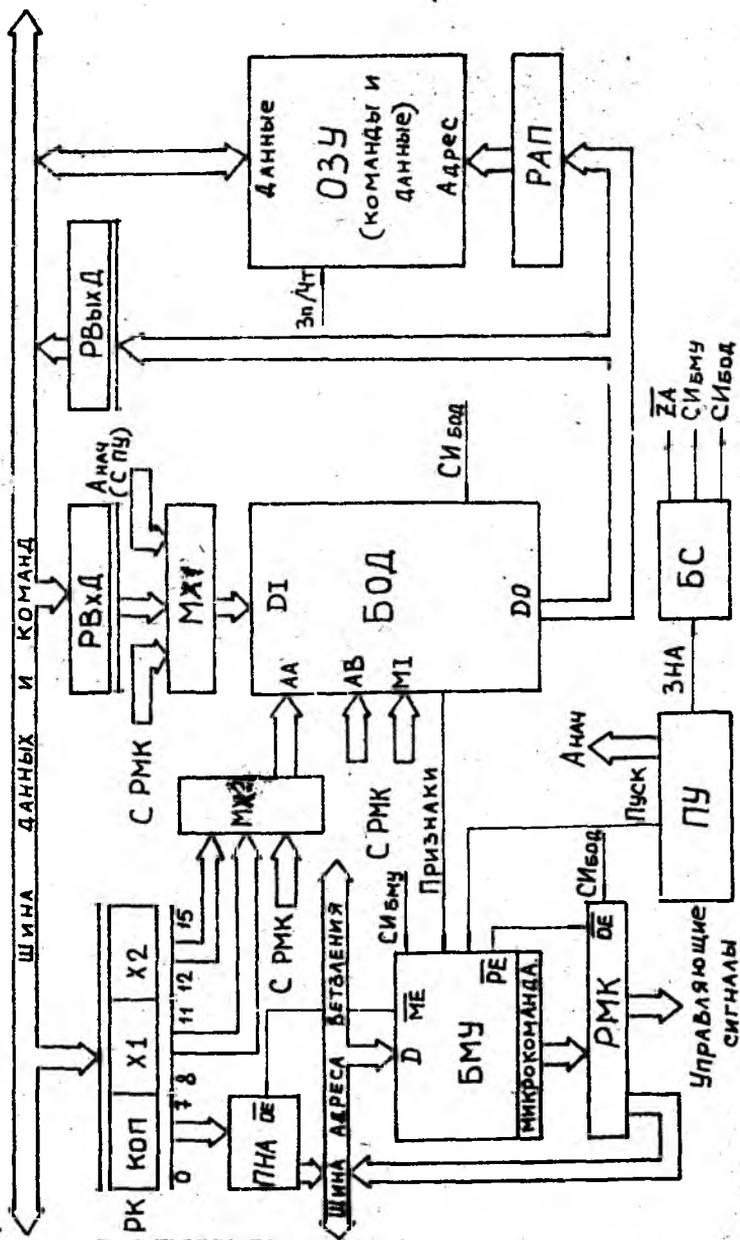


Рис. 3. Структурная схема микровычислителя

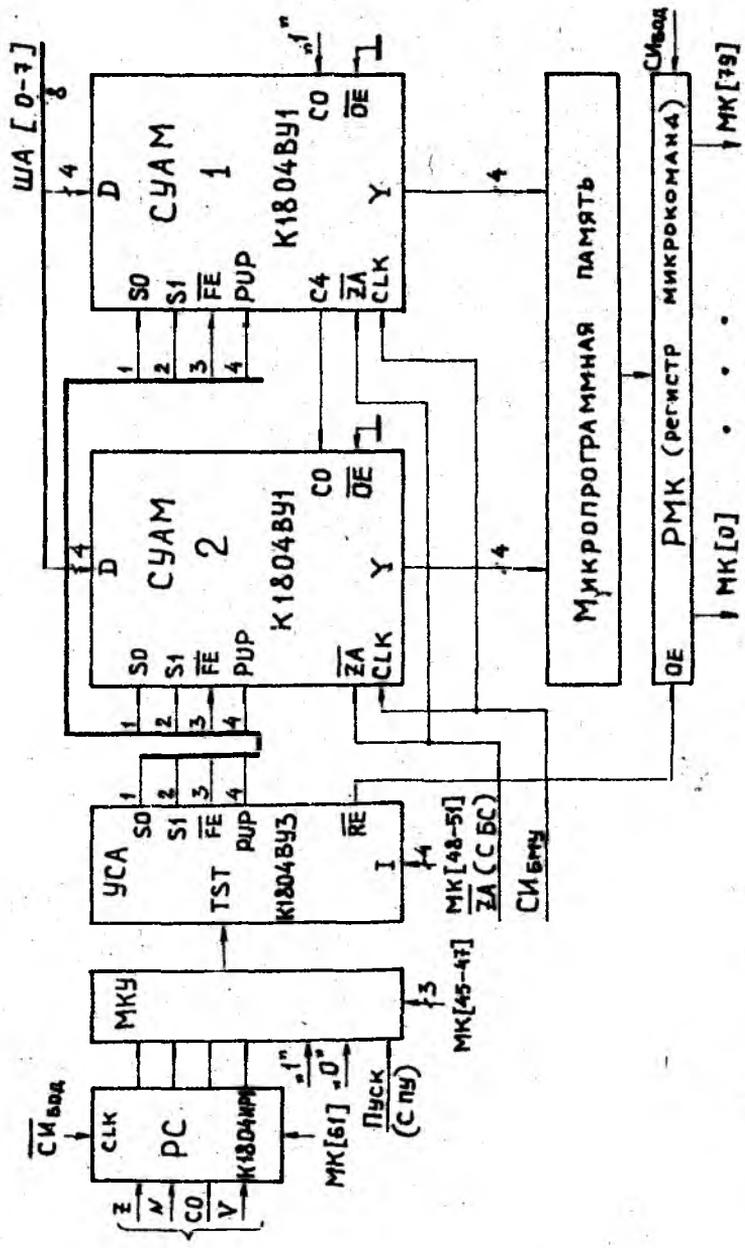


Рис. 4. Структурная схема блока микропрограммного управления

Таблица 2

## Назначение разрядов микрокоманды

Разряды МК	Обозначение	Назначение
0 - 3	AA0 - AA3	Адрес FОН по каналу А
4 - 7	AB0 - AB3	Адрес FОН по каналу В
8 - 16	M10 - M18	Источник, операция, приемник в МПС
17 - 40	D11 - D12	Входы данных в МПС
41	OCT	Сигнал останова
42	CI	Входной перенос БОД
43	OE	Управление выходами МПС
44	M11	Управление МХ линии I1 МПС
45 - 47	MKY	Управление МХ кода условия
48 - 51	IC - I3	Операция в схеме К1804ВУ3
52 - 59	DA0 - DA11	Внешние входы адреса К1804ВУ1
60	ABCCT	Сигнал аварийного останова
61	PC	Управление регистром состояния
62	PAП	Управление регистром адреса памяти
63	Чт/Зап	Режим чтения/записи ОЗУ
64	Пуск ОЗУ	Сигнал запуска блока ОЗУ
65 - 66	MX2	Управление мультиплексором MX2
67	PВхД	Управление регистром входных данных
68	PВыхД	Управление регистром выходных данных
69	PK	Управление регистром команд
70 - 75	E1 - E6	Управление блоком связи
76 - 77	MX1	Управление мультиплексором MX1
78	ГОТ	Сигнал готовности микроЭВМ
79	ЦИКЛ	Сигнал управления длительностью цикла

хранения признаков результата операции, выполненной блоком обработки данных на предыдущем такте работы. На схеме эти признаки обозначены следующим образом:

Z - признак нулевого результата;

V - признак переполнения БОД;

N - выход знака результата;

CO - выход переноса БОД;

2) мультиплексор кода условия (МКУ), который выбирает источник условия для текущей микрокоманды. В качестве источников используются разряды регистра состояния, константы логического нуля и единицы, а также сигнал "Пуск" с пульта управления;

3) схема управления следующим адресом (УСА) выполнена на микросхеме К1804ВУ3 [3-5] и предназначена для преобразования поля микрокоманды 10-13 в набор сигналов для схемы управления адресом микрокоманды;

4) две четырехразрядные секции управления адресом микрокоманды (СУАМ) на основе микросхем К1804ВУ1 [3-5] предназначены для формирования адреса микрокоманды под воздействием внешних управляющих сигналов;

5) микропрограммная память (МПП) предназначена для хранения микропрограмм реализуемых функций.

Адрес микрокоманды с выходов Y схемы СУАМ передается на адресные входы памяти микропрограмм. Считанная из МПП микрокоманда по переднему фронту синхросигнала СИ БОД записывается в регистр микрокоманд.

Микрокоманда содержит 80 двоичных разрядов, которые разделены на несколько полей. Состав и назначение каждого поля микрокоманды представлен в табл. 2.

Назначение полей для управления мультиплексорами МКУ, МХ1 и МХ2 показано в табл. 3-5 соответственно.

Таблица 3

Управление мультиплексором кода условия

МК [45]	МК [46]	МК [47]	Выход
0	0	0	Z (признак нуля)
0	0	1	N (признак знака)
0	1	0	CO (признак переноса)

Окончание табл. 3

МК [45]	МК [46]	МК [47]	Выход
0	1	1	V (признак переполнения)
1	0	0	Константа "1"
1	0	1	Константа "0"
1	1	0	Сигнал "Пуск"
1	1	1	Третье состояние

Таблица 4

Управление мультиплексором МХ2

МК [65]	МК [66]	Выход МХ1
0	0	Поле X1 регистра команд
0	1	Поле X2 регистра команд
1	0	Поле AA регистра микрокоманд
1	1	Третье состояние

Таблица 5

Управление мультиплексором МХ1

МК [76]	МК [77]	Выход МХ2
0	0	Значение $A_{нач}$ с пульта управления
0	1	Поле DI регистра микрокоманд
1	0	Выход регистра входных данных
1	1	Третье состояние

Сигналы управления СУАМ ( $S_0$ ,  $S_1$ ,  $\overline{FE}$  и PUP), преобразователем начального адреса ( $\overline{ME}$ ) и поля адреса ветвления регистра микрокоманд ( $\overline{PE}$ ) формируются на выходах схемы УСА К1804ВУЗ. Сигнал СУАМ предназначен для установки в нуль адресных выходов Y микросхем К1804ВУ1. Этот сигнал формируется на выходе блока синхронизации при поступлении на него с пульта управления сигнала "Загрузка начального адреса" (ЗНА).

Управление блоком ОЗУ осуществляется путем формирования управляющих сигналов в соответствии с табл. 6.

## Управление режимом работы блока ОЗУ

МК [63]	МК [64]	Режим работы блока ОЗУ
0	I	Чтение данных
I	I	Запись данных
0	0	Третье состояние
I	0	Третье состояние

Сигнал "Цикл" (РМК [79]) управляет длительностью цикла выполнения микрокоманды. При единичном значении этого сигнала в микровычислителе выполняется обычный цикл микрокоманды. В случае необходимости работы с "медленным" блоком ОЗУ время выполнения микрокоманды увеличивается в два раза. Это достигается за счет подачи сигнала РМК [79] = 0 на вход блока синхронизации.

## 2.2. Блок обработки данных

Операции над порядками и мантиссами чисел с плавающей запятой будем производить последовательно во времени с использованием одного и того же оборудования блока обработки данных. Поэтому для обработки 24-разрядных мантисс операндов потребуется шесть К1804ВС1 [3-5].

Структурная схема блока обработки данных приведена на рис. 5. На входы А, В, М1, CLK и BE всех МПС параллельно подаются соответствующие внешние сигналы. Выводы PFD, PQO младшей (первой) МПС и PF3, PQ3 старшей (шестой) МПС являются выводами сдвига процессорного блока.

На 24 входа данных DI информация через мультиплексор Mx1 может поступать либо с регистра входных данных, либо с регистра микрокоманд (константа), либо с пульта управления (начальный адрес программы Aнач). Выходные сигналы DO снимаются с соответствующих выводов МПС и могут быть приняты в регистр выходных данных или в регистр адреса памяти.

Сигналы SN, V, N, Z шестой МПС являются выходными сигналами состояния всего блока обработки данных после выполнения заданной операции. Выводы Z с общим коллектором всех МПС объединяются в общей точке, подключаемой через резистор R к источнику

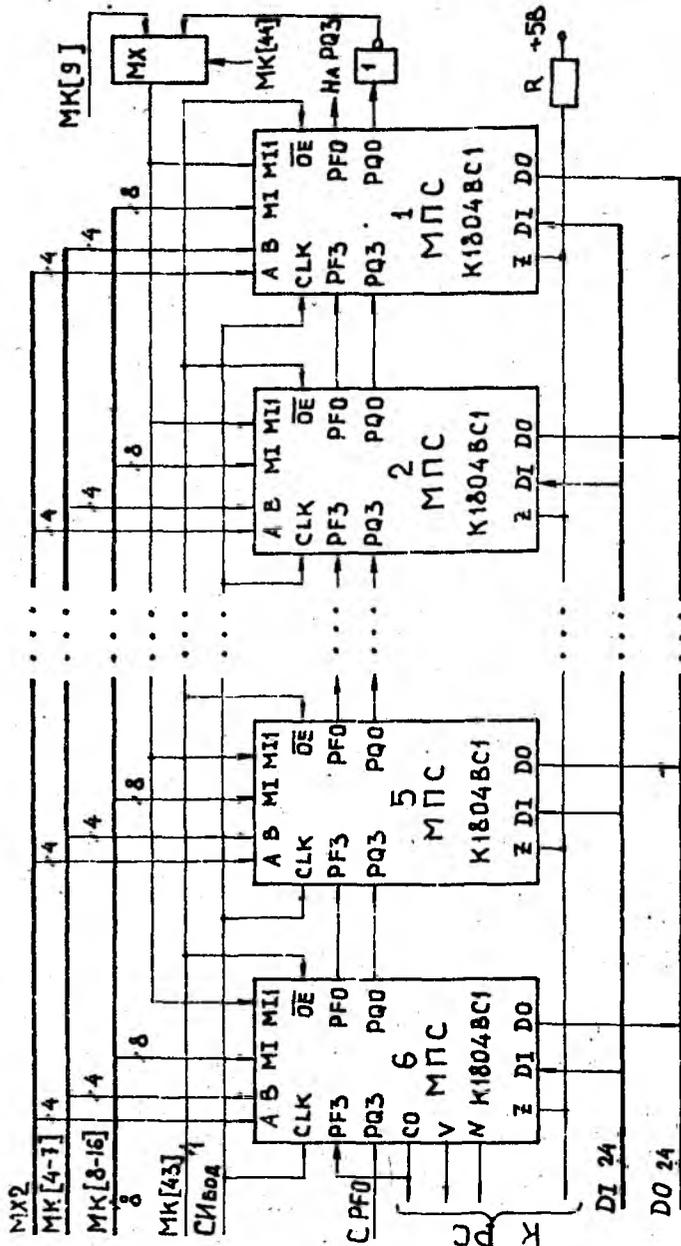


Рис. 5. Структурная схема блока обработки данных

питания + 5 В. Мультиплексор МХ и инвертор введены в БОД с целью упрощения выполнения операции умножения мантисс. Этот вопрос будет более подробно рассмотрен ниже.

Арифметико-логическое устройство (АЛУ) на основе микросхем К1804ВС1 может использоваться совместно со схемой ускоренного переноса (СУП) К1804ВР1, что дает возможность строить АЛУ с многоуровневым параллельным переносом [3, 5].

Одна СУП позволяет организовать параллельные цепи переноса в 16-разрядном блоке обработки данных. На рис. 6 показано каскадное соединение двух СУП при построении блока обработки данных на 24 разряда.

Поиск источников операндов, управление операцией АЛУ и приемником результата осуществляется путем формирования в РМК соответствующих управляющих сигналов по данным таблиц, приведенных в справочной литературе [3 - 7].

### 3. Запуск микровычислителя в работу

Работа микроЭВМ происходит следующим образом. Оператор на пульте управления набирает начальный адрес  $A_{нач}$  первой команды выполняемой программы, и нажимает кнопку ЗНА ("Запись начального адреса"). При этом запускается в работу блок синхронизации, который вырабатывает сигнал  $\overline{Z\Delta}$ , а также синхросигналы  $СИ_{Бод}$  и  $СИ_{ВМу}$ .

По сигналу  $\overline{Z\Delta}$  в БМУ происходит передача управления на нулевой адрес микропрограммной памяти (на выходах  $Y$  К1804ВУ1 устанавливается нулевой потенциал). По выбранной в РМК микрокоманде происходит загрузка  $A_{нач}$  в регистр R15 блока обработки данных (используется в качестве счетчика адреса команд) и выдается сигнал готовности микроЭВМ (РМК [78]). МикроЭВМ переходит в состояние ожидания (выполнение операции CJR в БМУ при наличии сигнала  $TST = 0$ ).

С приходом сигнала "Пуск" с пульта управления происходит формирование сигнала  $TST = 1$  на входе схемы управления следующим адресом К1804ВУ3. При этом осуществляется переход по адресу микрокоманды, заданному в поле адреса регистра микрокоманд (РМК [52 - 59]). Для определенности примем, что этот адрес равен 10.

Далее микровычислитель переходит к выборке из ОЗУ и выполнению команд программы. Напомним, что адрес первой команды записан в регистре R'5 БОД.

Нормальное завершение программы происходит при выполнении команды "останов", которая является последней в списке командой программы. Микровычислитель выдает сигнал "останов" (РМК [41]) и переходит в состояние ожидания. При возникновении аварийной ситуации (переполнение