

## 2. Методические указания по проектированию блока микропрограммного управления на базе БИС К1804ЕУ4

Микросхема К1804ЕУ4 предназначена для формирования последовательностей адресов микрокоманд разрядностью в 12 бит. Она позволяет адресовать микропрограмму размером до 4К слов. Структурная схема и условное графическое обозначение БИС показаны на рис. П5. Схема включает мультиплексор с четырьмя входами ( $\overline{MX}$ ), используемый для выбора в качестве источника адреса следующей микрокоманды регистра/счетчика (СТ), входа прямого адреса ( $\overline{D}$ ), счетчика микрокоманд (РС) или стека.

На рис. П5 приняты следующие обозначения сигналов:

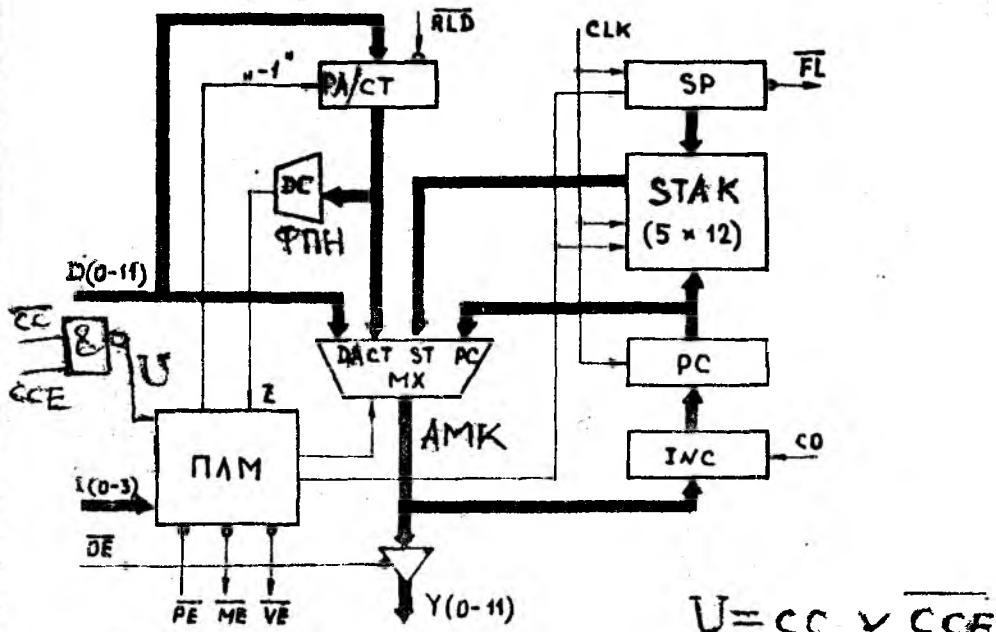
- I (3-0) - входная шина микрокоманд;
- D (11-0) - входы кода принудительного адреса микрокоманды;
  - $\overline{CS}$  - вход сигнала условия;
  - $\overline{CSE}$  - вход разрешения сигнала условия;
  - CO - вход разрешения счета;
  - $\overline{OE}$  - вход разрешения выдачи адреса;
  - $\overline{RLD}$  - вход разрешения записи в счетчик;
- Y (11-0) - выходная шина адреса микрокоманды с тремя состояниями;
  - $\overline{FL}$  - выход признака заполнения стека;
  - $\overline{VE}$  - выход сигнала выбора источника адреса;
  - $\overline{PE}$  - выход сигнала разрешения приема адреса с конвейерного регистра микрокоманд;
- CLK - вход синхронизации.

Регистр/счетчик СТ состоит из 12 триггеров D-типа. При выдаче сигнала разрешения загрузки ( $\overline{RLD} = 0$ ) новые данные загружаются в СТ во время действия переднего фронта тактового сигнала CLK со входа прямого адреса  $\overline{D}$ .

Счетчик микрокоманд РС с блоком инкремента INC может использоваться одним из двух способов. Когда сигнал разрешения счета CO имеет высокий уровень, во время следующего такта содержимое счетчика увеличивается на 1 ( $PC := PC + 1$ ). Таким образом обеспечивается последовательное выполнение микрокоманд. Когда сигнал CO имеет низкий уровень, содержимое СТ остается прежним.

Третьим источником адреса, передаваемого на вход мультиплексора, является стек объемом 5 слов по 12 бит. Дисциплина обслуживания стека LIFO - "последним пришел - первым обслужился".

Четвертым источником адреса, передаваемого на вход  $\overline{MX}$ , явля-



$$U = CC \vee \overline{CCE}$$

34	D0	СОIN	Y0	33
36	D1		Y1	32
38	D2		Y2	31
40	D3		Y3	30
2	D4		Y4	1
4	D5		Y5	3
13	D6		Y6	12
19	D7		Y7	10
21	D8		Y8	12
23	D9		Y9	24
25	D10		Y10	26
27	D11		Y11	28
12	I0	B44	FL	16
11	I1		VE	5
9	I2		PE	6
8	I3		ME	7
14	CC	B44		
15	CCE			
32	CO			
31	CLK			
15	RLD			
29	OE			

10 ~ E<sub>n</sub> (+5В)  
30 ~ общий

Рис. 175. СТРУКТУРНАЯ СХЕМА И УСЛОВНОЕ ГРАФИЧЕСКОЕ ОБОЗНАЧЕНИЕ БИС К1804B54

ется вход прямого адреса  $D$ . Этот источник используется для выполнения переходов в микропрограмме.

Стек предназначен для сохранения адреса возврата при выполнении в микропрограмме подпрограмм и циклов. Стек включает встроенный указатель стека ( $SP$ ), содержащий всегда адрес слова стека, в котором находится адрес ячейки управляющей памяти, записанный в стек последним. Указатель стека работает как реверсивный счетчик. Операция загрузки стека ( $PUSH$ ) состоит в следующем. Происходит приращение значения  $SP$ , и в стек записывается требуемый адрес возврата во время такта, следующего за загрузкой:

$$SP := SP + 1;$$

$$STACK(SP) := PC.$$

При извлечении данных из стека ( $POP$ ) информация, находящаяся в вершине стека, передается на его выход. Во время поступления переднего фронта сигнала  $CLK$ , следующего за операцией извлечения, происходит отрицательное приращение содержимого указателя стека, что соответствует удалению старой информации из вершины стека:

$$ST := STACK(SP);$$

$$SP := SP - 1.$$

При выполнении операции начальной установки  $J\ddot{z}$  указатель стека устанавливается равным нулю. При выполнении каждой команды  $POP$  глубина стека увеличивается на единицу, а при выполнении команды  $PUSH$  — уменьшается на единицу. Глубина стека может увеличиваться до пяти. После этого устанавливается сигнал  $\overline{FL}$  низкого уровня.

Регистр-счетчик  $ST$  при выполнении некоторых операций работает как 12-разрядный вычитающий счетчик. Получение значения  $ST = 0$  фиксируется декодером нуля ( $DC$ ), который формирует признак  $Z$ , поступающий для анализа в программируемую логическую матрицу (ПЛМ) устройства. Это обеспечивает эффективный способ повторения микрокоманд.

Устройство  $K1804BV4$  имеет выходы  $Y$ , управляемые по схеме, с тремя состояниями с помощью сигнала  $\overline{OE}$ .

В табл. П10 представлена система микрокоманд БМУ. Приведены результаты выполнения каждой микрооперации по определению адреса, передаваемого на выходы  $Y$ , и выдачи трех сигналов разрешения выборки:  $\overline{VE}$ ,  $\overline{PE}$ ,  $\overline{ME}$ . Показано также воздействие операций на содержимое регистра-счетчика и стека после прохождения переднего фронта следующего тактового импульса. Для каждой операции сигнал будет иметь низкий уровень только на одном из трех вы-

СИСТЕМА МИКРОКОМАНД БИС К1804ВУ4 ТАБЛИЦА П10

ИМЕНО- НИКА	I(3-0)	СОСТ. СТ	U=0				U=1				Уст. СТ	ВЫК. СИГ.	НАЗВАНИЕ ОПЕРАЦИИ
			НЕ ВЫХОД СС		ВЫХОД СС		НЕ ВЫХОД СС		ВЫХОД СС				
			0	1	0	1	0	1	0	1			
			У	СТЕК	У	СТЕК	У	СТЕК	У	СТЕК			
JZ	0000	*	0	CLEAR	0	CLEAR	-	$\overline{PE}$	ПЕРЕХОД ПО АДР. D				
CJS	0001	*	PC	-	D	PUSH	-	$\overline{PE}$	ПЕРЕХОД К П/П				
JMP	0010	*	D	-	D	-	-	$\overline{ME}$	ВХОД В КОМАНДУ				
CJP	0011	*	PC	-	D	-	-	$\overline{PE}$	Услов. ПЕРЕХОД				
PUSH	0100	*	PC	PUSH	PC	PUSH	1)	$\overline{PE}$	Загр. PC в стек				
JSRP	0101	*	СТ	PUSH	D	PUSH	-	$\overline{PE}$	ВХОД В ДВЕ П/П				
CJV	0110	*	СТ	-	D	-	-	$\overline{VE}$	Услов. ПЕРЕХОД				
JRP	0111	*	СТ	-	D	-	-	$\overline{PE}$	Услов. ПЕРЕХОД				
RFCT	1000	$\neq 0$ $= 0$	ST PC	- POP	ST PC	- POP	DEC -	$\overline{PE}$	Повт. цикла, если СТ $\neq 0$				
RPCT	1001	$\neq 0$ $= 0$	D PC	- -	D PC	- -	DEC -	$\overline{PE}$	ПОВТОРЕНИЕ, ЕСЛИ СТ $\neq 0$				
CRTW	1010	*	PC	-	ST	POP	-	$\overline{PE}$	Усл. Возв. из п/п				
CJRP	1011	*	PC	-	D	POP	-	$\overline{PE}$	Услов. ПЕРЕХОД				
LDCT	1100	*	PC	-	PC	-	LOAD	$\overline{PE}$	ЗАГРУЗКА СТ				
LOOP	1101	*	ST	-	PC	POP	-	$\overline{PE}$	Организ. цикла				
CONT	1110	*	PC	-	PC	-	-	$\overline{PE}$	Послед. выборка				
TWB	1111	$\neq 0$ $= 0$	ST D	- POP	PC PC	POP POP	DEC -	$\overline{PE}$	ВЕТВЛЕНИЕ В ТРИ ТОЧКИ				

Предполагается, что  $CO=1$ ; \* - произв. значение

CLEAR:  $SP:=0$ ; LOAD:  $\overline{RD}:=0$ ,  $D \rightarrow CT$

PUSH:  $SP+1 \rightarrow SP$ ,  $PC \rightarrow STACK(SP)$

POP:  $STACK(SP) \rightarrow ST$ ,  $SP-1 \rightarrow SP$

1) при  $CC$ ,  $ССЕ \neq 10$  - загрузка, иначе СТ сохраняется

ходов -  $\overline{VE}$  ,  $\overline{PE}$  или  $\overline{ME}$  . Эти сигналы обычно используются для управления по схеме с тремя состояниями выборкой данных:

- $\overline{PE}$  - из конвейерного регистра адрес перехода в микропрограмме;
- $\overline{ME}$  - из дешифрирующего ПЗУ с целью определения адреса первой микрокоманды;
- $\overline{VE}$  - из канала прямого доступа в память или устройства управления прерываниями для задания векторного адреса перехода.

На вход  $\overline{CS}$  подается сигнал, зависящий от обрабатываемых данных. Если такой сигнал имеет низкий уровень, то условие считается выполненным и производится действие, указанное в названии операции, в противном случае реализуется противоположное действие (как правило,  $PC := PC + 1$ ). Для определенных микрокоманд проверка уровня сигнала на входе  $\overline{CS}$  может быть исключена путем подачи сигнала высокого уровня на вход  $\overline{CSE}$  . Это приведет к безусловному выполнению указанной в названии операции.

Примеры выполнения 16 операций БИС К1804ЕУ4 приведены на рис. П6 /4/. Они позволяют получить представление о ходе выполнения микропрограммы как последовательности выполненных микрокоманд, выбираемых из управляющей памяти. Каждый кружок на рисунке указывает, что в данный момент времени содержимое соответствующего слова управляющей памяти находится в конвейерном регистре. Адреса управляющей памяти, используемые в этих примерах, выбраны произвольно, чтобы только продемонстрировать последовательность выполнения микрокоманд.

В качестве примера рассмотрим более подробно выполнение операции  $CJRP$  - условный переход по адресу, выбираемому из конвейерного регистра, и извлечение информации из стека. На рис. П6 показано выполнение цикла путем возврата к микрокоманде с адресом 51 после выполнения микрокоманды с адресом 55. Все микрокоманды, находящиеся в памяти по адресам 52, 53 и 54, задают операцию условного перехода и извлечение из стека. Если при выполнении микрокоманды с адресом 52 условие выполнено, то управление передается по адресу 70 и происходит извлечение информации из вершины стека. Если условие не выполнено, то управление передается следующей по порядку микрокоманде с адресом 53. Подобным же образом выполняются микрокоманды с адресами 53 и 54. По адресу 55 находится микрокоманда  $RECT$  (завершение цикла).

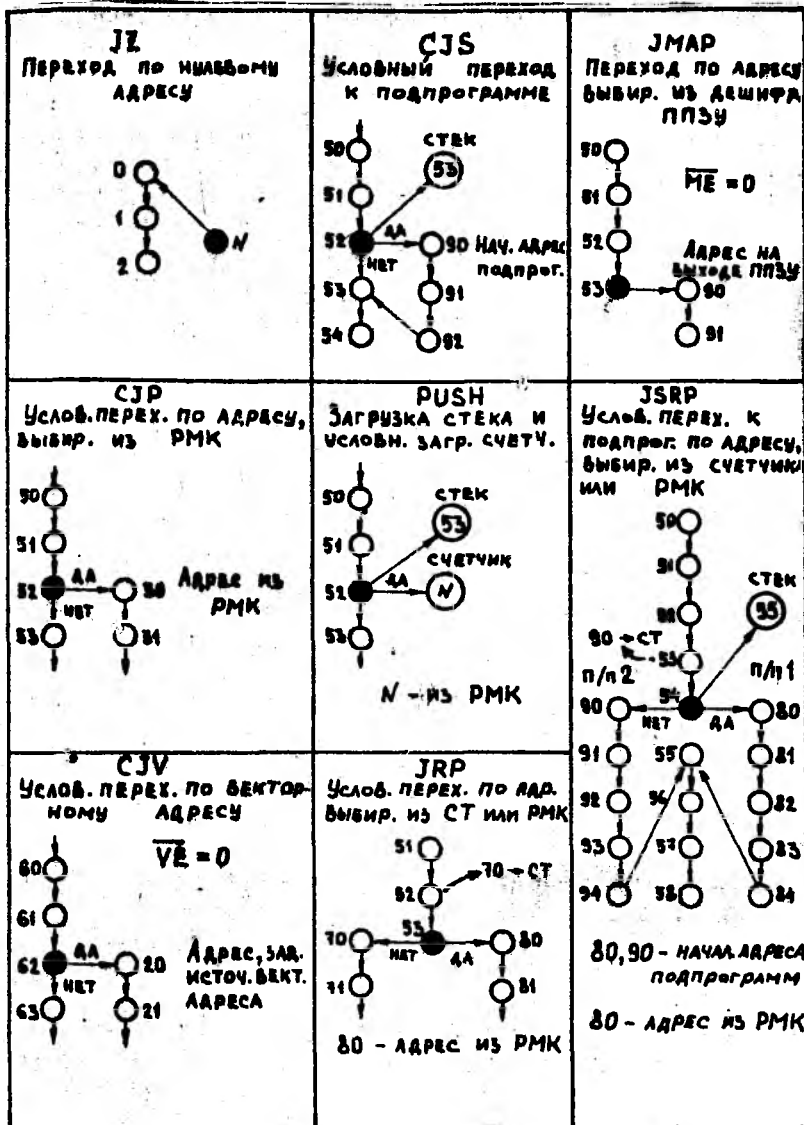


Рис. Пб. Примеры выполнения операций БИС К1804ВУ4 (начало)

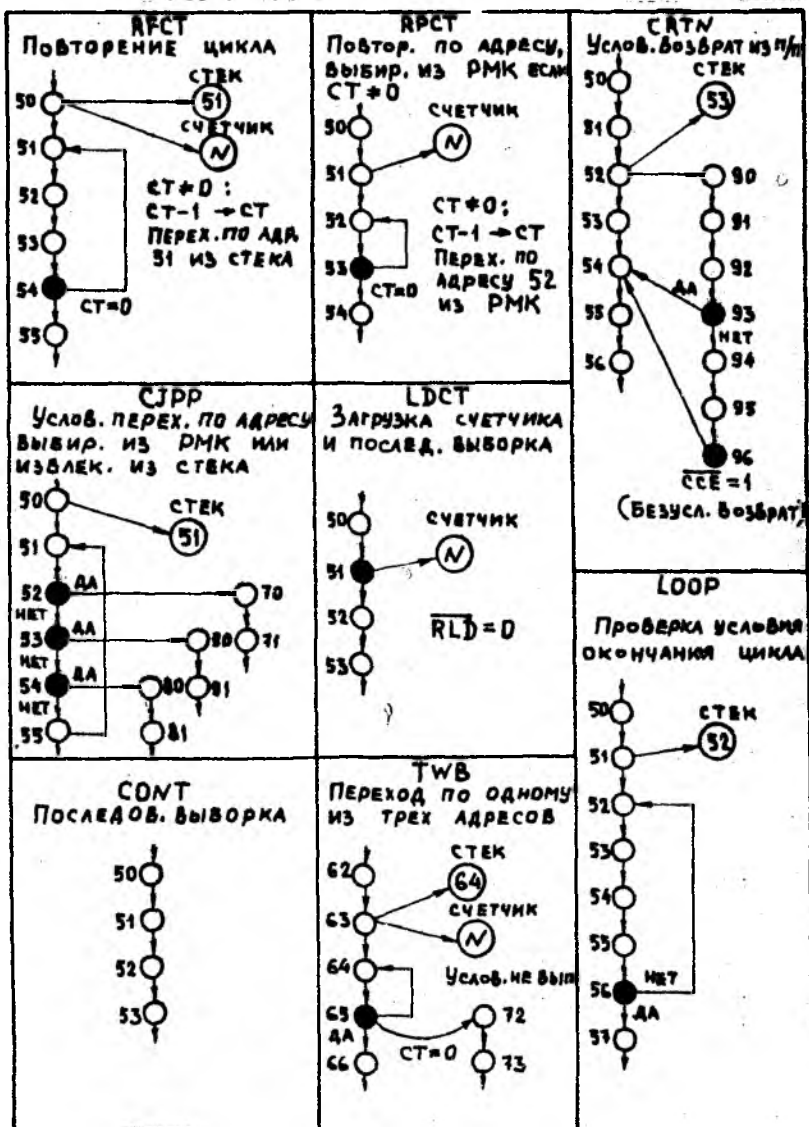


Рис. 16. Примеры выполнения операций  
БИС К1804БУ4 (окончание)

## СО Д Е Р Ж А Н И Е

Стр.

РАБОТА 1. Блоки обработки данных микропроцессорных устройств .....	3
РАБОТА 2. Техника составления микропрограмм .....	6
РАБОТА 3. Организация подпрограмм и циклов .....	12
РАБОТА 4. Конвейерные методы обработки микрокоманд .....	14
РАБОТА 5. Микропрограммы выполнения арифметических операций .....	19
РАБОТА 6. Разработка структурной схемы и микропрограммы выполнения операции сложения и вычитания чисел с плавающей запятой .....	19
РАБОТА 7. Разработка структурной схемы и микропрограммы выполнения операции умножения (деления) чисел с плавающей запятой .....	28
РАБОТА 8. Выполнение команд различных форматов .....	32
СПИСОК РЕКОМЕНДУЕМОЙ ЛИТЕРАТУРЫ .....	35
ПРИЛОЖЕНИЕ 1. Методические указания по проектированию блоков обработки данных на основе микропроцессорных секций К1804ВС1 и К1804ВС2 .....	37
2. Методические указания по проектированию блока микропрограммного управления на базе БИС К1804ВУ4 .....	48



Учебное издание  
Методические указания  
и задания к индивидуальной работе  
студентов по курсу "Теория  
проектирования ЭВМ и систем"  
(для студентов специальности 22.01)

Составители: Лапко Владимир Васильевич  
Губарь Юрий Владимирович

Техн. редактор С.Х.Аниськова

Пл. изд. № 202 1993 г.

---

Подл. в печать 18.03.93. Формат 60×84<sup>1/16</sup>. Бумага *глицер.* № 2. Офсетная печать  
Усл. печ. л. 3,25. Усл. кр.-отт. 3,56. Уч.-изд. л. 3,25. Тираж 200 экз.  
Заказ № 4-58.

---

Донецкий политехнический институт, 340000, Донецк, ул. Артема, 58

---

ДМАПП, 340050, Донецк, ул. Артема, 96