

4. УЗЛЫ МИКРОПРОЦЕССОРНЫХ ВЫЧИСЛИТЕЛЬНЫХ УСТРОЙСТВ

В разделе рассматриваются принципы схемной организации отдельных модулей и узлов микропроцессорных вычислителей: постоянных и оперативных запоминающих устройств, генератора тактовых импульсов и пульта оператора.

4.1. Оперативное ЗУ на базе микросхем К155РУ2

Микросхема К155РУ2 представляет собой элемент статического оперативного ЗУ емкостью 16 слов по 4 бита (64 бита) с произвольным доступом [24]. Структура микросхемы и ее условное обозначение показаны на рис.4.1.

В состав микросхемы входят: запоминающая ТТЛ матрица на 64 триггера, по четыре усилителя записи и считывания, дешифратор адреса ячеек ЗУ. С помощью четырехразрядного кода адреса А1-А4 возможно обращение к одной из 16 ячеек памяти, причем строб выборки адреса \bar{V} должен находиться в состоянии логического 0. Запись слова D_4-D_1 производится путем подачи кода адреса А1-А4 требуемой ячейки и удержания строба записи \bar{W} на уровне логического нуля. Для считывания информации необходимо подать код адреса требуемой ячейки и установить строб выборки \bar{V} на уровень логического 0, а сигнал \bar{W} - на уровень логической 1. Необходимо учитывать, что при чтении информация на выходе микросхемы инвертируется. Временная диаграмма операций записи и чтения для К155РУ2 приведена на рис.4.2, а в табл.4.1 - режимы работы. Для примера рассмотрены два входа D_1 и D_2 и соответствующие им выходы Q_1 и Q_2 .

Питание элемента осуществляется от одного источника напряжением +5В. Выходы микросхемы $\bar{Q}_4 - \bar{Q}_1$ выполнены с открытым коллектором, что облегчает их соединение при расширении емкости памяти. Для объединения выходов используется нагрузочное сопротивление R , величина которого рассчитывается по формуле

$$R = \frac{E - U_{\text{вых}}^0}{I_{\text{вых}}^0 - n \cdot I_{\text{вх}}^0}, \quad (4.1)$$

где R - величина нагрузочного сопротивления (Ом);

E - напряжение источника питания (В);

$U_{\text{вых}}^0$ - значение напряжения логического 0 на выходе (0,4В);

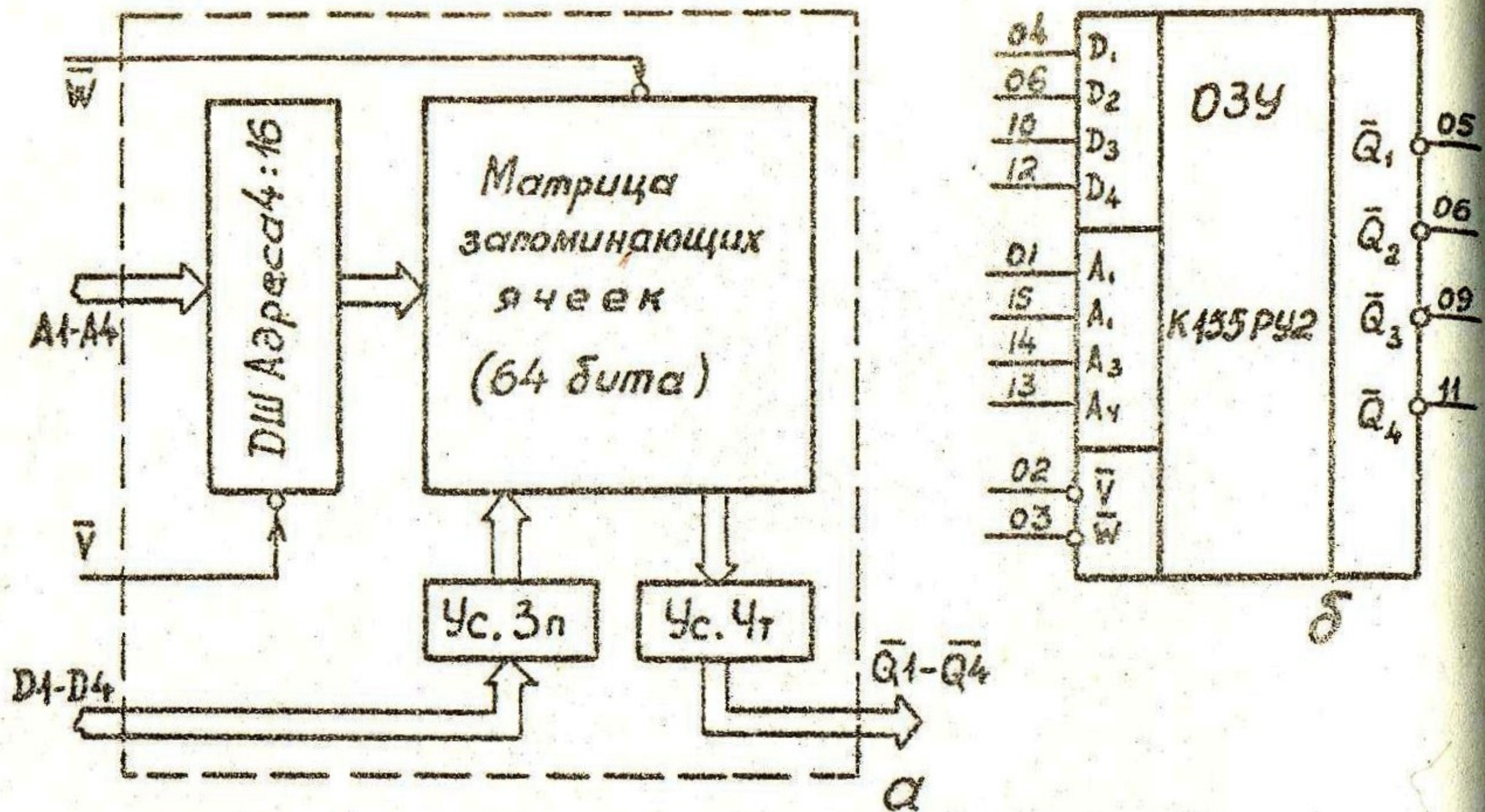


Рис. 4.1. Структурная схема а) и условное обозначение б) микросхемы К155РУ2

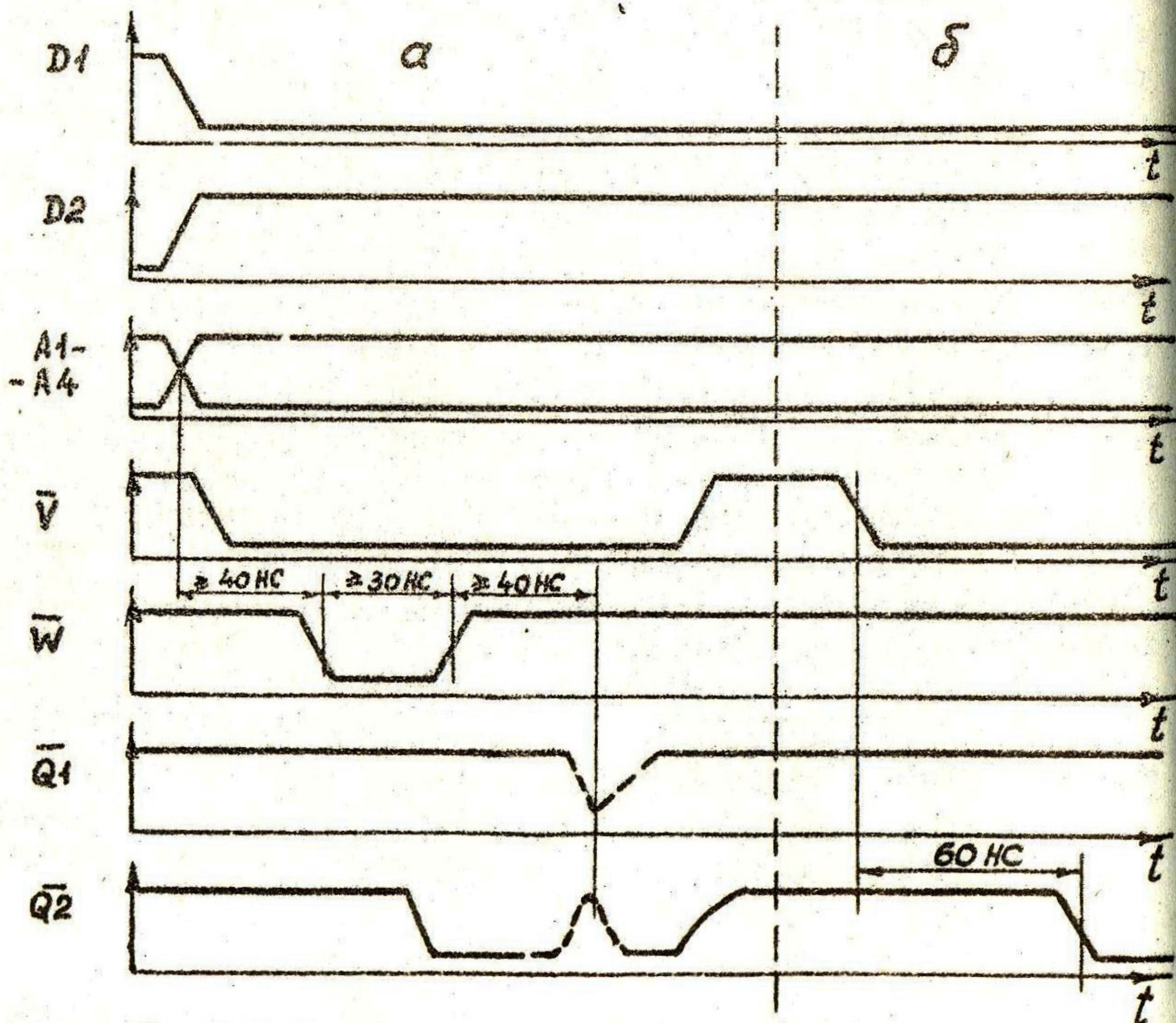


Рис. 4.2. Временная диаграмма работы ОЗУ К155РУ2

а - запись; б - чтение

- $I_{\text{вых}}^0$ - значение тока логического 0 на выходе (12 мА);
 $I_{\text{вх}}^0$ - значение тока логического 0 на входе (1,6 мА);
 n - количество микросхем, подключаемых в качестве нагрузок к каждому выходу.

Таблица 4.1

Режимы работы микросхемы К155РУ2

Режим работы	\bar{V}	\bar{W}	D1	D2	$\bar{Q}1$	$\bar{Q}2$
Запись	0	0	0	1	1	0
Передача на выход без записи	1	0	0	1	1	0
Считывание	0	1	ж	ж	1	0
Хранение	1	1	ж	ж	1	1

Количество объединяемых по выходу микросхем памяти N может быть определено по формуле

$$N = \frac{E - U_{\text{вых}}^1 - R \cdot I_{\text{вх}}^1}{R \cdot I_{\text{вых}}^1}, \quad (4.2)$$

где $U_{\text{вых}}^1$ - значение напряжения логической 1 на выходе (2,4В);
 $I_{\text{вых}}^1$ - значение тока логической 1 на выходе (20 мкА);
 $I_{\text{вх}}^1$ - значение тока логической 1 на входе (40 мкА).

Например, при $n = 2$ из (1) следует $R = 510 \text{ Ом}$. Подставляя найденное значение в (2), получаем $N = 250$. Таким образом, нагрузочный резистор величиной 510 Ом обеспечивает достаточный для нормальной работы уровень сигналов при объединении 250 выходов микросхем памяти. Это достаточно для построения блока памяти емкостью 4000 четырехразрядных слов.

На рис.4.3 показана типичная схема модуля статического ЗУ емкостью 256 восьмиразрядных слов, выполненного на 32 элементах К155РУ2. Линии адреса разделены на 2 группы: четыре линии А5-А8 дешифрируются внешним дешифратором К155ИД3 и используются для выбора одного из 16 модулей емкостью 16х8. Младшие четыре линии адреса А1-А4 подключены параллельно к входам адреса всех элементов модуля памяти и выбирают одну из шестнадцати ячеек.

Все восемь выходов каждого модуля 16х8 образуют с помощью внешних резисторов R схему "проводное ИЛИ". Режим работы блока

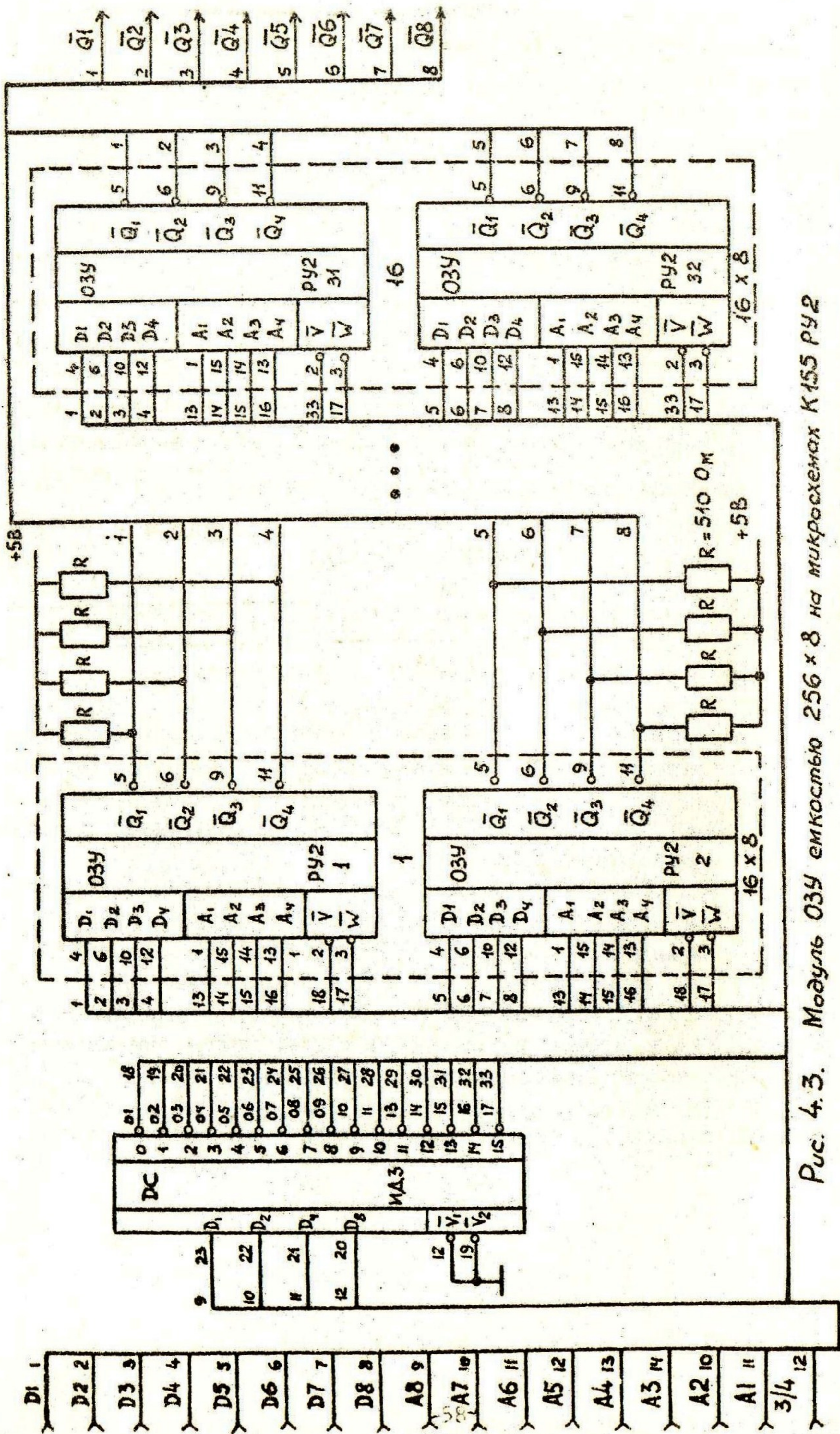


Рис. 4.3. Модуль O3Y емкостью 256 x 8 на микросхемах K155 PY2

памяти (запись или считывание) задается внешним сигналом З/Ч.

Модули ОЗУ на микросхемах К155РУ2 целесообразно строить для микро-ЭВМ и специализированных микровычислителей, в которых требуются блоки памяти емкостью до 1 К. Это связано, во-первых, с габаритами проектируемых модулей и, во-вторых, с потребляемой мощностью. Для построения модулей емкостью более 1 К рекомендуется использовать микросхемы других серий (например К565, К505, К134).

4.2. Построение модулей ОЗУ на микросхемах К565РУ2А

Интегральные полупроводниковые микросхемы К565РУ2А представляют собой ОЗУ статического типа емкостью 1024 x 1 бит со схемами управления [25]. Структура микросхемы и ее обозначение приведены на рис.4.4. Питание кристаллов памяти осуществляется одним источником напряжения +5 В. Основные электрические и временные параметры микросхемы приведены в табл.4.2.

Таблица 4.2

Параметры микросхемы К565РУ2А

Наименование параметра	Обозначение	Значение
1. Ток потребления в режиме хранения, мА (при $U_n = 5,25В$)	$I_{n, xp}$	60
2. Выходное напряжение логического 0, В (при $U_n = 4,75В$)	$U_{вых}^0$	0,35
3. Выходное напряжение логической 1, В (при $U_n = 4,75В$)	$U_{вых}^1$	2,5
4. Время цикла записи, нс (при $U_n = 5В$, $C_n = 50 пФ$)	$t_{ц. зп}$	450
5. Время цикла считывания, нс (при $U_n = 5В$, $C_n = 50 пФ$)	$t_{ц. чт}$	450
6. Время выборки адреса, нс (при $U_n = 5В$, $C_n = 50 пФ$)	$t_{ва}$	400
7. Выходной ток, мА	$I_{вых}$	10
8. Максимальная емкость нагрузки, пФ	C_n	100

Десять входных линий адреса А0-А9, подключенные через усилители и дешифраторы строк и столбцов к матрице запоминающих элементов, служат для выборки одной из 1024 ячеек. Дополнительным условием для выполнения операций чтения или записи является подача на

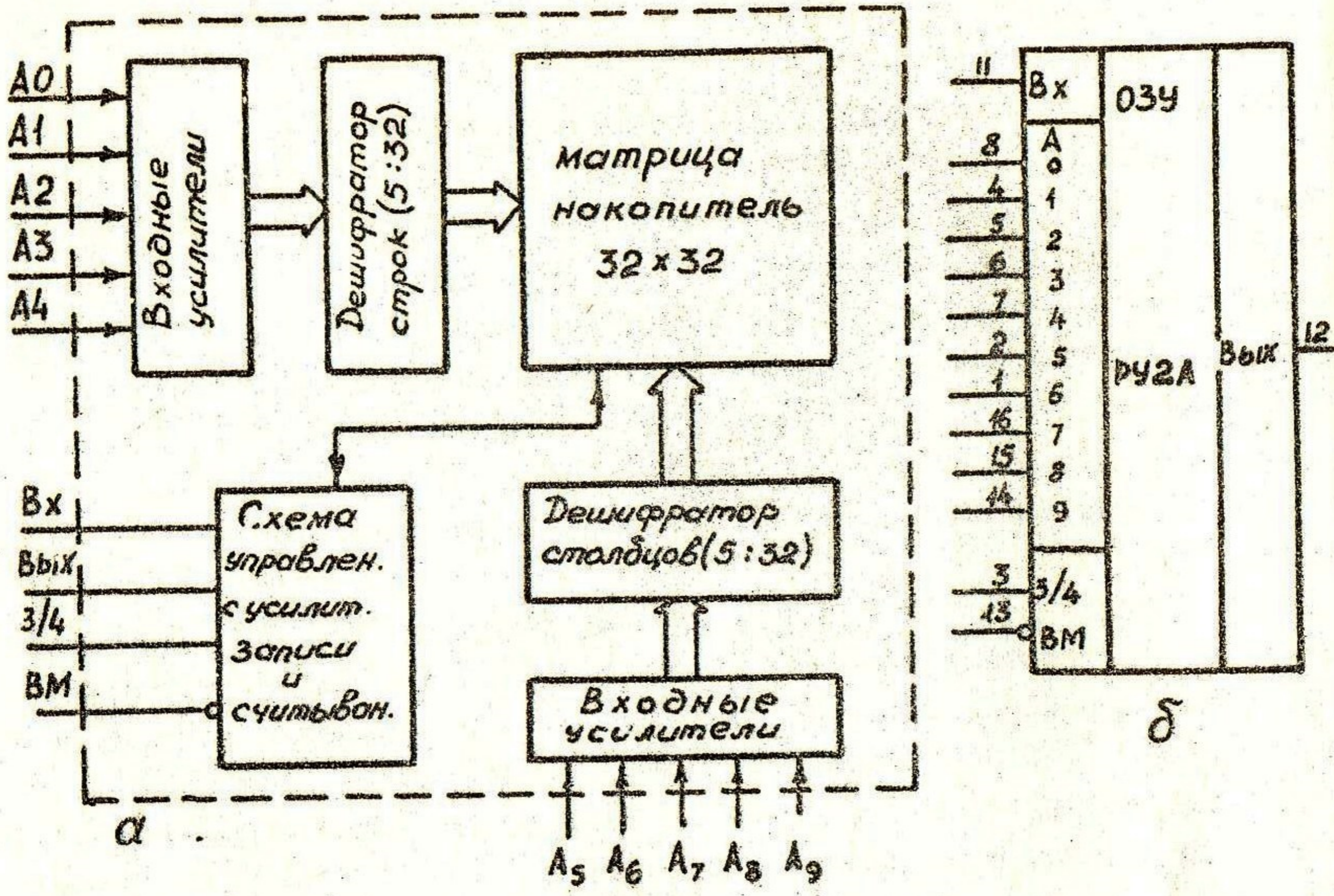


Рис. 4.4. Структурная схема а) и условное обозначение б) микросхем К565 РУ2А

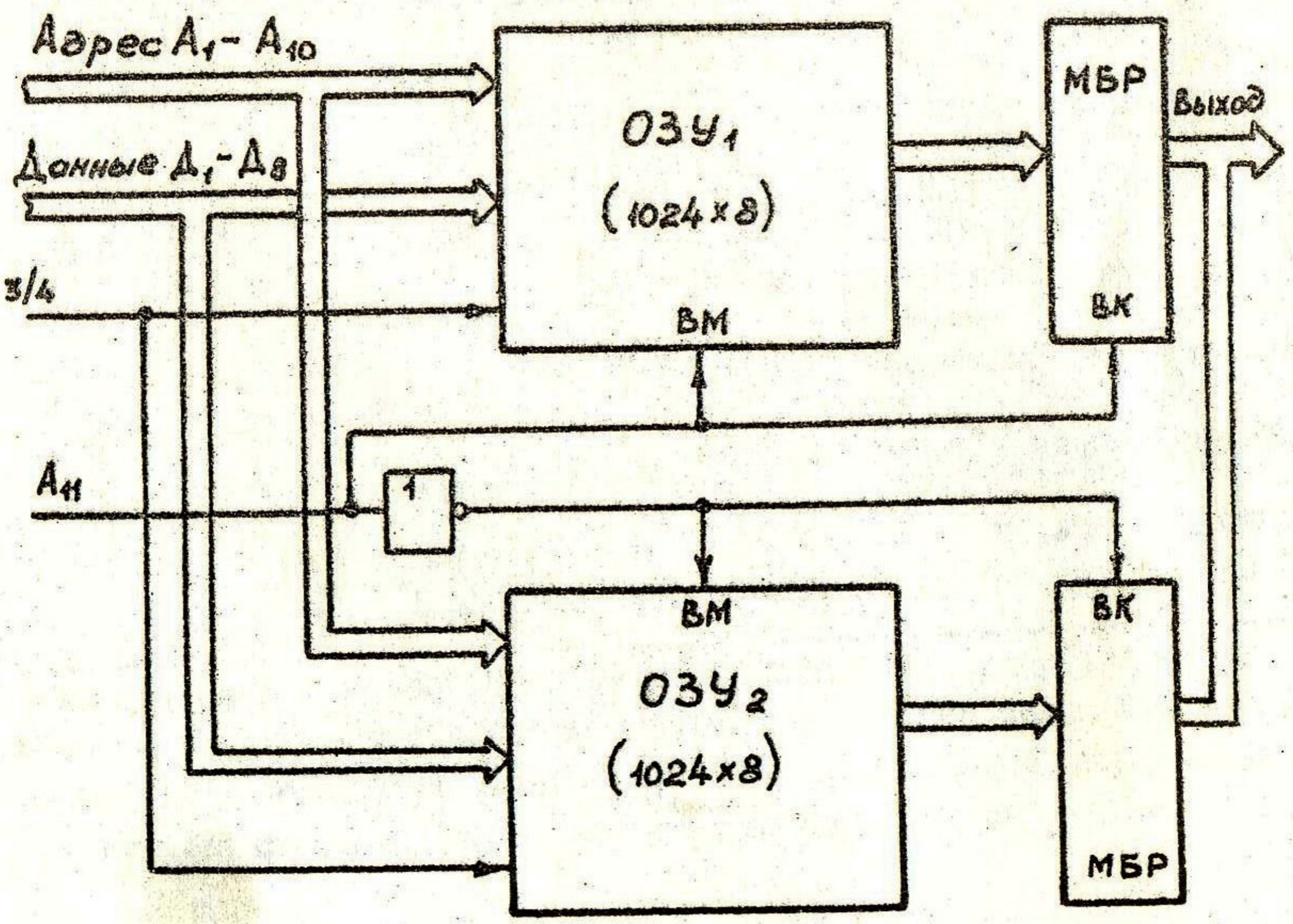


Рис. 4.5. Структурная схема модуля ЗУ с организацией 2Кx8

линию выборки кристалла ВМ значения логического нуля. Операция записи информации со входа Вх по коду адреса А0 - А9 происходит при задании на входе З/Ч уровня логического 0. Если же на вход З/Ч подать логическую 1, произойдет считывание информации из ячейки с адресом А0 - А9.

Вход выборки кристалла ВМ может быть использован в качестве дополнительного разряда адреса при построении модулей памяти емкостью более 1 К слов. На рис. 4.5 показана структурная схема модуля ОЗУ с организацией 2К x 8. Выходы блоков ОЗУ1 и ОЗУ2 подключены к входам многорежимных буферных регистров, выполненных на микросхемах К589ИР12 (Intel 8212) [13, 25]. В каждый момент времени может работать только один буферный регистр. Выходы трех состояний регистров позволяют легко организовать подключение модуля ОЗУ к линиям шины данных.

Схема блока ОЗУ емкостью 1 К восьмиразрядных слов показана на рис. 4.6. Особенностью схемы является возможность приема данных с двух направлений, которые выбираются сигналами МП и ПИ. Такая организация может оказаться полезной при работе блока в составе микровычислителя, у которого пульт оператора (инженера) не имеет выхода на микропроцессорную шину. При этом в автономном режиме данные в модуль памяти могут записываться (или считываться) с пульта оператора при активном уровне сигнала ПИ. В автоматическом режиме модуль функционирует под управлением процессора - активный уровень сигнала МП.

4.3. Использование микросхем К556РТ4 и К556РТ5 для построения модулей ПЗУ

В настоящее время в микропроцессорных системах находят все большее применение модули постоянной памяти, программируемые самим пользователем. Модули ПЗУ обладают высокой помехоустойчивостью, энергонезависимостью, большим быстродействием, позволяющим легко согласовать его работу с процессорным модулем.

Кристаллы микросхем К556РТ4 и К556РТ5 представляют собой программируемые ПЗУ статического типа на основе биполярной технологии емкостью 1024 и 4096 бит соответственно [26]. Организация микросхемы К556РТ4 256 слов по 4 разряда, а К556РТ5 - 512 слов

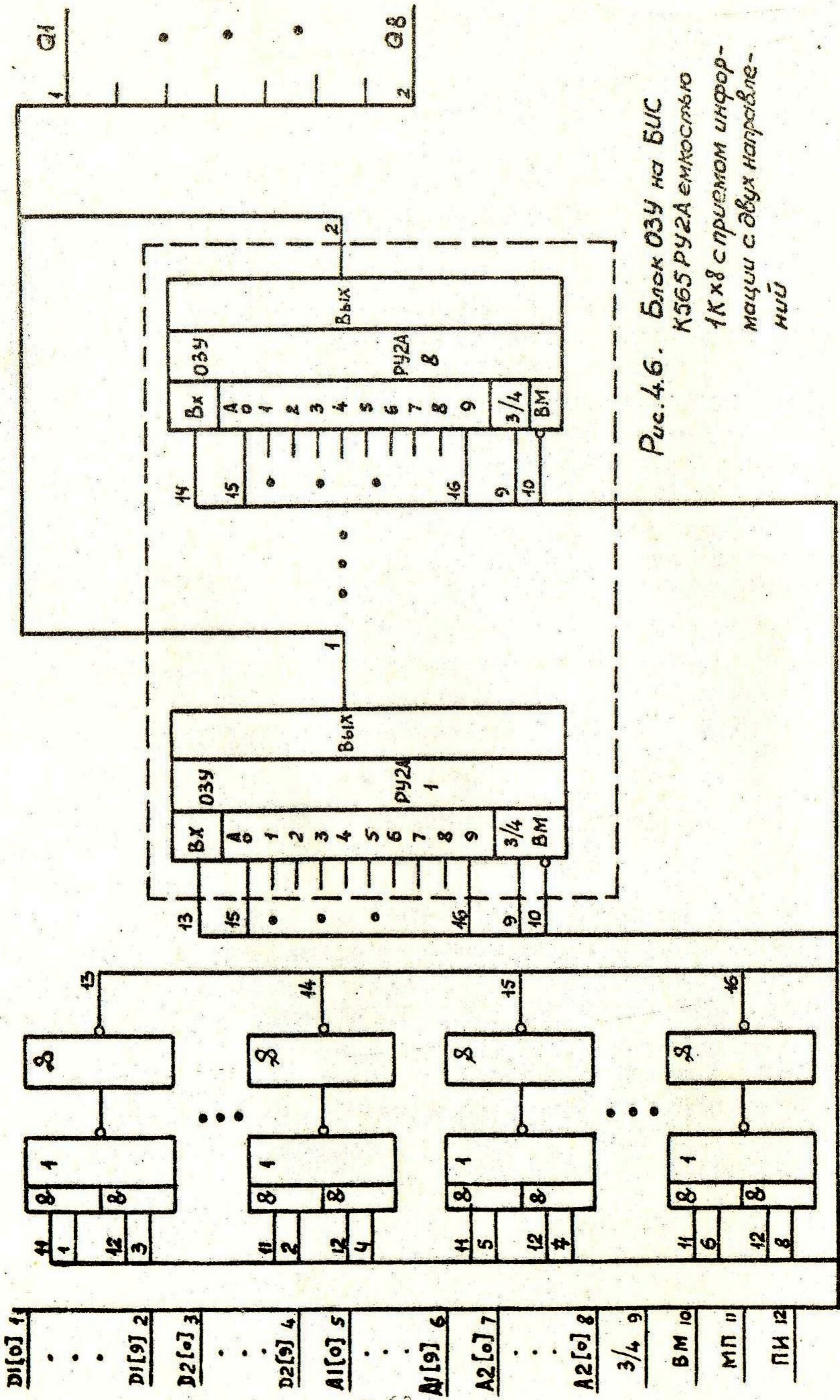


Рис. 4.6. Блок ОЗУ на БИС К565 PУ2А емкостью 1Кх8 с приемом информации с двух направлений

по 8 разрядов. Условные графические обозначения микросхем приведены на рис.4.7.

Для выборки запрограммированной ранее информации необходимо на адресный вход микросхемы выставить код адреса, соответствующей ячейки, а на входы выборки кристалла подать разрешающие (низкие) уровни сигналов. Входы выборки кристалла при необходимости могут быть использованы как адресные при расширении емкости памяти. Выходы элементов выполнены с открытым коллектором, что позволяет легко организовать схему "проводное ИЛИ" в случае объединения нескольких микросхем по выходу.

Основные электрические параметры микросхемы К556РТ4 приведены в табл.4.3. Принцип программирования схем основан на том, что последовательно с каждым элементом памяти помещаются тонкие проводящие перемычки из нихрома. В процессе программирования в цепи перемычки действует импульс тока, существенно превышающий величину тока в нормальном режиме. Это приводит к ее расплавлению, и цепь разрывается.

Специальное устройство для программирования ПЗУ называется программатором. Обычно программатор имеет клавиатуру для задания адресов и данных, а также генератор программируемых импульсов для формирования необходимой последовательности сигналов. Схема подключения и временные диаграммы программирования кристаллов ПЗУ К556РТ4 показаны на рис.4.8. В процессе программирования необходимо строго соблюдать временные и амплитудные значения параметров сигналов.

Таблица 4.3

Основные параметры микросхемы К556РТ4

Наименование параметра	Обозначение	Значение
1. Выходное значение логического 0, В (при $U_n = 4,75В$)	$U_{вых}^0$	0,5
2. Выходной ток логической 1, мкА (при $U_n = 5,25В$)	$I_{вых}^1$	100
3. Входной ток логического 0, мА	$I_{вх}^0$	-0,25
4. Входной ток логической 1, мкА	$I_{вх}^1$	40
5. Ток потребления, мА (при $U_n = 5,25В$)	$I_{пот}$	130
6. Время выборки разрешения, нс	$t_{вр}$	30
7. Время выборки адреса, нс	$t_{ва}$	70

В настоящее время получают широкое распространение программаторы, подключаемые в качестве терминалов к универсальным или управляющим ЦВМ. В такой системе обычно организуются следующие режимы работы:

- контроль "чистоты" исходного модуля ПЗУ, при этом проверяется условие, чтобы все биты запоминающих элементов находились в незапрограммированном состоянии;
- программирование, процесс записи необходимой информации по заданным адресам;
- проверка правильности программирования, считываемые из ПЗУ данные сравниваются с эталоном, результат сравнения выводится либо на печать, либо индицируется оператору.

Схема модуля ПЗУ емкостью 8192 восьмиразрядных числа, выполненного на микросхемах К556РТ4, приведена в работе [26].

Рассмотренные типы ПЗУ (серия К556) имеют ряд недостатков:

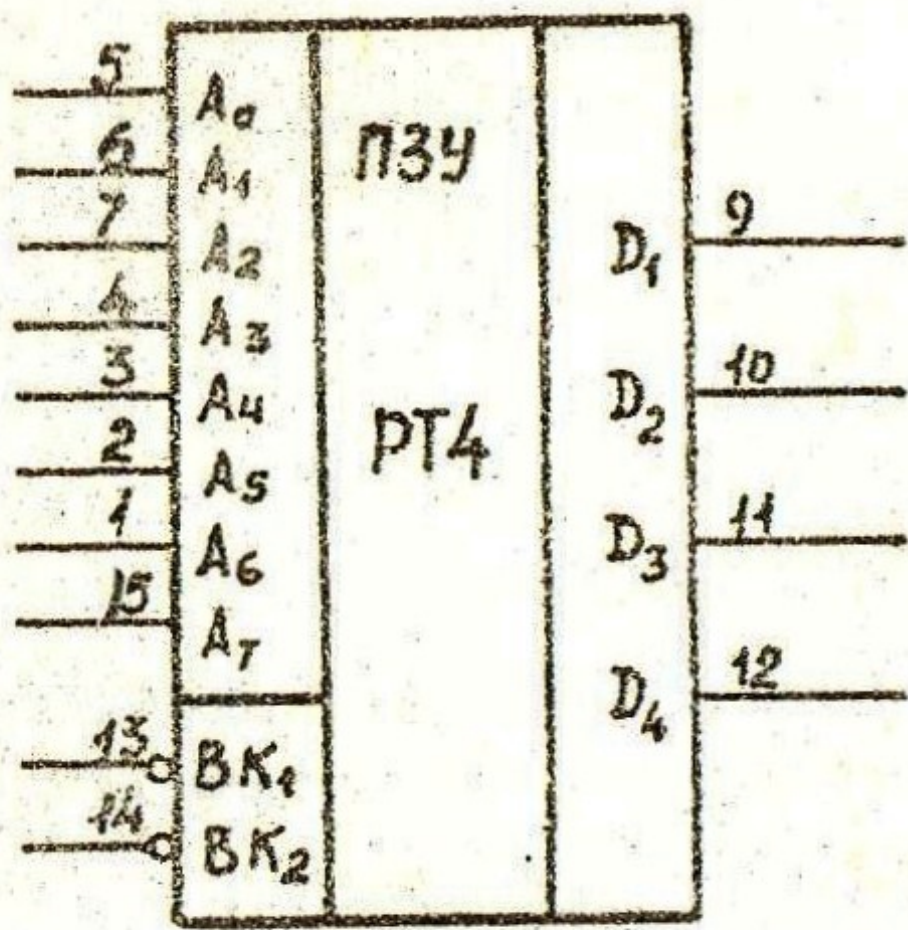
- + запрограммировать кристалл можно только один раз, изменить записанную информацию уже нельзя. Поэтому такое ПЗУ используется только для полностью проверенных и отлаженных программ;
- разорванная в результате программирования перемычка иногда "зарастает" с течением времени и может вновь замкнуться (обычно если при программировании она была разрушена не полностью).

При макетировании и отладке микропроцессорных систем целесообразно использовать перепрограммируемые ПЗУ. После отладки программ ППЗУ можно заменить ПЗУ, что существенно уменьшит стоимость вычислителя.

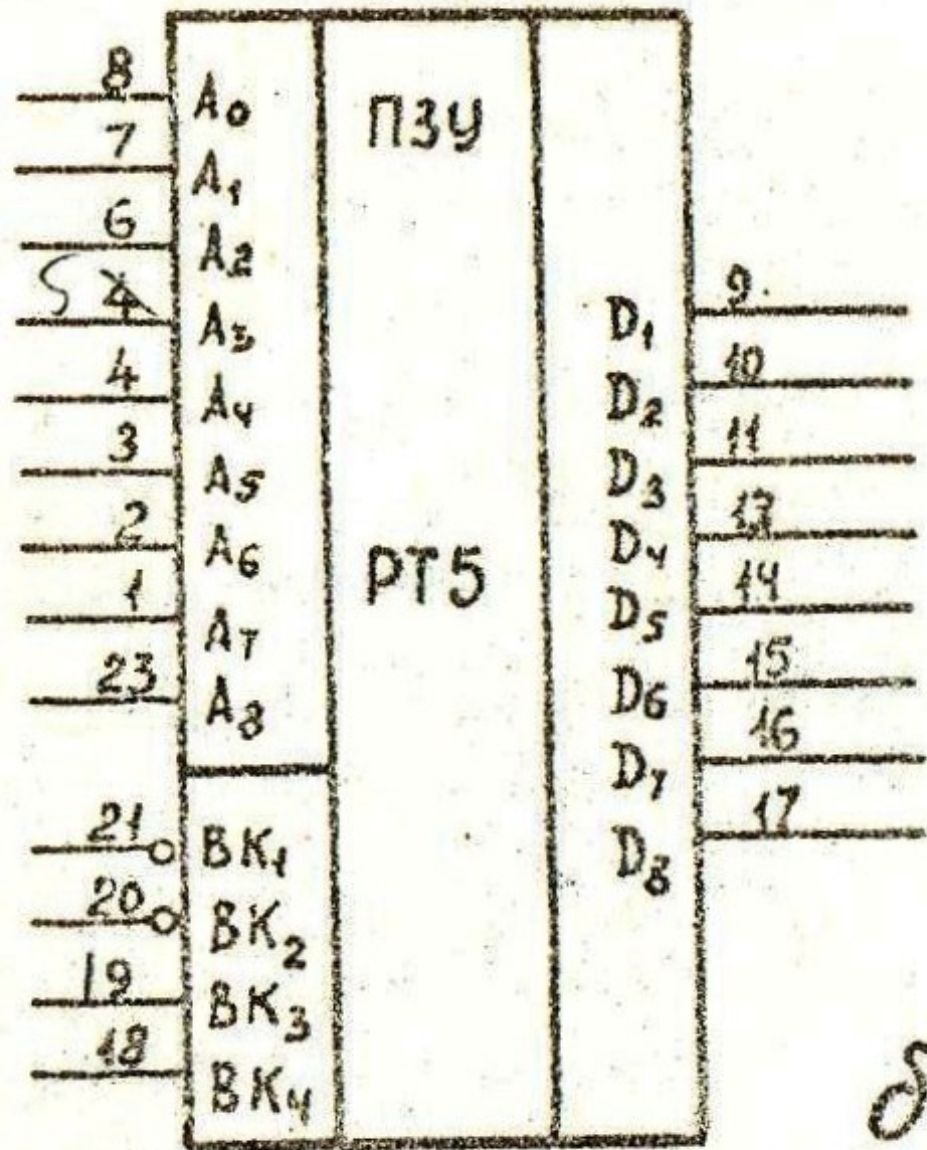
4.4. Генератор тактовых сигналов для МП 8080

Для работы микропроцессоров типа 8080 необходимо формировать две последовательности синхроимпульсов $\Phi 1$ и $\Phi 2$ с уровнем логического нуля от $-0,3$ В до $0,8$ В, уровнем логической единицы от $10,0$ В до $12,6$ В и временными характеристиками, показанными на рис.3.1. Наиболее просто генератор тактовых сигналов может быть реализован в соответствии со структурной схемой, приведенной на рис.4.9. Основными элементами генератора являются:

- задающий генератор (ЗГ);
- распределитель тактовых импульсов (РТИ);
- усилители формирователи (УФ).



а



б

Рис. 4.7. Условные графические обозначения микросхем К556 PT4 (а) и К556 PT5 (б)

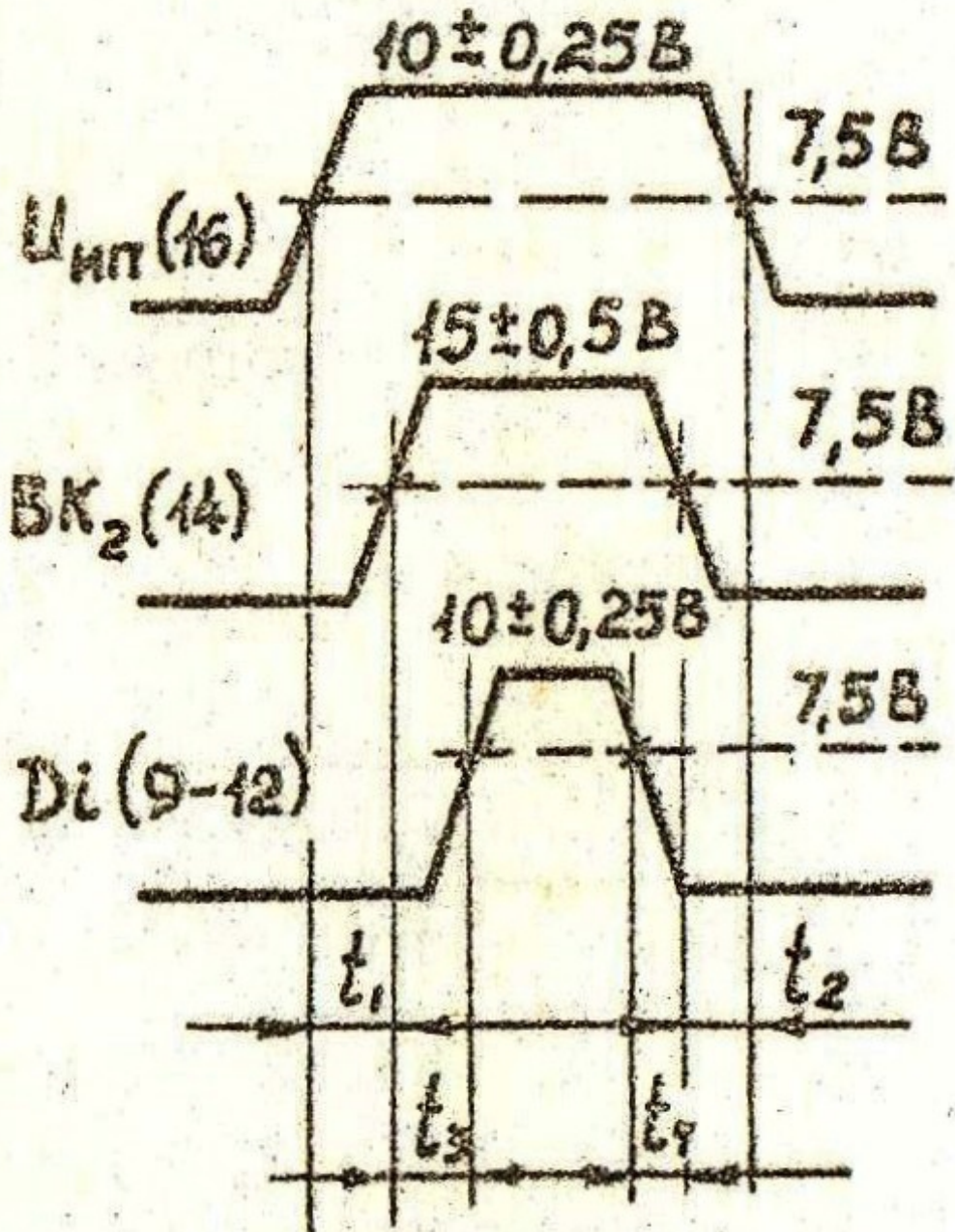
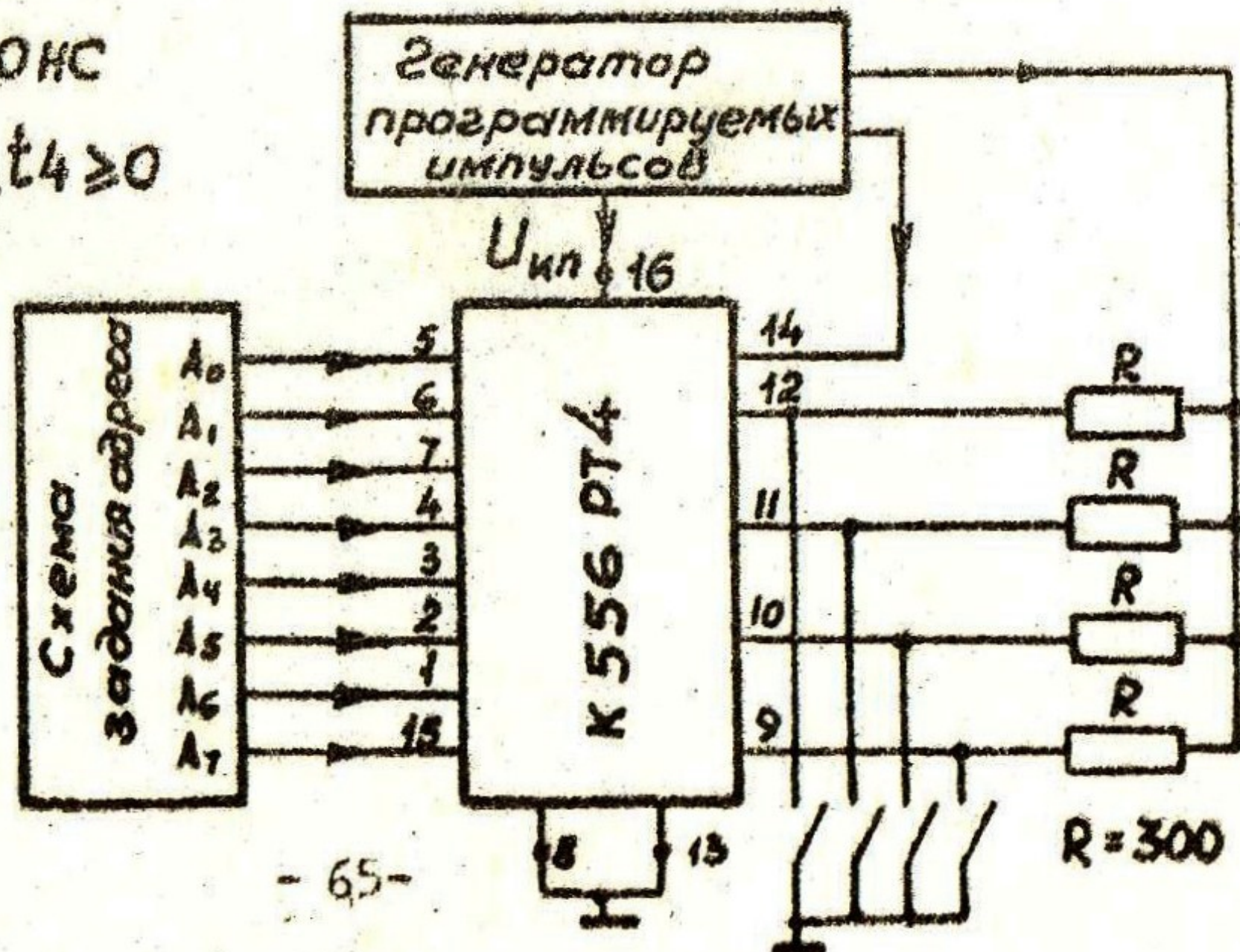


Рис. 4.8. Временная диаграмма (а) и схема (б) программирования ПЗУ К-556 PT4

$100 \text{ нс} \geq t_1 \geq 30 \text{ нс}$
 $100 \text{ нс} \geq t_2, t_3, t_4 \geq 0$

а

б



Задающий генератор. Назначение ЗГ состоит в формировании тактовых импульсов, частота которых в 6 раз выше частоты ϕ_1 и ϕ_2 (например, 10 мГц, тогда $f_{\phi_1} = 1,66$ мГц, а $t_{cy} = 600$ нс). Для повышения стабильности частоты ЗГ выполняется с кварцевым резонатором. Схема задающего генератора представлена на рис.4.10. Инверсный выход ЗГ поступает на РТИ.

Распределитель тактовых импульсов. РТИ осуществляет функцию делителя частоты ЗГ и распределение сигналов ϕ_1 и ϕ_2 по времени. Для синтеза схемы распределителя последовательности тактовых сигналов ϕ_1 и ϕ_2 представим в виде совокупности элементарных импульсов и пауз, длительности которых определяются периодом сигналов задающего генератора (в нашем случае $T=100$ нс), см.рис.4.11. Для построения РТИ приняты следующие временные соотношения:

$$T_{\phi_1} = T_{\phi_1} = T_{\phi_2} = 100 \text{ нс}, \quad T_{\phi_2} = 300 \text{ нс}.$$

Для формирования последовательностей сигналов ϕ_1 и ϕ_2 при построении РТИ можно использовать автомат с памятью. Из рис.4.10 следует, что автомат должен иметь 6 состояний: $a_0, a_1, a_2, a_3, a_4, a_5$, которые можно закодировать следующим образом:

$$\begin{array}{lll} a_0=000, & a_2=011, & a_4=110, \\ a_1=001, & a_3=111, & a_5=100. \end{array}$$

Используя в качестве элементов памяти автомата JK-триггеры, можно составить таблицу переходов автомата (табл.4.4).

Таблица 4.4

Переходы автомата РТИ (по С)

Исходное состояние	Код исходного состояния			Состояние перехода	Код состояния перехода			Функции возбуждения триггеров
	Q1	Q2	Q3		Q1	Q2	Q3	
a_0	0	0	0	a_1	0	0	11	K1, K2, J3
a_1	0	0	1	a_2	0	1	1	K1, 2, J3
a_2	0	1	1	a_3	1	1	1	J1, J2, J3
a_3	1	1	1	a_4	1	1	0	J1, J2, K3
a_4	1	1	0	a_5	1	0	0	J1, K2, K3
a_5	1	0	0	a_0	0	0	0	K1, K2, K3

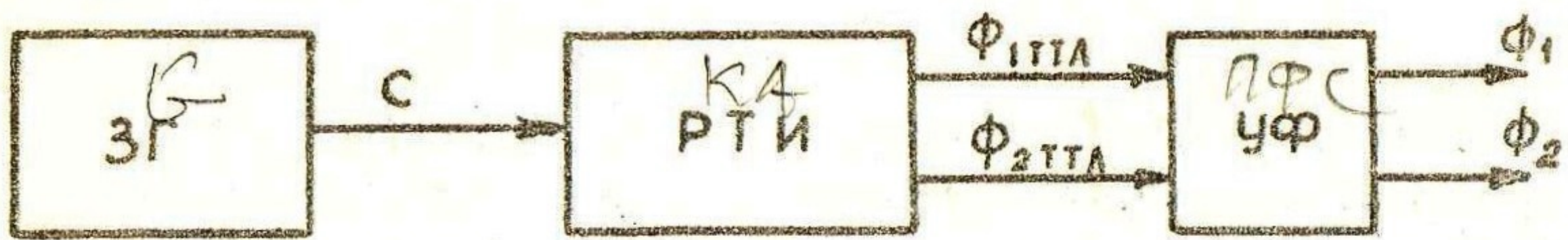


Рис. 4.9. Структура генератора тактовых импульсов

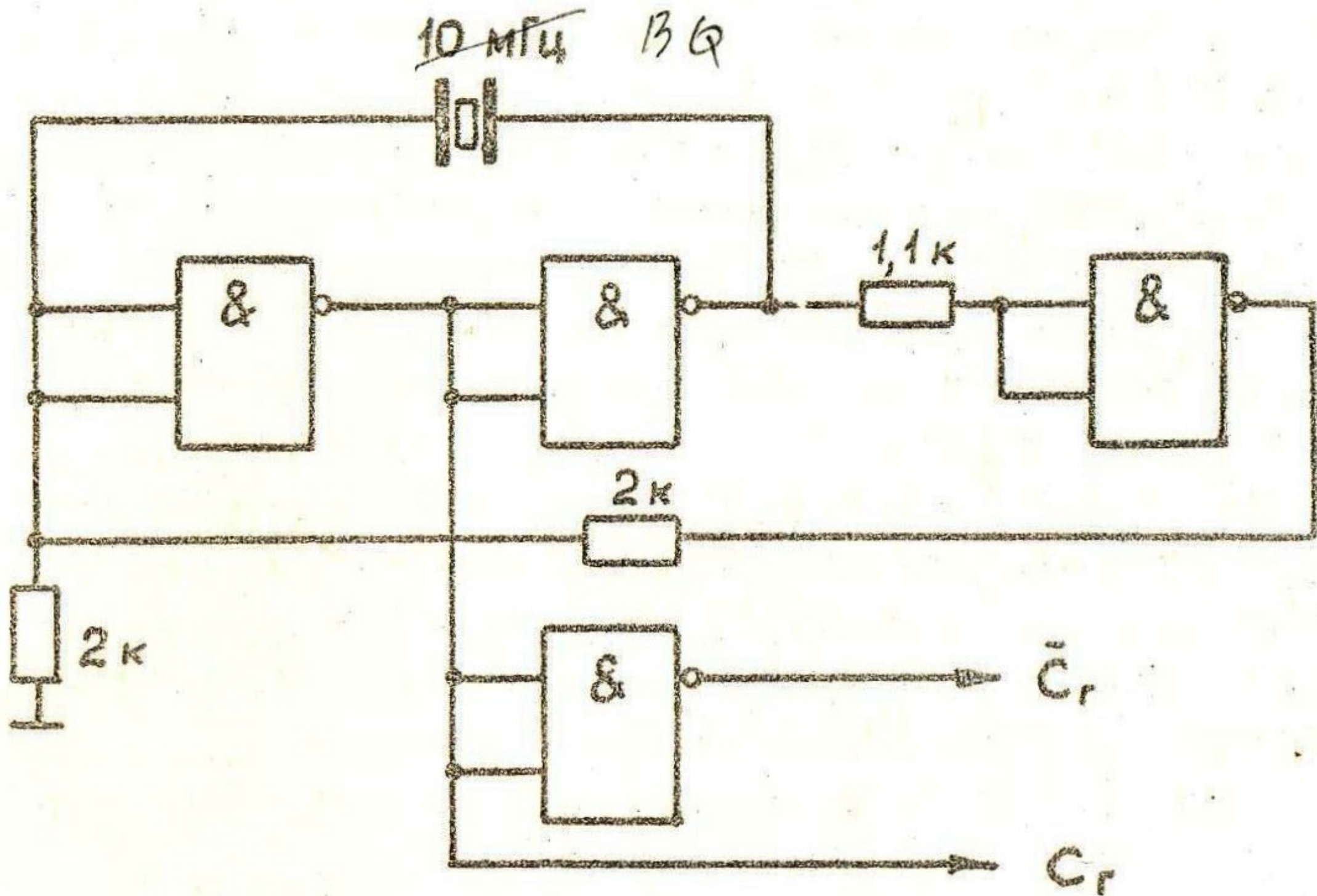


Рис. 4.10. Функциональная схема задающего генератора

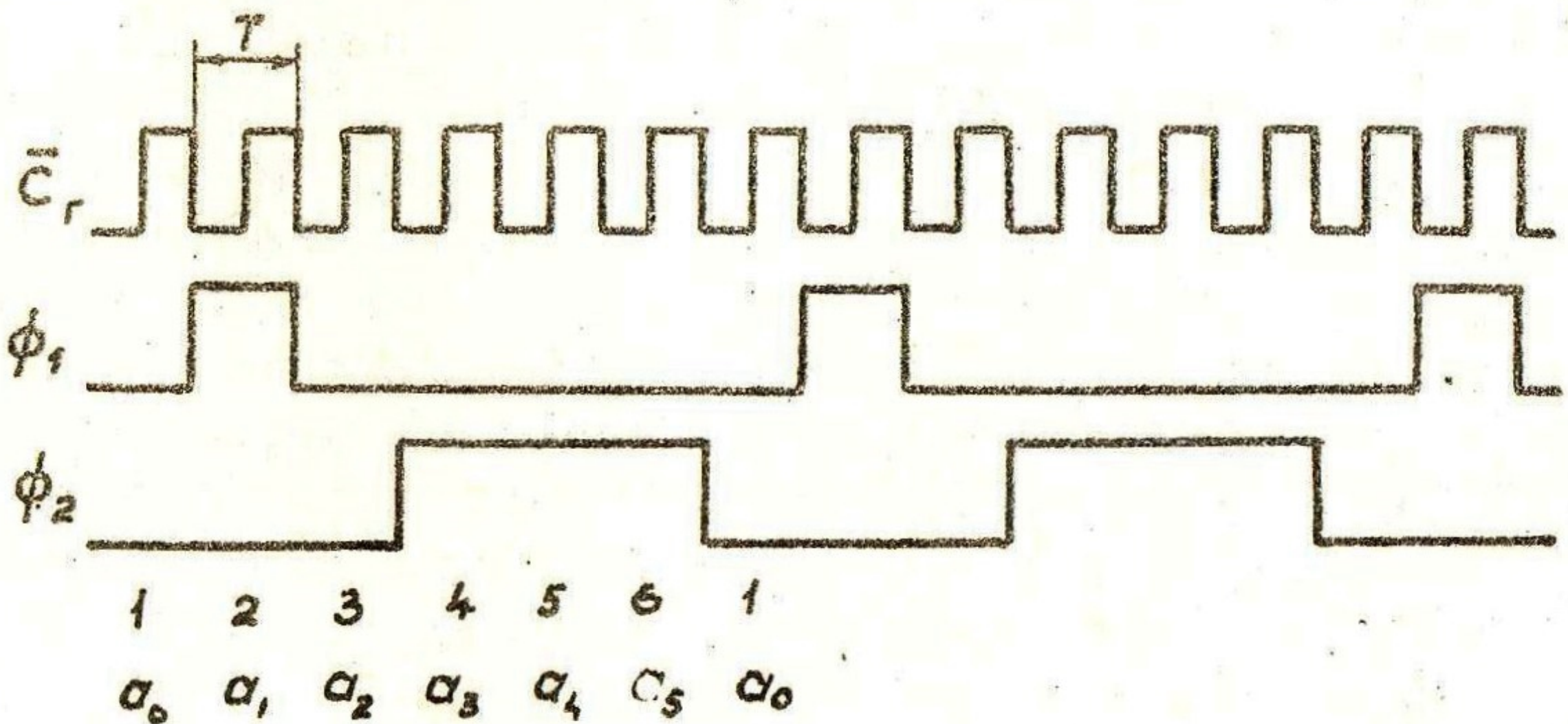


Рис. 4.11. Формирование тактовых сигналов

Из табл. 4.4 легко определяются функции возбуждения триггеров памяти автомата и функции формирования выходных сигналов автомата $\Phi 1$ и $\Phi 2$:

$$J_1 = Q_2,$$

$$K_1 = \bar{Q}_2,$$

$$\Phi 1 = \bar{Q}_2 \cdot Q_3,$$

$$J_2 = Q_3,$$

$$K_2 = \bar{Q}_3,$$

$$\Phi 2 = Q_1.$$

$$J_3 = \bar{Q}_1,$$

$$K_3 = Q_1,$$

Функциональная схема распределителя тактовых импульсов приведена на рис. 4.12.

Усилители-формирователи. Эти элементы необходимы для получения тактовых сигналов с высоким выходным напряжением и соответствующей длительностью фронтов. Один из вариантов схемы УФ был показан на рис. 3.6. Другой вариант представлен на рис. 4.13. Существенным недостатком последнего является необходимость дополнительного источника питания (24 В).

С целью получения крутых фронтов тактовых сигналов рекомендуется при построении схем генератора применять микросхемы повышенного быстродействия, например, серии К531 (ТТЛ с диодами Шоттки).

Выходы генератора тактовых импульсов могут непосредственно подключаться к МП типа 8080.

4.5. Элементы пульта оператора

Пульт оператора должен обеспечивать задание различных режимов работы микро-ЭВМ, ввода программ и данных, индикацию содержимого модулей ОЗУ, ПЗУ, регистров центрального процессора и других блоков системы.

Важной составной частью пульта является клавиатура. Простота и малая стоимость клавиатурного ввода играют решающую роль по сравнению с другими устройствами. Наиболее просто клавиатурный ввод организуется с помощью клавишных переключателей типа ППО-ХВ (десятичный кодовый набиратель) или ПП - II В (шестнадцатиричный кодовый набиратель). Выходом набирателя является 4-разрядный код, соответствующий набранной цифре, если на набирателе установлена цифра 5, на выходе появится код 0101. Электрическая схема одного разряда набирателя ПП-II В показана на рис. 4.14.

Другой вариант построения клавиатуры основан на принципе

Рис. 4.12. Функциональная схема
распределения тактовых
импульсов

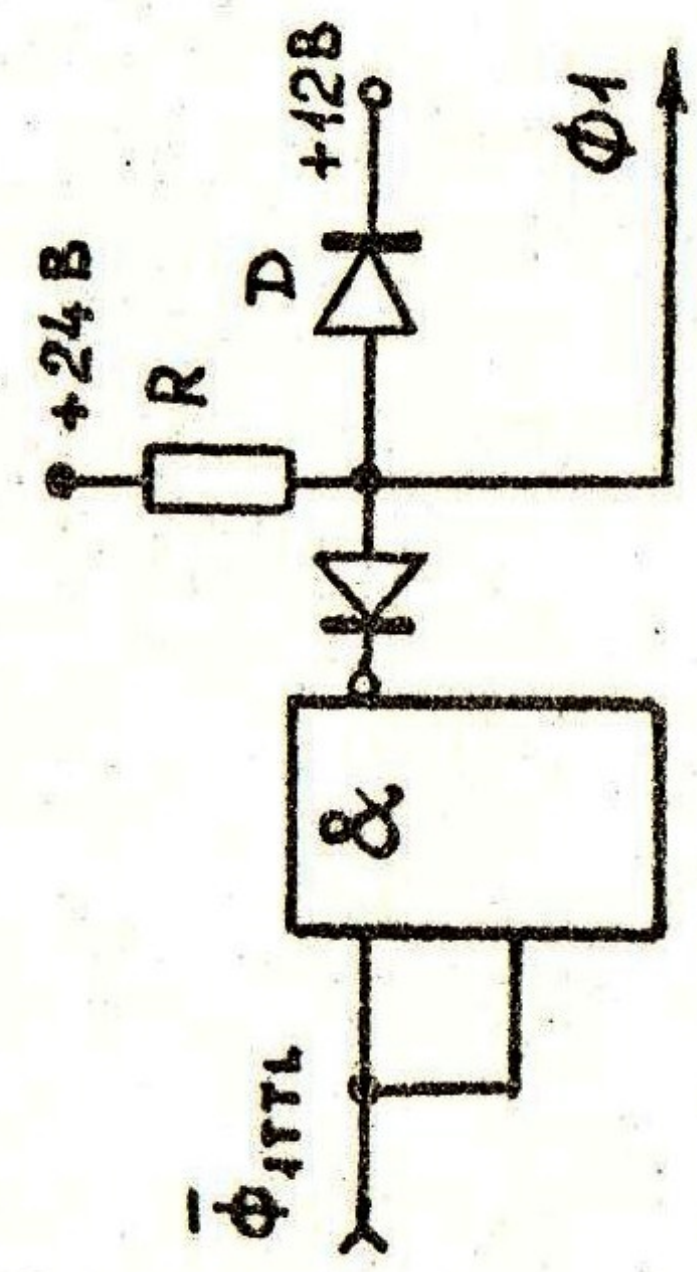
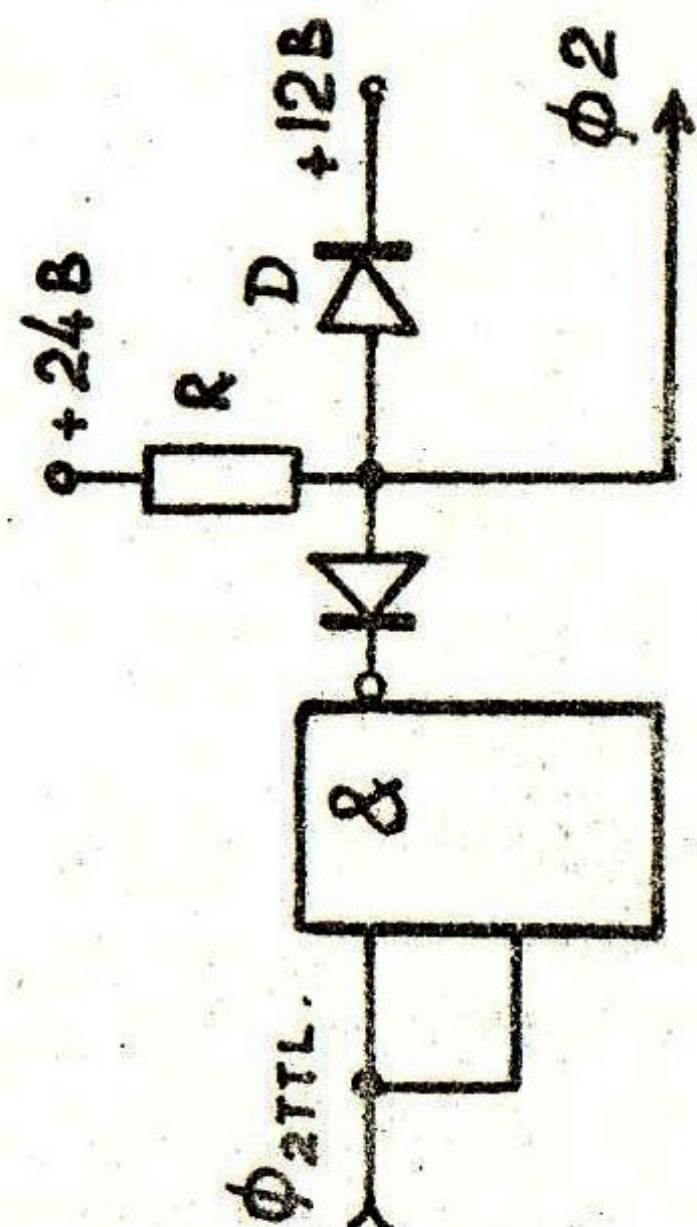
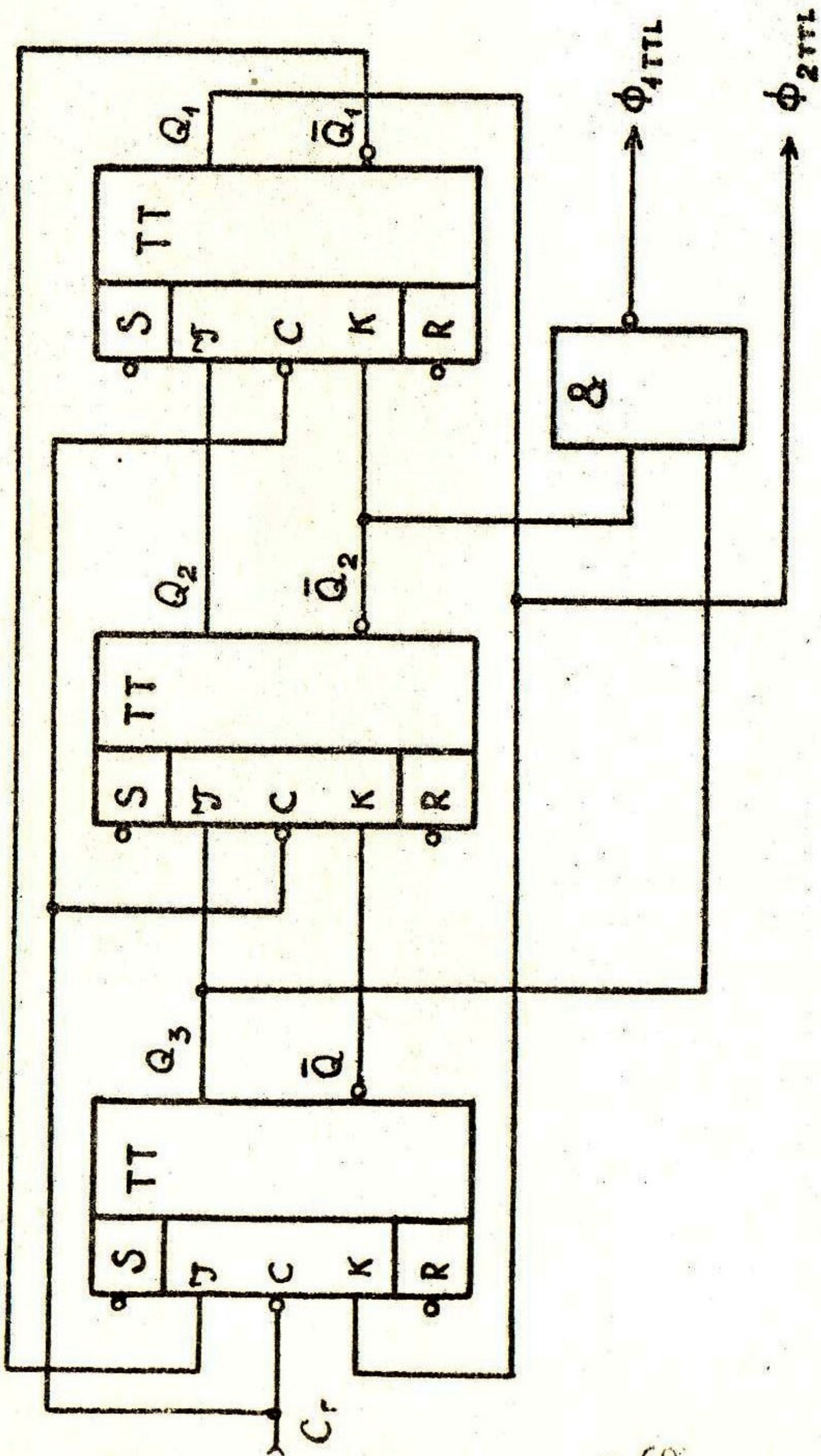


Рис. 4.13. Схема усилителей-
формирователей

замыкания или размыкания контакта при нажатии клавиши или кнопки. При нажатии определенной клавиши появляется электрический сигнал, который поступает в схему шифрации. Закодированный сигнал передается в процессор. Подробную информацию о работе схем шифрации клавиатуры можно найти в [15].

Кроме клавиатуры, в состав пульта оператора могут входить тумблерные регистры, кнопки, индикаторы. На рис.4.15 показана схема построения тумблерного 8-разрядного регистра. Элементы с повышенной нагрузочной способностью (К155ЛА6) служит для задания стандартных TTL уровней нуля и единицы. В тех случаях, когда для нормальной работы устройства необходимо исключить дребезг контактов кнопки или тумблера, следует применить схему рис.4.16.

Для индикации двоичных цифр и логических переменных обычно используются светодиоды или миниатюрные лампочки накаливания типа НСМ-6, 3-20. Схемы включения индикаторов приведены на рис.4.17.

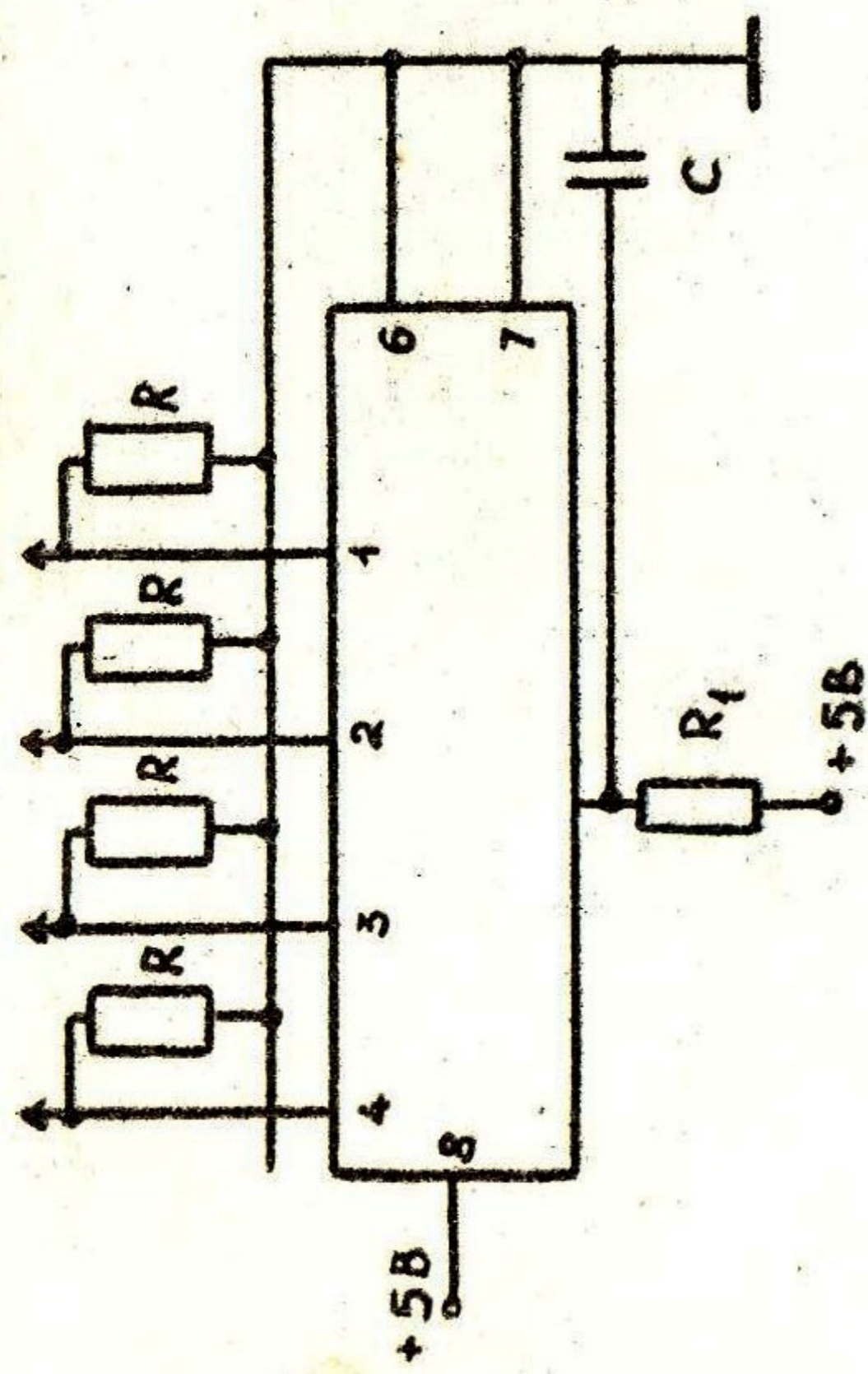


Рис. 4.14. Схема подключения 16-ричного кода-вогo набирателя

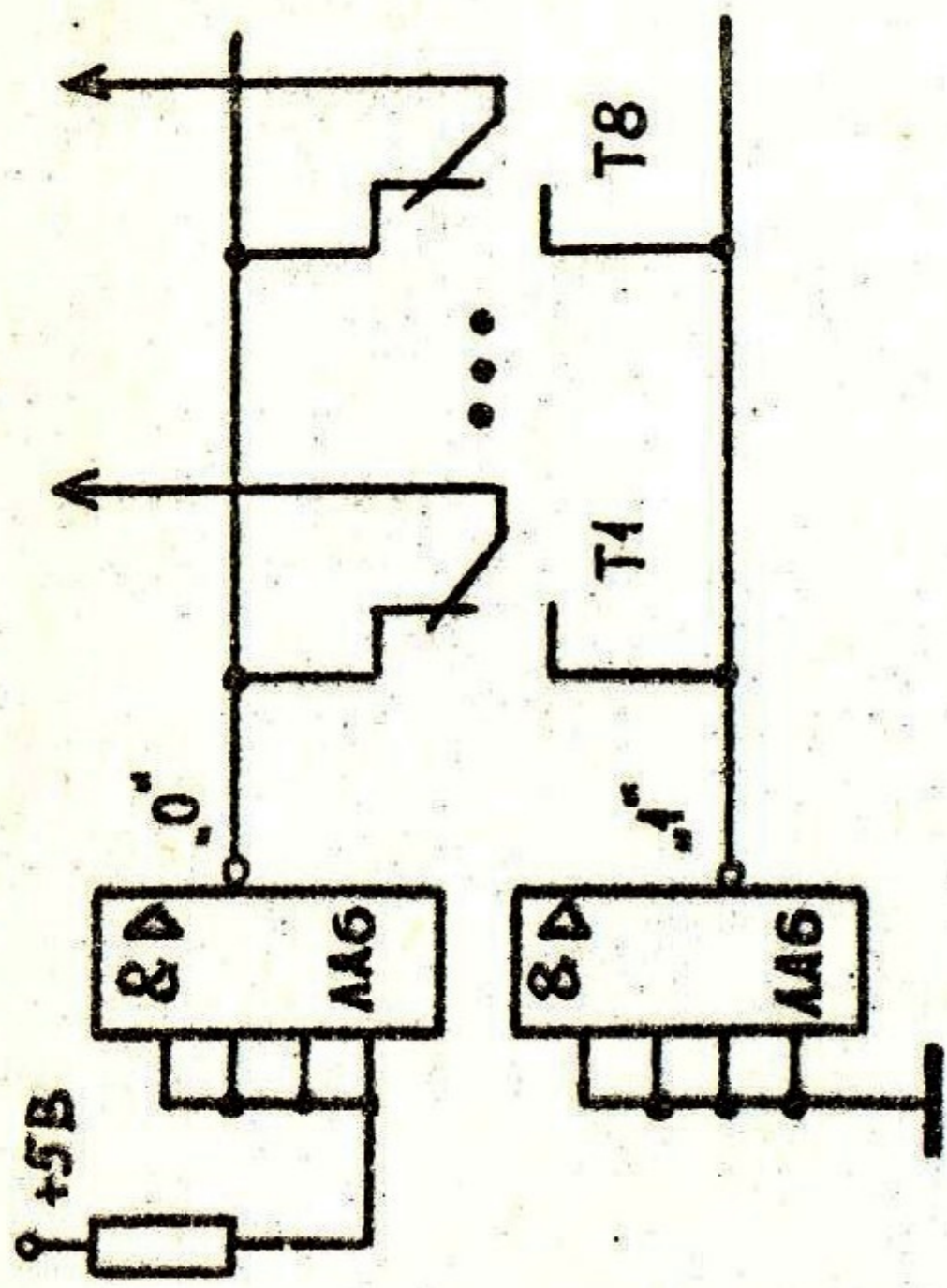


Рис. 4.15. Тумблерный регистр

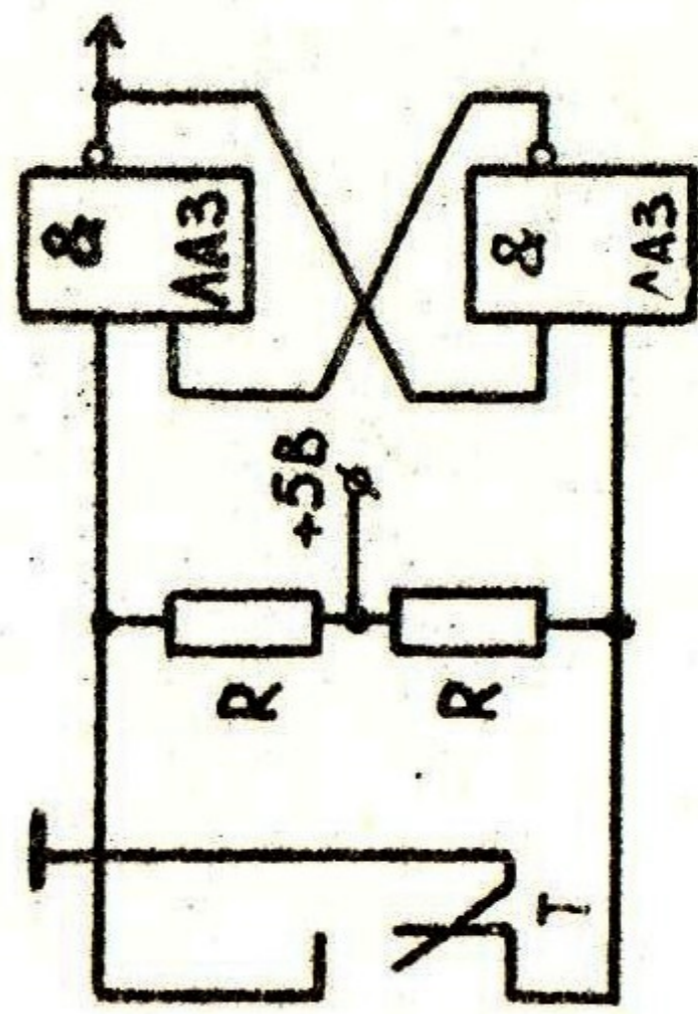


Рис. 4.16. Схема исключения дребезга контактов

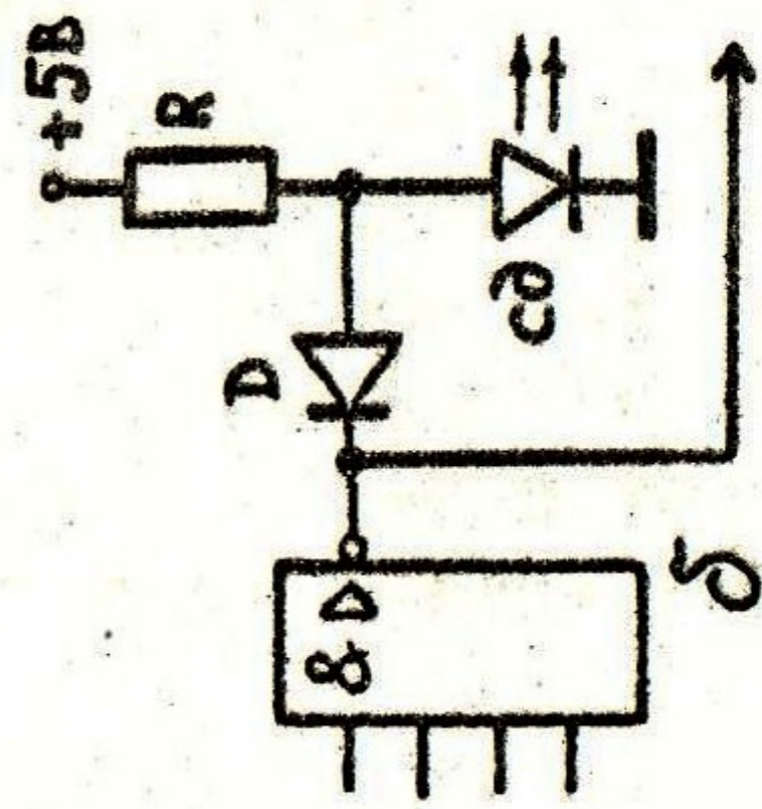
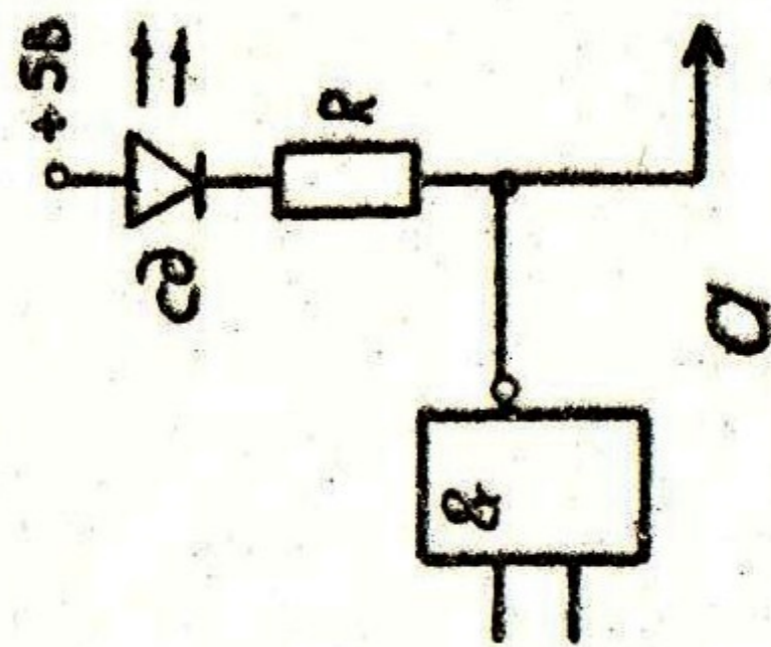


Рис. 4.17. Схемы индикации на светодиоде для индикации логического 0 (а), логической 1 (б) и на лампочке накопительной баняи НСМ-6.3 (в)

