



СОЮЗ СОВЕТСКИХ СОЦИАЛИСТИЧЕСКИХ РЕСПУБЛИК

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР  
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

# АВТОРСКОЕ СВИДЕТЕЛЬСТВО

№

1336109

На основании полномочий, предоставленных Правительством СССР, Государственный комитет СССР по делам изобретений и открытий выдал настоящее авторское свидетельство на изобретение:  
**"Запоминающее устройство с многоформатным доступом к данным"**

Автор (авторы): **Аноприенко Александр Яковлевич и Башков Евгений Александрович**

Заявитель: **ДОНЕЦКИЙ ПОЛИТЕХНИЧЕСКИЙ ИНСТИТУТ**

Заявка №

4050031

Приоритет изобретения

8 апреля 1986г.

Зарегистрировано в Государственном реестре изобретений СССР

8 мая 1987г.

Действие авторского свидетельства распространяется на всю территорию Союза ССР.

Председатель Комитета

Начальник отдела

ВХОД. № 32/1496  
22 10 87



ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР  
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

# ОПИСАНИЕ ИЗОБРЕТЕНИЯ

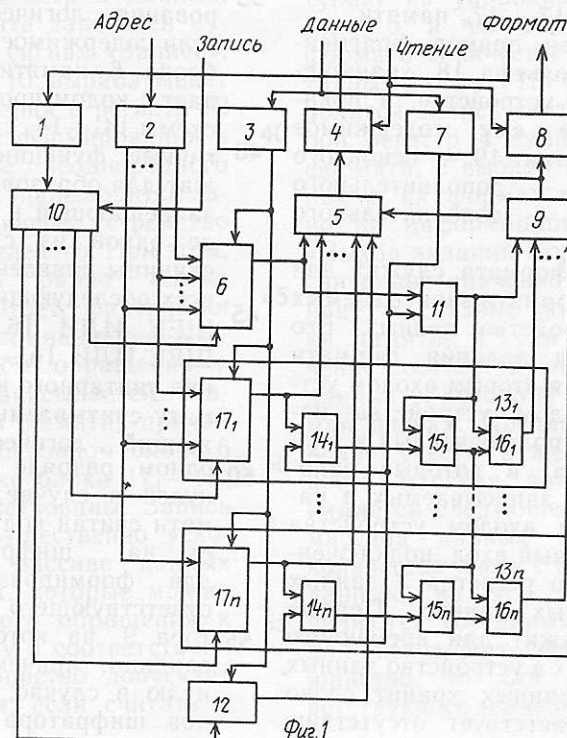
## К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

- (21) 4050031/24-24
- (22) 08.04.86
- (46) 07.09.87. Бюл. № 33
- (71) Донецкий политехнический институт
- (72) А. Я. Аноприенко и Е. А. Башков
- (53) 681.327.66(088.8)
- (56) Авторское свидетельство СССР  
№ 1069000, кл. G 11 C 19/00, 1982.

Авторское свидетельство СССР  
№ 1043747, кл. G 11 C 11/34, 1981.  
(54) ЗАПОМИНАЮЩЕЕ УСТРОЙСТВО  
С МНОГОФОРМАТНЫМ ДОСТУПОМ К  
ДАНЫМ

(57) Изобретение относится к вычислительной технике и может быть использовано для построения блоков памяти с повышенным быстродействием для систем обработки, распознавания и генерации изображений. Целью изобретения является повышение быстродействия и расширение области приме-

нения устройства за счет возможности хранения массивов данных различного формата. Устройство содержит два регистра 1 8 формата, регистр 2 адреса, два регистра 3 и 4 данных, основной блок 6 памяти, регистр 7 исходных данных, шифратор 9, дешифратор 10, основную схему 11 сравнения, регистр 12 фоновой информации, N блоков 13 управления доступом к данным, каждый из которых содержит дополнительные схемы 14<sub>1</sub>—14<sub>n</sub> сравнения, элементы ИЛИ 15<sub>1</sub>—15<sub>n</sub>, элементы ИСКЛЮЧАЮЩЕЕ ИЛИ 16<sub>1</sub>—16<sub>n</sub>, дополнительные блоки 17<sub>1</sub>—17<sub>n</sub> памяти. Устройство позволяет получить множество форматов обращения к данным, различающихся не по форме фрагментов данных, а по их размеру. Форма фрагментов данных является фиксированной: в общем случае это прямоугольник, в частном случае квадрат. 2 ил.



Изобретение относится к вычислительной технике и может быть использовано для построения блоков памяти с повышенным быстродействием для систем обработки, распознавания и генерации изобретений.

Цель изобретения — повышение быстродействия запоминающего устройства с многоформатным доступом к данным при записи и считывании однородных блоков данных и расширение области его применения путем обеспечения возможности хранения массивов данных различного формата.

В отличие от известного предлагаемое устройство позволяет получить множество форматов обращения к данным, различающихся не по форме фрагментов данных, а по их размеру. Форма же фрагментов данных является фиксированной: в общем случае это прямоугольник, в частном случае квадрат.

На фиг. 1 представлена структурная схема запоминающего устройства; на фиг. 2 — пример формирования информационного рельефа в предлагаемом запоминающем устройстве (различные значения данных показаны различной штриховкой).

Запоминающее устройство с многоформатным доступом к данным содержит первый регистр 1 формата, регистр 2 адреса, первый регистр 3 данных, второй регистр 4 данных, мультиплексор 5, основной блок 6 памяти, регистр 7 исходных данных, второй регистр 8 формата, шифратор 9, дешифратор 10, основную схему 11 сравнения, регистр 12 фоновой информации, блоки 13<sub>1</sub>—13<sub>n</sub> управления доступа к данным, содержащие дополнительные схемы 14<sub>1</sub>—14<sub>n</sub> сравнения, элементы ИЛИ 15<sub>1</sub>—15<sub>n</sub>, элементы ИСКЛЮЧАЮЩЕЕ ИЛИ 16<sub>1</sub>—16<sub>n</sub>, дополнительные блоки 17<sub>1</sub>—17<sub>n</sub> памяти.

На фиг. 2 приведен пример фрагмента информационного рельефа 18, хранящегося в запоминающем устройстве, и показано соответствующее ему содержимое блоков памяти устройства: 19 — основного блока 6 памяти, 20 — дополнительного блока 17<sub>1</sub> памяти, 21 — дополнительного блока 17<sub>2</sub> памяти.

Первый регистр 1 формата служит для временного хранения формата записываемых в запоминающее устройство данных. Его входом является вход задания формата устройства, являющийся вторым входом устройства. Первым входом устройства является адресный вход, подключенный к входу регистра 2 адреса, в который заносится значение адреса записываемых в память данных. Третьим входом устройства является информационный вход, подключенный ко входам первого регистра 3 данных и регистра 7 исходных данных. Первый регистр 3 данных служит для временного хранения записываемых в устройство данных. Регистр 7 исходных данных хранит слово данных, которое соответствует отсутствию

информации в ячейке блока памяти — такая ячейка является как бы прозрачной, «невидимой» при считывании данных. В качестве исходных данных может быть, например, назначено нулевое слово данных.

Первым выходом устройства является информационный выход, связанный с выходом второго регистра 4 данных, служащего для временного хранения считанных из устройства данных, которые поступают из блоков 6, 17<sub>1</sub>—17<sub>n</sub> памяти через мультиплексор 5.

Вторым выходом устройства является выход задания формата, связанный с выходом второго регистра 8 формата, который служит для временного хранения формата считанных из устройства данных. В явном виде значения формата в запоминающем устройстве не хранятся и при считывании определяются с помощью шифратора 9, элементов ИСКЛЮЧАЮЩЕЕ ИЛИ 16<sub>1</sub>—16<sub>n</sub>, элементов ИЛИ 15<sub>1</sub>—15<sub>n</sub>, основной схемы 11 сравнения и дополнительных схем 14<sub>1</sub>—14<sub>n</sub> сравнения на основе содержимого основного блока 6 памяти и дополнительных блоков 17<sub>1</sub>—17<sub>n</sub> памяти. При этом основной блок 6 памяти служит для хранения данных, соответствующих каждой отдельной ячейке памяти запоминающего устройства. Дополнительный блок 17<sub>1</sub> памяти хранит данные, соответствующие блокам соседних ячеек памяти запоминающего устройства. Дополнительные блоки 17<sub>2</sub>—17<sub>n</sub> памяти хранят данные, соответствующие более крупным блокам соседних ячеек памяти, причем наиболее крупным блокам ячеек соответствует каждое слово данных, хранящееся в дополнительном блоке 17<sub>n</sub> памяти. Основная схема 11 сравнения служит для формирования логической единицы в случае, если содержимое считываемого из основного блока 6 памяти слова данных не совпадает с кодом прозрачности. Дополнительные схемы 14<sub>1</sub>—14<sub>n</sub> сравнения выполняют аналогичные функции. Элементы 15<sub>1</sub>—15<sub>n</sub> служат для образования приоритетной цепочки, запрещающей в случае появления на выходе одной из схем сравнения логической единицы появление нулей на вторых входах всех последующих элементов ИСКЛЮЧАЮЩЕЕ ИЛИ 16. Элементы ИСКЛЮЧАЮЩЕЕ ИЛИ 16<sub>1</sub>—16<sub>n</sub> служат для формирования унитарного кода, соответствующего формату считываемых данных. Этот код, содержащий логическую единицу только в одном разряде или состоящий из одних нулей в случае, если из всех блоков памяти считан код исходных данных, поступает на шифратор 9, предназначенный для формирования кода формата, соответствующего номеру того входа шифратора 9, на который поступила логическая единица, причем формируемый код равен нулю в случае, если ни на одном из входов шифратора 9 логическая единица не

поступила. Мультиплексор 5 служит для коммутации на вход второго регистра 4 данных выхода того блока памяти, который соответствует коду, поступившему на управляющий вход мультиплексора 5 с шифратора 9. В случае, если поступивший код является нулевым, коммутируется выход регистра 12 фоновой информации, который служит для хранения фонового слова данных, значение которого присваивается всем ячейкам запоминающего устройства, являющимся «прозрачными» в основном блоке 6 памяти и всех дополнительных блоках  $17_1—17_n$  памяти.

Дешифратор 10 служит для формирования по сигналу «Запись» на входе устройства сигнала записи только в один из блоков памяти или регистр 12 фоновой информации, что определяется форматом записываемых данных.

По сигналу «Чтение» на входе устройства производится запись считываемых данных во второй регистр 4 данных и формата считываемых данных во второй регистр 8 формата.

Устройство работает следующим образом.

В исходном состоянии во все ячейки основного блока 6 памяти и дополнительных блоков  $17_1—17_n$  памяти записано значение, содержащееся в регистре 7 исходных данных. Следовательно, информационный рельеф в запоминающем устройстве является полностью однородным, и всем ячейкам присвоено значение, хранящееся в регистре 12 фоновой информации. Это значение можно изменить, записав в регистр 12 фоновой информации новое слово данных, для чего требуется слово данных записывается в первый регистр 3 данных, в первый регистр 1 формата заносится нулевой код, затем подается сигнал «Запись», по которому дешифратор 10 вырабатывает сигнал записи нового значения в регистр 12 фоновой информации. Для формирования в запоминающем устройстве неоднородного информационного рельефа, производится запись данных в запоминающее устройство в форматах, отличных от нулевого. При этом, если значение формата равно всегда единице, устройство работает фактически так же, и известные запоминающие устройства, т. е. при каждом обращении к нему считывается или записывается значение лишь одной ячейки памяти, причем эти значения хранятся в основном блоке 6 памяти, дополнительные же блоки  $17_1—17_n$  памяти при этом не задействованы. Запись данных, однако, можно существенно ускорить, если выделить в массиве данных блоки однородных данных, которые можно записать с помощью одного обращения к запоминающему устройству в соответствующем формате. Всего устройство допускает  $n+2$  форматов обращения, если считать и

нулевой и единичный форматы. Обращение в каждом из форматов предполагает, что запись будет вестись в соответствующий блок памяти. Если  $F$  — значение формата, то при  $F=2$  запись производится в дополнительный блок  $17_1$  памяти, при  $F=n+1$  запись производится в дополнительный блок  $17_n$  памяти. При этом чем больше значение  $F$ , тем большему числу ячеек присваивается записываемое значение слова данных. Для записи данных в первый регистр 1 формата записывается значение  $F$  формата записи, в регистр 2 адреса заносится адрес ячейки, в которую производится запись, при  $F>1$  соответствующее количество младших разрядов адреса при записи учитываться не будет. В первый регистр 3 данных заносится записываемое значение слова данных, после чего в устройство поступает сигнал «Запись», по которому в соответствующий блок памяти заносится записываемое значение. При чтении данных из запоминающего устройства в регистр 2 адреса записывается адрес считываемых данных, поступающий на адресные входы всех блоков памяти, на выходах которых формируются значения, хранящиеся по соответствующим адресам. Эти значения с помощью схем 11,  $14_1—14_n$  сравнения сравниваются с кодом исходных данных, и по результатам сравнения элементами ИЛИ  $15_1—15_n$  и ИСКЛЮЧАЮЩЕЕ ИЛИ  $16_1—16_n$  и шифратором 9 вырабатывается номер того блока памяти, начиная с основного блока 6 памяти и кончая дополнительным блоком  $17_n$  памяти, в котором впервые включается считанное значение, отличное от кода исходных данных. Сформированный номер поступает на управляющий вход мультиплексора 5 и на вход второго регистра 8 формата в качестве значения формата считанных данных. По сигналу «Чтение» производится запись считанных значений во второй регистр 4 данных и второй регистр 8 формата, с выводов которых считанные данные и их формат поступают соответственно на информационный выход устройства «Выход задания формата устройства». Если считанное значение  $F$  формата равно единице, то считано значение лишь одной ячейки памяти, и если  $F>1$ , то считано значение соответствующего однородного блока данных, к которому принадлежит и адресуемая ячейка. Предлагаемое устройство позволяет учесть также относительную однородность массива данных, под которой понимается следующее: различные фрагменты массива данных могут иметь некоторое количество ячеек с одинаковыми значениями данных, но эти ячейки не обязательно являются соседними. Если же таких ячеек для некоторого фрагмента данных большинство, то для всего фрагмента соответствующее значение данных можно считать

фоновым и записать его в устройство в формате  $F=m$ , где  $m=2, 3, \dots, n+1$ , а остальные значения для данного фрагмента можно записать в форматах  $\phi < F < m$ . Указанная возможность позволяет формировать требуемый информационный рельеф в запоминающем устройстве с помощью минимального числа обращений. Так, например, на фиг. 2 показано, что для формирования требуемого информационного рельефа в 64-х ячейках запоминающего устройства достаточно 14-ти обращений к устройству, четыре из которых выполняются в формате  $F=3$ , два в формате  $F=2$ , и восемь в формате  $F=1$ .

Возможны, например, следующие варианты реализации предлагаемого запоминающего устройства. Пусть  $K$  — разрядность каждого из выходов регистра 2 адреса,  $L$  — количество выходов регистра 2 адреса. Тогда запоминающее устройство хранит значение для ячеек памяти, где  $Q=2^{KL}$ . При  $K=1$  запоминающее устройство будет хранить одномерные массивы данных. Такое устройство может использоваться, например, для хранения значений изменяющегося во времени видеосигнала. В данном случае суммарный объем дополнительных блоков  $17_1-17_n$  памяти не будет превышать объема основного блока 6 памяти. Если, например, основной блок 6 памяти предназначен для хранения значений 512-ти дискретных элементов вдоль телевизионной строки, то количество дополнительных блоков  $17_1-17_n$  памяти должно быть равно 8-ми, причем, емкость первого дополнительного блока  $17_1$  памяти в 2 раза меньше емкости основного блока 6 памяти, а емкость каждого последующего дополнительного блока  $17_2-17_7$  памяти в 2 раза меньше, чем емкость соответствующего предыдущего дополнительного блока памяти.

При  $K=2$  запоминающее устройство будет хранить двумерные массивы данных. Суммарная емкость дополнительных блоков памяти при этом не будет превышать одной трети емкости основного блока памяти и от блока к блоку емкость будет изменяться в 4 раза.

При  $K=3$  в запоминающем устройстве будут храниться трехмерные массивы данных, соответствующие, например, трехмерным цифровым изображениям реальных объектов. В этом случае суммарная емкость дополнительных блоков памяти не будет превышать одной седьмой части емкости основного блока памяти и от блока к блоку емкость будет изменяться в 8 раз.

Как основной, так и дополнительные блоки памяти могут быть реализованы на различной элементной базе. Особенности применяемой элементной базы определяют размер слова данных, которое считывается или записывается при каждом обращении

к запоминающему устройству. В общем случае слово данных может содержать значения более чем одного элемента изображения, например, 2-х, 4-х, 8-ми или 16-ти соседних элементов изображения. Так, например, при  $K=2$  и возможности одновременного обращения к 16-ти соседним элементам изображения (т. е. фактически одна ячейка памяти запоминающего устройства хранит значения 16-ти соседних элементов изображения, являющихся, например фрагментом изображения размером  $4 \times 4$  элемента) для хранения двумерного массива значения изображения размером  $512 \times 512$  элементов достаточно основного блока памяти емкостью  $128 \times 128$  слов данных и 6-ти дополнительных блоков памяти, емкость которых составляет соответственно  $64 \times 64$ ,  $32 \times 32$ ,  $16 \times 16$ ,  $8 \times 8$ ,  $4 \times 4$ , и  $2 \times 2$  слов данных.

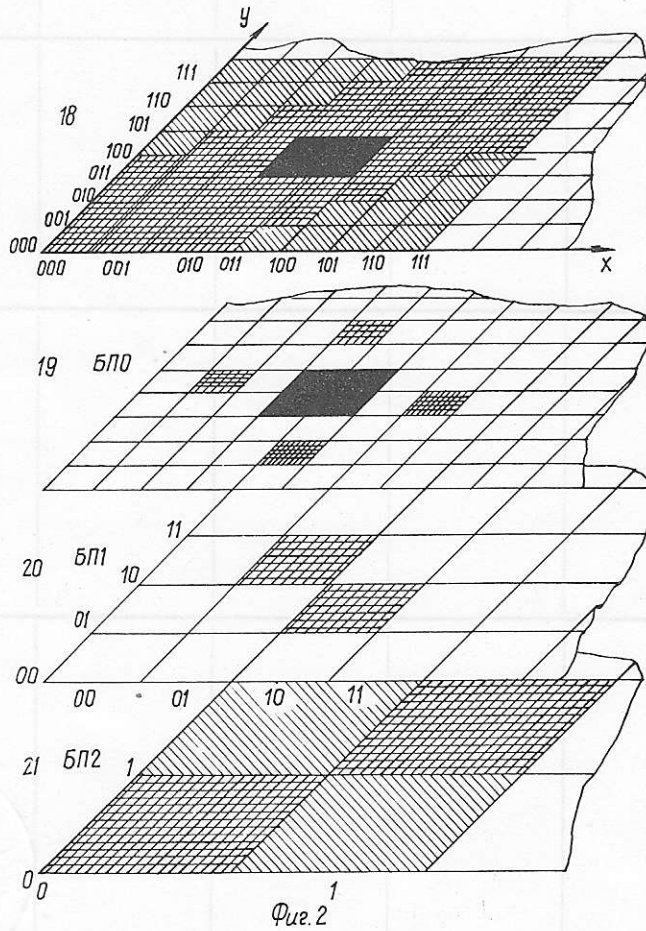
При хранении в предлагаемом запоминающем устройстве изображений реальных объектов степень однородности тем больше, чем больше значение  $K$ . Следовательно, эффективное быстроедействие устройства зависит в общем случае от  $K$ . При  $K=2$  предлагаемое устройство по сравнению с известными позволяет сократить время записи и считывания изображений в среднем в 5 и более раз.

#### Формула изобретения

30 Запоминающее устройство с многоформатным доступом к данным, содержащее первый регистр формата, регистр адреса, первый и второй регистры данных, мультиплексор и основной блок памяти, информационный вход которого соединен с выходом первого регистра данных, адресные входы — с выходами всех разрядов регистра адреса, информационный вход является адресным входом устройства, вход первого регистра формата является входом задания формата устройства, вход первого регистра данных является информационным входом устройства, вход управления чтением второго регистра данных является входом чтения устройства, выход второго регистра данных является информационным выходом устройства, информационный вход второго регистра данных соединен с выходом мультиплексора, первый информационный вход которого подключен к выходу основного блока памяти, отличающееся тем, что, с целью повышения быстроедействия и расширения области применения устройства путем обеспечения возможности хранения массивов данных различного формата, в него введены регистр исходных данных, второй регистр формата, шифратор, дешифратор, основную схему сравнения, регистр фоновой информации и  $N$  блоков управления доступа к данным, каждый из которых содержит дополнительную схему

сравнения, элемент ИЛИ, элемент ИСКЛЮЧАЮЩЕЕ ИЛИ и дополнительный блок памяти, информационный вход которого соединен с выходом первого регистра данных, который соединен с информационным входом регистра фоновой информации, вход управления записью которого соединен с последним выходом дешифратора, информационный вход которого соединен с выходом первого регистра формата, а управляющий вход является входом «Запись» устройства, первый выход дешифратора соединен с входом управления записью основного блока памяти, а все последующие выходы, кроме последнего, — с входами управления записью дополнительных блоков памяти, адресные входы которых соединены с выходами  $N-i$  разрядов регистра адреса ( $i=1, 2, \dots, N$ ), выходы дополнительных блоков памяти соединены с первыми входами соответствующих дополнительных схем сравнения и с  $N-i$  информационными входами мультиплексора,  $N$ -й информационный вход которого соединен с выходом регистра фоновой информации, управляющий вход мультиплексора соединен с выходом шифратора и с инфор-

мационным входом второго регистра формата, управляющий вход которого подключен к входу «Чтение» устройства, а выход является выходом задания формата устройства, выход основной схемы сравнения соединен с первым входом шифратора и с первыми входами элементов ИЛИ и ИСКЛЮЧАЮЩЕЕ ИЛИ первого блока управления доступа к данным, выходы элементов ИСКЛЮЧАЮЩЕЕ ИЛИ соединены с соответствующими входами шифратора, начиная с второго, вторые входы элементов ИСКЛЮЧАЮЩЕЕ ИЛИ соединены с выходами соответствующих элементов ИЛИ и с первыми входами элементов ИЛИ и ИСКЛЮЧАЮЩЕЕ ИЛИ последующего блока управления доступа к данным, вторые входы элементов ИЛИ соединены с выходами соответствующих дополнительных схем сравнения, вторые входы которых соединены с выходом регистра исходных данных и с вторым входом основной схемы сравнения, первый вход которой соединен с выходом основного блока памяти, вход регистра исходных данных соединен с информационным входом устройства.



Составитель В. Фокина  
 Редактор А. Козориз  
 Техред И. Верес  
 Заказ 3809/49  
 Тираж 589  
 Корректор А. Обручар  
 Подписное  
 ВНИИПИ Государственного комитета СССР по делам изобретений и открытий  
 119035, Москва, Ж-35, Раушская наб., д. 4/5  
 Производственно-полиграфическое предприятие, г. Ужгород, ул. Проектная, 4