

УДК 004.2-004.3-004.08

А.И. Андрухин, канд. техн. наук, ст.науч.сотр.  
Донецкий национальный технический университет  
alexandruckin@rambler.ru

## Моделирование схем пороговой логики на переключательном уровне

*В работе выполнен обзор основных аппаратных и программных моделей реализации нейроморфных чипов. Показана возможность применения логического многозначного моделирования на переключательном уровне для схем пороговой логики. Это позволяет выполнять моделирование и тестирование реализаций пороговых функций в КМОП-технологиях.*

**Ключевые слова:** нейрон, пороговая логика, многозначное моделирование, переключательный уровень.

### Введение

Идеальным решением реализации сенсорных систем восприятия на базе твердотельной электроники являются в настоящее время аналоговые СБИС. В случае успеха мы научимся создавать вживляемые кремниевые сетчатки для слепых и звуковые процессоры для глухих, а также дешевые и эффективные визуальные, звуковые и обонятельные чипы для роботов[1-3]. Создание нейроморфных микрочипов представляет собой отображение (морфинг) нервных связей на кремниевые электронные цепи. Обычно разделяют реализацию биологических и формальных нейронных систем.

Целью исследования является оценка возможностей использования моделирования ИНС (нейроморфных чипов) на переключательном уровне. Это позволит более точно и эффективно выполнять проектирование и диагностирование ИНС.

Задачей исследования является оценка возможностей моделирования и тестирования схем пороговой логики на переключательном уровне.

### Клеточные нейронные сети.

Аналоговые схемы играют важную роль в разработке современных электронных технологий. Даже в наш век цифровых компьютерных решений, аналоговые схемы до сих пор преобладают в области связи, энергетики, автоматического контроля, аудио и видео электроники благодаря их способности обрабатывать сигналы в реальном времени.

Методы, связанные с цифровыми вычислениями подошли к серьезной границе скорости из-за своей последовательной структуры. Для преодоления этой проблемы была предложена модель «нейронной сети», основанной на некоторых аспектах нейробиологии и адаптированная к интегральным

схемам. Её ключевой чертой является – асинхронные параллельные вычисления, непрерывная динамика и глобальное взаимодействие элементов сети.

Рассмотрим архитектуру клеточная нейронная сети[4-5]. Базовой частью клеточной нейронной сети является ячейка. Она содержит линейные и нелинейные элементы цепи. Обычно это линейный конденсатор, линейное сопротивление, линейный и нелинейный контролируемый источник, и независимый источник. Структура клеточной нейронной сети схожа с применяемой в клеточных автоматах. Любая ячейка клеточной нейронной сети соединена только с соседними ячейками. Граничащие ячейки могут непосредственно взаимодействовать друг с другом. Ячейки, отстоящие друг от друга на некотором расстоянии, могут косвенно взаимодействовать в связи с эффектом распространения непрерывных сигналов в клеточной нейронной сети. Пример двумерной клеточной нейронной сети приведен на рис.1.

У клеточной нейронной сети  $M \times N$  есть  $M \times N$  ячеек распределенных по  $M$  строкам и  $N$  колонкам. Ячейка, расположенная на  $i$ -й строке и  $j$ -й колонке обозначается  $C(i,j)$ , как на рис 1.

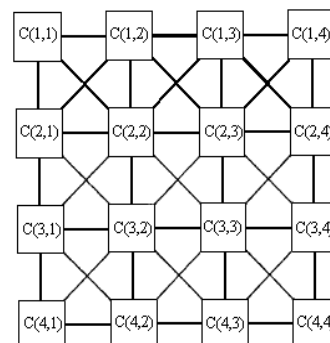


Рисунок 1- Двумерная клеточная нейронная сеть

В клеточной нейронной сети R-соседство ячейки  $C(i,j)$  определяется по формуле

$$N(i,j) = \{C(k,l) \mid (\max\{|k-i|, |l-j|\}) \leq r, 1 \leq k \leq M, 1 \leq l \leq N\}$$

где  $r$  – целое, положительное число.

Из этой формулы легко можно увидеть свойство симметричности, следующего вида. Если  $C(i,j) \in N_r(k,l)$ , то  $C(k,l) \in N_r(i,j)$ . для всех  $C(i,j), C(k,l)$  принадлежащих клеточной нейронной сети. На рис.2 показаны ячейки, граничащие с  $C(i,j)$ -й ячейкой (расположенной в центре и отмеченной штриховкой) с  $r=1, 2$  и  $3$ .

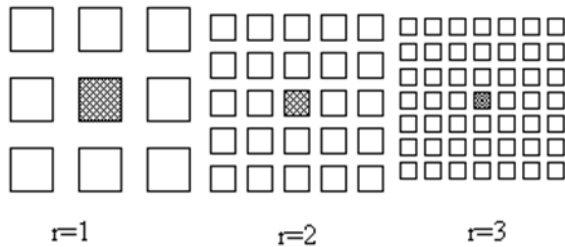
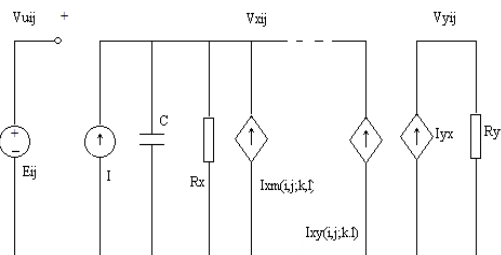


Рисунок 2 - Соседи для  $C(i,j)$  ячейки, определенные для  $r=1, r=2, r=3$ .

Стандартный пример ячейки клеточной нейронной сети  $C(i,j)$  приведен на рис.3, где  $u(x, y)$  – индексы входного(состояние, выходного) сигналов соответственно.



$$I_{xm}(i,j,k,l) = B(i,j,k,l) V_{ukl}, I_{xy}(i,j,k,l) = A(i,j,k,l) V_{ykl}, I_{yx} = \frac{1}{2R_y} (|v_{xij} + 1| - |v_{xij} - 1|)$$

Рисунок 3 - Пример схемы ячейки клеточной нейронной сети.

Узловое напряжение  $V_{xij}$  ячейки  $C(i,j)$  называется состоянием ячейки. В начальном состоянии его амплитуда меньше либо равна единице. Узловое напряжение  $V_{uij}$  ячейки  $C(i,j)$  называется входным сигналом. В начальном состоянии его амплитуда также меньше либо равна единице. Узловое напряжение  $V_{yij}$  ячейки  $C(i,j)$  – выходной сигнал ячейки [1].

У каждой ячейки  $C(i,j)$  есть независимый источник напряжения  $E_{ij}$ , один независимый источник тока  $I$ , один линейный конденсатор  $C$ , два линейных резистора  $R_x, R_y$  и в большинстве случаев  $2m$  источников тока, контролируемых напряжением. Они связаны с соседними ячейками через контроллер входного напряжения  $V_{uij}$  и откликом выходного напряжения  $V_{yij}$  соседних

ячеек  $C(k,l)$ , где  $m$  – эквивалентно количеству соседних ячеек. В частности,  $I_{xy}(i,j,k,l)$  и  $I_{xu}(i,j,k,l)$  – это линейные напряжения, контролируемые источник тока со такими характеристиками  $I_{xy}(i,j,k,l) = A(i,j,k,l) u_{ykl}$  и  $I_{xu}(i,j,k,l) = B(i,j,k,l) u_{ukl}$  для всех  $C(k,l) \in N_r(i,j)$ . Единственный нелинейный элемент в каждой ячейке – это кусочно-линейный контролируемый напряжением источник тока  $I_{yx} = I/R_y f(V_{xij})$ , где функция  $f$  приведена на рис.4 (известная модель Чуа [1]).

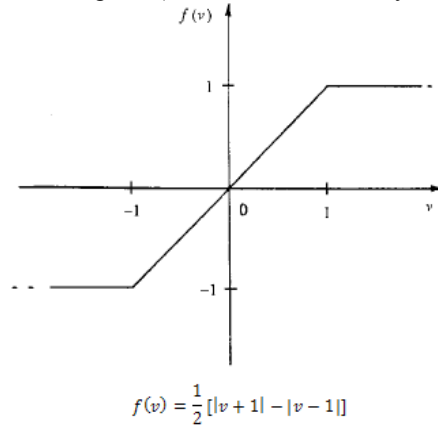


Рисунок 4 - Характеристика нелинейного источника тока.

### Биологические нейронные системы.

Миша Маховальд и известный специалист по микроэлектронной технологии Карвер Мид (Carver Mead) впервые попытались изготовить глазную сетчатку из кремния в Калифорнийском технологическом институте. Они воспроизвели на основе нейрочипов три из пяти ее слоев. Другие исследователи моделировали (морфировали) остальные части зрительной и слуховой систем.

В 2001 г. Карим Заглуд изготовил все пять слоев сетчатки и смоделировал визуальные сообщения, посылаемые мозгу ганглионарными клетками, т.е. выходными нейронами сетчатки.

Его кремниевый чип сетчатки, Visio1, воспроизводит реакцию основных четырех типов ганглионарных клеток сетчатки, которые вырабатывают сигналы и вместе составляют 90% оптического нерва.

На рис.5 приведен визуальный чип.

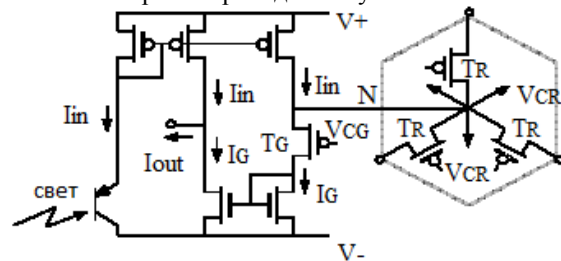


Рисунок 5 - Ячейка искусственной сетчатки.

Чип имитирует процесс, в котором активированные напряжением ионные каналы заставляют ганглионарные клетки (и нейроны в остальной части мозга) вырабатывать нервные импульсы.

Для аналоговой реализации центральной нервной системы важен механизм генерации нервного импульса, т.е. функционирование клеточной мембраны, которая поддерживает постоянный состав цитоплазмы внутри клетки и обеспечивает проведение нервных импульсов (см. рис.6.).

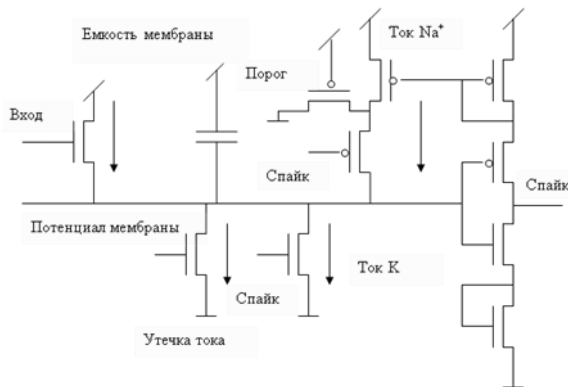


Рисунок 6 - Реализация клеточной мембраны на МОП-структурах.

Нервный импульс (спайк-spike) – процесс распространения возбуждения по аксону от тела клетки (аксонного холмика) до окончания аксона. Импульсы по волокну передаются в виде скачков потенциала внутриклеточной среды по отношению к внешней среде, окружающей клетку.

Для описания этих процессов используют классическую модель электрогенеза нервной клетки Ходжкина-Хаксли или ее более простые модификации Морриса-Лекара, Фиц Хью-Нагумо, Хиндмарш-Розе и др. Модель Morris-Lecar (приводится ниже) описывает такие свойства нейрона, как генерация спайков и режим невосприимчивости к внешнему воздействию с помощью параметров:  $v$  - трансмембранный потенциал нейрона,  $w$  - активность калийного тока,  $I$  - внешний ток и др.

$$gCa = 1.1$$

$$gK = 2$$

$$gL = 0.5$$

$$vCa = 1$$

$$vK = -0.7$$

$$vL = -0.5$$

$$ep = 0.02$$

$$It[t_] := 0.23 * Abs[Sin[1 * t]]$$

$$mb[v_] := (1 + Tanh[(v[t] + 1)/0.15])/2$$

$$wb[v_] := (1 + Tanh[v[t]/0.3])/2$$

$$tb[v_] := 1/Cosh[v[t]/0.6]$$

$$Iion[v_, w_] := gCa * mb[v] + gK * w[t] * (vK - v[t]) + gL * (vL - v[t])$$

$$NDSolve[{v'[t] == Iion[v, w] + It[t],$$

$$w'[t] == ep * (wb[v] - w[t])/tb[v], v[0] == 0, w[0]$$

$$== 0], {v, w}, {t,$$

$$0, 40.5], MaxSteps -> Infinity]$$

$$Plot[{Evaluate[v[t] /. %], Evaluate[w[t] /. %]}, {t, 0, 40.5}]$$

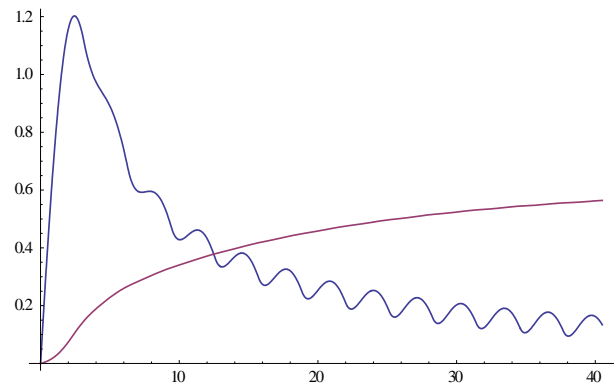


Рисунок 7 – Программа в Math 9 и результаты моделирования в модифицированной модели Морриса-Лекара.

Согласно современным представлениям, такие функции человеческого мозга, как сознание, распознавание и многие другие, объясняются синхронным поведением нейронов определенных структур. С другой стороны, движениями живого существа управляют специальные нервные подсистемы — центральные генераторы ритма (ЦГ). Хотя ЦГ может быть автономной подсистемой, его ритм и фаза должны быть синхронизированы с состоянием двигательной системы, что осуществляется на основе сенсорной обратной связи. Поэтому большое внимание уделяется синхронизации в нейронных структурах.

**Пороговая логика.** При реализации формальных нейронных систем широко используют тот факт, что многие булевы функции можно представить пороговыми функциями. Известно, пороговая функция (*TLF*) — это булева функция  $Y(x) = \text{sgn}(\sum_{i=1}^n \omega_i x_i - \Theta)$ , где  $\omega_i$  — веса аргументов  $x_i$ ,  $\Theta$  — порог,  $x = (x_1, \dots, x_n)$ . Более того, важность использования *TL* связана с доказательством того, что некоторые виды булевых функции могут быть реализованы с использованием *TL* сетей, которые требуют меньше вентилях при меньшем количестве ступеней схемной реализации в сравнении с реализациями, основанными на традиционных булевых вентилях. Это ясно при рассмотрении следующих простых примера  $x_1 \& (x_2 \vee x_3) = \text{sgn}(2x_1 + x_2 + x_3 - 3)$  или  $x_1 \vee (x_2 \wedge x_3) = \text{sgn}(2x_1 + x_2 + x_3 - 1.5)[1-2]$ .

Наиболее известные представления булевых функций пороговыми функциями  $OR(x_1, x_2, \dots, x_n) = \text{sgn}(-1 + x_1 + x_2 + \dots + x_n)$ ,  $AND(x_1, x_2, \dots, x_n) = \text{sgn}(n - x_1 - x_2 - \dots - x_n)$ ,  $NAND(x_1, x_2, \dots, x_n) = \text{sgn}(n - 1 - x_1 - x_2 - \dots - x_n)$ ,  $MAJ(x_1, x_2, \dots, x_n) = \text{sgn}(\lceil n/2 \rceil + x_1 + x_2 + \dots + x_n)$ .

Однако легко показывается, что функция  $XOR(x_1, x_2)$  не представима функцией вида  $\text{sgn}(w_0 + w_1 x_1 + w_2 x_2)$ , т.е. не является пороговой (ЛРБФ-линейно-разделимая булева функция) функцией.

**Моделирование схем пороговой логики.** В [6] рассматривается известная классификация пороговых функций, основой которой является их разбиение по количеству порогов и ограничениям на значения весов входов, представленная на рис 8 (здесь LT-threshold logic (пороговая логика), LTM- threshold logic mapu (пороговая логика со многими входами) и т.д. при реализации соответствующих функций).

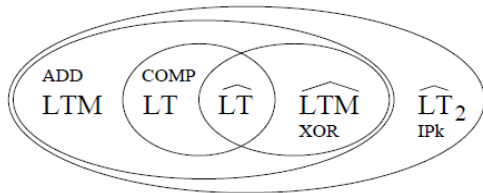


Рисунок 8 - Классификация пороговых функций.

На рис.9 представлен один из возможных вариантов реализации любой пороговой функции на полевых транзисторах с плавающим затвором, но в настоящее время это трудно выполнить с требуемой точностью.

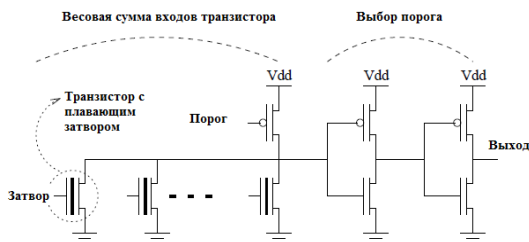


Рисунок 9 - Универсальная реализация пороговых функций.

Согласно этой классификации, мы можем использовать моделирование на переключательном уровне для всех видов пороговых функций. Например, выше было упомянуто, что булева функция  $F = x_1 \vee (x_2 \wedge x_3)$  может быть представлена, как  $F = \text{sng}(2x_1 + x_2 + x_3 - 1.5)$ .

Схема, реализующая  $F = x_1 \vee (x_2 \wedge x_3)$ , показана на рис.10. Далее, приведен рис.11 с

таблицей результатов моделирования этой схемы. В приведенной таблице столбец 6 показывает результат булевой функции, столбцы 3,4,5 соответствуют аргументам  $x_1, x_2$  и  $x_3$ .

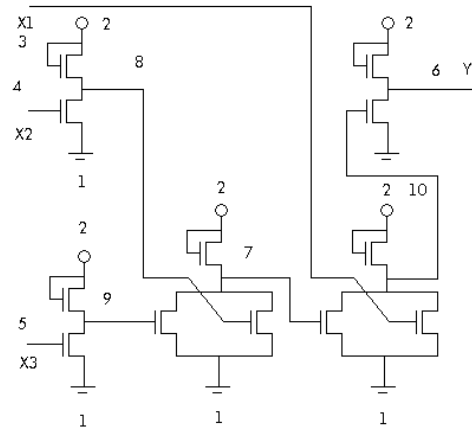


Рисунок 10 - Реализации  $F = \text{sng}(2x_1 + x_2 + x_3 - 1.5)$ .

Номер набора	Число итераций	Узел 3	Узел 4	Узел 5	Узел 6	Узел 7	Узел 8	Узел 9	Узел 10
1	5	D0	D0	D0	D0	D0	W1	W1	W1
2	2	D0	D0	D1	D0	D0	W1	D0	W1
3	2	D0	D1	D0	D0	D0	D0	W1	W1
4	5	D0	D1	D1	W1	W1	D0	D0	D0
5	3	D1	D0	D0	W1	D0	W1	W1	D0
6	2	D1	D0	D1	W1	D0	W1	D0	D0
7	2	D1	D1	D0	W1	D0	D0	W1	D0
8	3	D1	D1	D1	W1	W1	D0	D0	D0

Рисунок 11 - Результаты моделирования схемы на рис.10.

**Заключение**

В работе выполнен обзор основных аппаратных и программных моделей реализации нейроморфных чипов для обработки различной информации [7]. Были представлены модели как биологических, так и формальных нейронных систем.

Рассмотрены модель Хаксли-Ходжкина и ее модификации, клеточные нейронные сети и схемы пороговой логики.

Показана возможность применения логического многозначного моделирования на переключательном уровне для схем пороговой логики.

Таким образом, использование описания схем на переключательном уровне позволяет выполнять моделирование и тестирование аппаратных реализаций пороговых функций в КМОП-технологиях.

**Список литературы**

1. Андрюхин А.И. Моделирование и диагностирование дискретных устройств на переключательном уровне: монография / А.И. Андрюхин. – Донецк: ГВУЗ «ДонНТУ», 2012. – 257 с.
2. Valeriu Beiu, *Senior Member, IEEE*, José M. Quintana, and María J. Avedillo. VLSI Implementations of Threshold Logic—A Comprehensive Survey// *IEEE Transactions on Neural Networks*, Vol. 14, No. 5, September 2003, pp.1217-1243.
3. Андрюхин А.И. Оценка вариаций параметров нейроморфных сетей / А.И. Андрюхин// *Наукові праці Донецького національного технічного університету. Серія: «Проблеми моделювання та автоматизації проектування»*. – 2012. – № 1 (10)-2(11). – с.122-131.
4. L. Chua and L. Yang, "Cellular Neural Networks: Theory," *IEEE Trans. on Circuits and Systems*, 35(10):1257-1272, 1988.
5. Leon O.Chua, Valery I.Sbitnev and Sook Yoon. A nonlinear dynamics perspective of Wolfram's new kind of science. Part II: Universal neuron// *International Journal of Bifurcation and Chaos*, Vol. 13, No. 9 (2003) 2377–2491
6. V. Bohossian, "Neural logic: Theory and implementation," Ph.D. dissertation, Cal Tech, 1998. Available [www.paradise.caltech.edu/papers/vincent\\_thesis.ps](http://www.paradise.caltech.edu/papers/vincent_thesis.ps).
7. Осовский С. Нейронные сети для обработки информации / Пер. с польского И.Д. Рудинского. – М.: Финансы и статистика, 2004. – 344 с.

*Надійшла до редакції 15.03.2014*

**О.І. АНДРЮХІН**

Донецький національний технічний університет

**МОДЕЛЮВАННЯ СХЕМ ПОРОГОВОЇ ЛОГІКИ НА ПЕРЕКЛЮЧНОМУ РІВНІ**

У роботі виконано огляд основних апаратних і програмних моделей реалізації нейроморфних чипів. Розглядаються реалізації як біологічних, так і формальних нейронних систем. Розглянуто відомі моделі Хакслі-Ходжкіна і її модифікації. Наведено приклад моделювання моделі Моріса-Лекара в системі Математика 9. Розглядаються клітинні нейронні мережі і конкретний приклад Л.Чуа. Розглядається реалізація формальних нейронних систем (порогова логіка). Представлені основні порогові функції: визначення та класифікація, основні властивості та універсальна реалізація. Визначаються можливості використання логічного багатозначного моделювання на переключальному рівні для схем порогової логіки. Наведено конкретний приклад моделювання схеми порогової логіки.

**Ключові слова:** *нейрон, порогова логіка, багатозначне моделювання, переключений рівень*

**A.I. ANDRUKHIN**

Donetsk National Technical University

**THRESHOLD LOGIC CIRCUIT SIMULATION ON THE SWITCH LEVEL**

The paper gives an overview of major hardware and software models of neuromorphic chips implementation. Model as biological neural systems and formal neural systems were presented. The known Hodgkin-Huxley model and its modifications were considered. An example of Maurice model in the system Math 9 was provided. Cellular neural networks and a specific example of L.Chua were considered. Hardware implementation of formal neural systems (threshold logic) was presented. Basic threshold functions (definition and classification, basic properties and universal implementation) were presented. The possibility of a multi-valued logic simulation on the switching threshold level for logic circuits has been considered. Theoretical and practical aspects of the method were given. A specific example of application of switch-level simulation was given for threshold logic circuits.

**Keywords:** *neuron, threshold logic, multi-valued simulation, switch level.*