

УДК 004.3

## МЕТОДЫ СИНТЕЗА КОМПОЗИЦИОННЫХ МИКРОПРОГРАММНЫХ УСТРОЙСТВ УПРАВЛЕНИЯ С МОДИФИКАЦИЕЙ СИСТЕМЫ АДРЕСАЦИИ МИКРОКОМАНД

**Мирошкин А.Н., Баркалов А.А.**

Донецкий национальный технический университет,  
кафедра компьютерной инженерии  
MiroshkinAN@gmail.com

### *Аннотация*

*Мирошкин А.Н., Баркалов А.А. Методы синтеза композиционных микропрограммных устройств управления с модификацией системы адресации микрокоманд. Предлагаются новые модели композиционных микропрограммных устройств управления, ориентированные на уменьшение аппаратных затрат в логической схеме устройства при его реализации в базе FPGA. Модели основаны на использовании кодов классов псевдоэквивалентных операторных линейных цепей и незадействованных ресурсов блоков встроенной памяти микросхем FPGA для хранения соответствующих кодов. Для предложенных моделей приведены порождаемые ими структуры и соответствующие методы синтеза. Проведенные исследования показали уменьшение аппаратных ресурсов в среднем на 26% в сравнении с базовыми моделями композиционных устройств управления.*

### **Общая постановка проблемы**

При проектировании цифровых устройств управления широко применяется базис программируемых логических интегральных схем (ПЛИС) [1], который позволяет получить надежное, быстрое, сравнительно недорогое устройство с необходимой конфигурацией. Постоянное развитие технологии производства ПЛИС, а также увеличение сложности алгоритмов управления приводят к тому, что разработка новых методов синтеза устройств управления является актуальной научно-технической задачей. При этом разрабатываемые методы должны быть ориентированы на уменьшение аппаратных затрат в схеме устройства. В диссертационной работе предлагается ряд моделей композиционных микропрограммных устройств управления (КМУУ) [2], ориентированных на реализацию в базе ПЛИС типа FPGA [3]. Предлагаются также структуры устройств управления, а также соответствующие методы синтеза, которые учитывают особенности граф-схем алгоритмов управления и базиса современных микросхем FPGA.

*Цель исследования:* уменьшение аппаратных затрат в логической схеме КМУУ.

*Объект исследования:* синтез композиционного микропрограммного устройства управления.

*Предмет исследования:* методы уменьшения аппаратных затрат в логической схеме КМУУ.

### **Модель композиционного микропрограммного устройства управления с разделением кодов**

КМУУ является композицией автоматов с «жесткой» и «программируемой» логикой. Принцип функционирования КМУУ основан на выделении в ГСА конечных упорядоченных последовательностей операторных вершин  $\langle b_{g_1}, \dots, b_{g_{F_g}} \rangle$ , называемых операторными линейными цепями (ОЛЦ)  $g$ . КМУУ эффективны при интерпретации линейных алгоритмов управления, количество ОЛЦ  $G$  и операторных вершин  $M$  в которых находятся в отношении

$$M \ll 2G \quad (1)$$

Автомат с «программируемой» логикой интерпретирует содержимое ОЛЦ. Для

адресации последовательных МК используется счетчик. При необходимости формирования адресов переходов между МО, которые не расположены последовательно в микропрограмме, используется автомат с «жесткой» логикой. Для формирования адреса перехода используется комбинационная схема формирования адреса (СФА).

Произвольная ГСА состоит из множества вершин  $B$  и дуг  $E$ , соединяющих эти вершины. При этом  $B = \{b_0, b_E\} B_1 B_2$ , где  $b_0, b_E$  – начальная и конечная вершины ГСА соответственно,  $B_1$  – множество операторных вершин,  $B_2$  – множество условных вершин. Вершины  $b_m B_1$  содержат наборы микроопераций  $Y(b_m) Y$ , где  $m = \overline{1, M}$ ,  $M = |B_1|$  – общее количество операторных вершин ГСА,  $Y = \{y_1, \dots, y_N\}$  – множество микроопераций (выходных функций автомата). Вершины  $b_q B_2$  содержат элементы множества логических условий  $X = \{x_1, \dots, x_L\}$ .

Для синтеза КМУУ в ГСА выделяется множество всех операторных линейных цепей  $C = \{1, \dots, G\}$ , подмножество ОЛЦ  $C_1$ , выходы которых не связаны с конечной вершиной ГСА, определяется размещение в управляющей памяти МК, соответствующих вершинам ГСА. После адресации микрокоманд ГСА может быть реализована в виде КМУУ с разделением кодов [4] (рис. 1).

Схема формирования адреса реализует функции

$$= f_1(X, \Phi); \quad (2)$$

$$= f_2(X, \Phi); \quad (3)$$

где  $\Phi$  – функции возбуждения СЧАМК и регистра Рг соответственно,  $\Phi$  – код текущей ОЛЦ  $g$ , для представления которого используются  $R_1$  переменных из множества  $\tau = \{\tau_1, \dots, \tau_{R_1}\}$ , а  $T$  – код компоненты ОЛЦ, для представления которого используются  $R_2$  переменных из множества  $T = \{T_1, \dots, T_{R_2}\}$ . Код компоненты эквивалентен порядковому номеру соответствующей вершины в ОЛЦ. Значения  $R_1$  и  $R_2$  равны соответственно

$$R_1 = \log_2 G, \quad (4)$$

$$R_2 = \log_2(F_{\max}). \quad (5)$$

Счетчик адреса МК содержит код компоненты ОЛЦ и реализует систему

$$Q^{(t+1)} = \begin{cases} Q^{(t)} + 1, & \text{if } y_0 = 1; \\ \Phi, & \text{if } y_0 = 0, \end{cases} \quad (6)$$

где  $t = 0, 1, 2, \dots$  – дискретные моменты времени,  $Q^{(t)}$ ,  $Q^{(t+1)}$  – содержимое счетчика в текущий и следующий моменты времени соответственно,  $y_0$  – переменная, определяющая естественную адресацию МК. Регистр Рг содержит код текущей ОЛЦ и записывает значение функций при каждом активном фронте синхросигнала, если  $y_0 = 0$ . Для кодирования разрядов адреса микрокоманды используются

$$R_2 = \log_2(M + 1) \quad (7)$$

переменных из множества  $T = \{T_1, \dots, T_{R_2}\}$ , где  $M$  – количество операторных вершин ГСА, а единица учитывает начальное состояние автомата. УП хранит микропрограмму, каждое слово которой содержит закодированную определенным образом операционную часть.

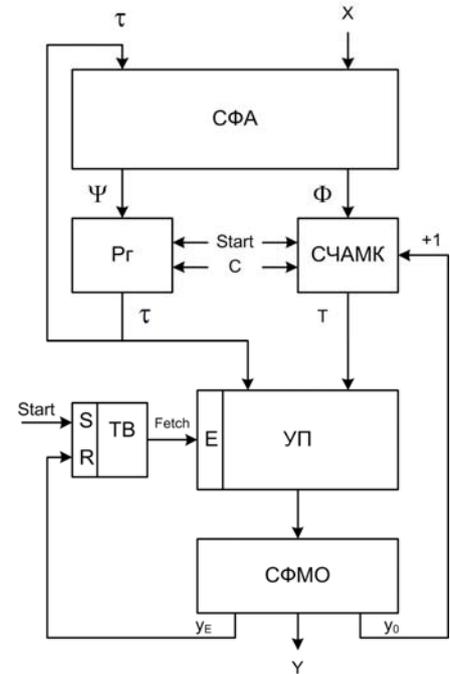


Рисунок 1 - Структурная схема КМУУ с разделением кодов

### Основная идея модификации системы адресации микрокоманд

КМУУ является автоматом Мура, поскольку формируемые микрооперации (МО) зависят только от адреса микрокоманды (МК). Поэтому схема адресации МК КМУУ является комбинационной частью управляющего автомата (УА) Мура. При этом адрес выхода операторной линейной цепи (ОЛЦ) [2] является аналогом состояния УА Мура.

Комбинационная часть КМУУ реализуется на LUT-элементах [5], которые имеют ограниченное число входов (4, 6 или 8). Для уменьшения числа LUT-элементов в схеме необходимо уменьшить число аргументов и термов в системах булевых функций (БФ), реализующих схему. Это приводит к уменьшению потребляемой мощности и, в ряде случаев, к повышению быстродействия. Последнее связано с уменьшением числа уровней LUT-элементов в схеме.

Один из путей уменьшения сложности схемы адресации в КМУУ – это использование псевдоэквивалентных ОЛЦ (ПОЛЦ) [2]. Множество ПОЛЦ разбивается на классы  $B_i$   $P_c$ , каждый из которых соответствует одному состоянию эквивалентного УА Мили. Такой подход позволяет уменьшить число аргументов и термов в системе. При этом число переходов уменьшается до соответствующего параметра эквивалентного автомата Мили.

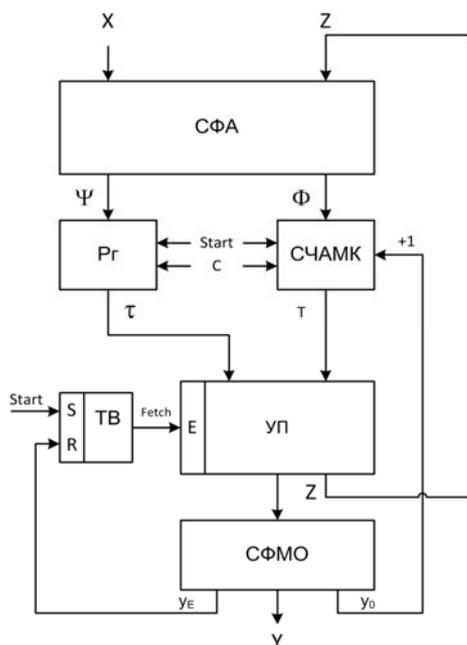


Рисунок 2 - Структурная схема КМУУ с расширением формата микрокоманд

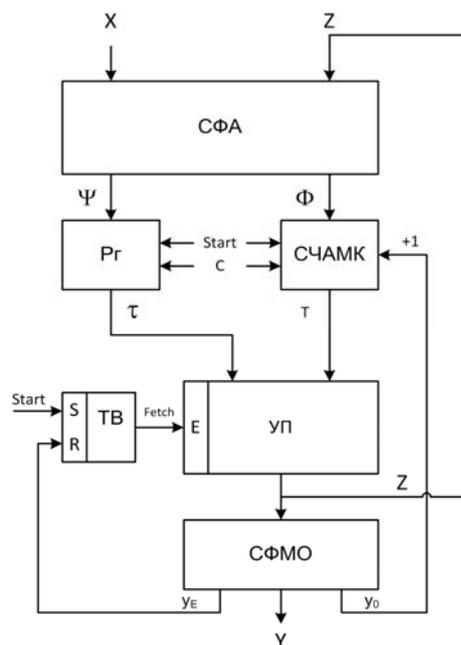


Рисунок 3 - Структурная схема КМУУ с модификацией ОЛЦ

Для хранения микропрограммы КМУУ используются блоки встроенной памяти (БВП) микросхем FPGA [5], количество выходов которых может быть одним из значений  $\{1, 2, 4, 9, 18, 36, 72\}$ . При этом возможна естественная избыточность БВП, которую предлагается использовать для уменьшения числа LUT-элементов в схеме адресации КМУУ. Предлагается два подхода к размещению кода класса ПОЛЦ в формате МК: использование незадействованных выходов и незадействованных ячеек БВП. Соответствующие модели КМУУ получили название КМУУ с расширением формата микрокоманд и КМУУ с модификацией ОЛЦ. Структурные схемы указанных моделей приведены на рис. 2 и рис. 3 соответственно. Расширенный формат МК для КМУУ с использованием незадействованных выходов для хранения кода класса ПОЛЦ приведен на рис. 4. В модели КМУУ с модификацией ОЛЦ используется два формата команд: Операционные (ОМК) и микрокоманды перехода (МКП) (рис. 5).

Каждая из моделей характеризуется областью эффективного применения, которая может быть описана системой условий. Система для КМУУ с расширением формата МК включает условия

$$I < G; \quad (8)$$

$$\frac{N_Y + 2}{N_{EMB}} = \frac{N_Y + 2 + R_3}{N_{EMB}}; \quad (9)$$

$$N_{free} R_3. \quad (10)$$

Условие (8) определяет целесообразность использования кодов классов ПОЛЦ в схеме КМУУ. Переменная  $I$  задает количество классов ПОЛЦ, которые сформированы из  $G$  различных ОЛЦ. Условие (9) определяет, что при увеличении разрядности МК будет задействовано такое же количество БВП, как в базовой КМУУ с разделением кодов.  $R_3$  – разрядность кода класса ПОЛЦ, может быть определена как

$$R_3 = \log_2 I. \quad (11)$$

Выражение (10) определяет, достаточно ли  $N_{free}$  незадействованных выходов БВП для размещения кода класса ПОЛЦ в формате команд.

Система, определяющая область эффективного применения модели КМУУ с модификацией ОЛЦ, содержит условие (8), а также условие

$$F_{max} < 2^{R_2}, \quad (12)$$

которое определяет наличие свободных ячеек БВП после каждой ОЛЦ, выход которой не связан с входом конечной вершины ГСА, для размещения микрокоманды перехода. В формуле (12)  $F_{max}$  – максимальное количество компонент в ОЛЦ.

Обобщенный метод синтеза КМУУ с модификацией системы адресации МК включает следующие этапы:

- 1) преобразование исходной ГСА, формирование множеств ОЛЦ  $C$ ,  $C_1$  и множества классов ПОЛЦ  $P_C$ ;
- 2) кодирование ОЛЦ, их компонент и классов  $B_i$   $P_C$ ;
- 3) введение дополнительных операторных вершин для хранения кодов классов ПОЛЦ;
- 4) формирование микрокоманд соответствующего формата;
- 5) формирование содержимого управляющей памяти;
- 6) формирование таблицы переходов КМУУ;
- 7) определение систем (2), (3) для СФА;
- 8) синтез логической схемы КМУУ.

Этап 3 методики выполняется только для КМУУ с модификацией ОЛЦ.

### Результаты исследований

В диссертационной работе выполнены исследования зависимости количества задействованных аппаратных ресурсов (LUT-элементов, количества БВП), а также временных параметров (период синхросигнала, время предустановки информационных и формирования выходных сигналов) микросхемы FPGA от параметров граф-схемы исходного алгоритма. На рис. 6 и рис. 7 приведены некоторые результаты для ГСА с долей операторных вершин  $= 0,8$ .

Исследования показали, что предложенные модификации системы адресации микро-

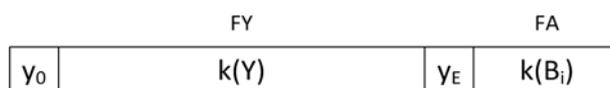


Рисунок 4 - Расширенный формат микрокоманды КМУУ

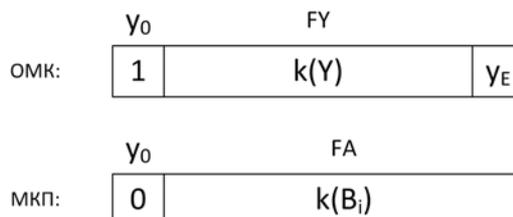


Рисунок 5 - Форматы микрокоманд КМУУ с модификацией ОЛЦ

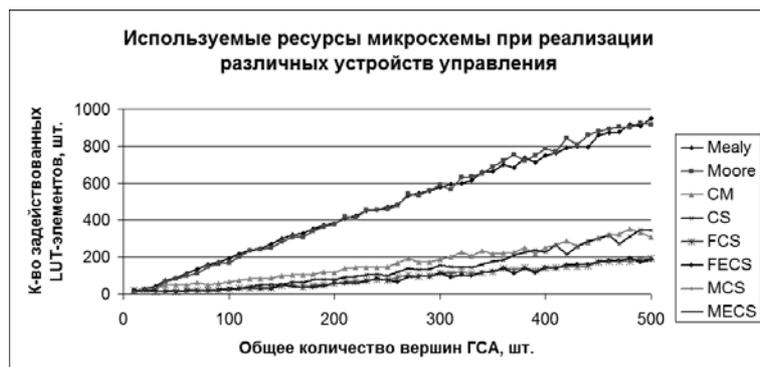


Рисунок 6 - Сравнение аппаратурных затрат ( $\alpha = 0,8$ )

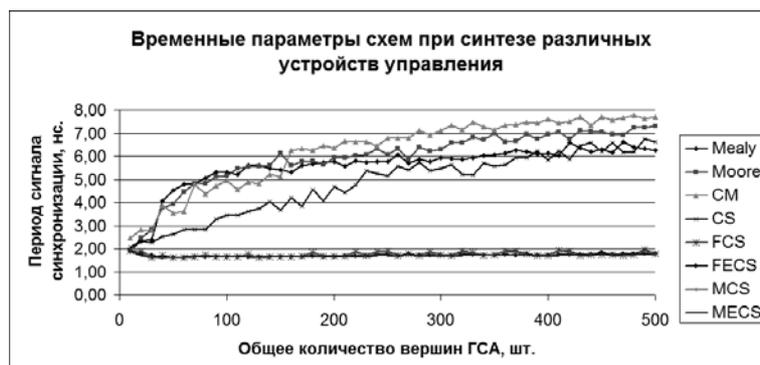


Рисунок 7 - Сравнение временных характеристик схем устройств управления ( $\alpha = 0,8$ )

ных вершин 0,7-0,75 в зависимости от конфигурации ГСА.

### Выводы

1. Предложенные модификации системы адресации МК позволили сократить количество аппаратурных ресурсов в логической схеме КМУУ при ее реализации в базе ПЛИС типа FPGA в среднем на 26%.

2. Для интерпретации ГСА модели КМУУ с модификацией ОЛЦ необходимо больше тактов за счет введения дополнительных микрокоманд перехода, интерпретация которых занимает дополнительное время.

3. Получены аналитически зависимости между параметрами синтезированных схем КМУУ и параметрами исходных ГСА, что позволяет еще до процесса синтеза или на начальных его этапах определить модель КМУУ, логическая схема которой будет характеризоваться минимальным количеством аппаратурных ресурсов.

### Список литературы

1. ПЛИС - Программируемые Логические Интегральные Схемы. Электронный ресурс. Режим доступа: <http://www.fpga-cpld.ru> (Загл. с экрана)
2. Баркалов А.А. Микропрограммное устройство управления как композиция автоматов с программируемой и жесткой логикой / А.А. Баркалов // АВТ. – 1983. – № 4. – С. 42-50.
3. Muhammad Yasir. Introduction to FPGA Technology. Электронный ресурс. Режим доступа: [www.fpgarelated.com/showarticle/17.php](http://www.fpgarelated.com/showarticle/17.php) (Загл. с экрана)
4. Оптимизация схемы композиционного микропрограммного устройства управления с разделением кодов / А.А. Баркалов, Р.В. Мальчева, А.А. Красичков, Халед Баракат // Радиоэлектроника и информатика. – 2006. – №1. – С. 46-50.
5. Spartan-3A FPGA Family: Data Sheet. Электронный ресурс. Режим доступа: [www.xilinx.com/support/documentation/data\\_sheets/ds529.pdf](http://www.xilinx.com/support/documentation/data_sheets/ds529.pdf)

команд позволяет уменьшить количество используемых аппаратурных средств в среднем на 26% (рис. 6). Интерпретация ГСА при помощи КМУУ с модификацией ОЛЦ выполняется дольше, поскольку для анализа дополнительных микрокоманд перехода и формирования адреса требуется дополнительное время.

Важным свойством схем КМУУ с предложенной модификацией системы адресации микрокоманд является то, что период синхронизации соответствующих схем уменьшается в среднем в 2,5 раза, а количество вершин ГСА не оказывает существенное влияние на временные параметры синтезированных схем (рис. 7).

Исследованиями подтверждено, что область эффективного применения моделей КМУУ для интерпретации алгоритмов управления начинается на значении доли оператор-