

УДК 004.942+338.2

А.И. Андрухин, канд. техн. наук, ст. науч. сотр.,  
ГВУЗ «Донецкий национальный технический университет», г. Донецк, Украина  
[alexandruckin@ramber.ru](mailto:alexandruckin@ramber.ru)**«Византийское поведение» неисправностей современных СБИС**

*В данной работе рассматриваются одна из основных проблем проверки современных СБИС. Представлен обзор важнейших дефектов и соответствующих моделей неисправностей. Выполнен анализ проблем при диагностировании и тестирования BF и SOP неисправностей современных СБИС. Определены границы и возможности различных подходов проверки СБИС. Представлены примеры расчетов.*

**Ключевые слова:** византийская проблема, СБИС, диагностирование.

**Введение**

С момента своего появления около 30 лет назад, BGP (проблема византийских генералов) была основной для исследования многочисленных научных публикаций, связанных с отказоустойчивыми вычислительными системами [1]. Были предложены различные решения в области отказоустойчивых алгоритмов и архитектур для разного рода предположений и модификаций этой проблемы. Тем не менее, многочисленные решения этих модифицированных задач еще недостаточны для специалистов, которые проектируют, реализуют и поддерживают системы с высокой степенью надежности [2-3]. В статье рассматриваются вопросы, поставленные в [2].

**Анализ и постановка проблемы**

Мы обращаемся к BGP проблеме с целью представить ее важность для моделирования современных КМОП-структур с необходимой точностью. Дадим краткие определения византийской неисправности и византийского отказа (сбоя) системы. Будем понимать под византийской неисправностью такую неисправность, которая имеет различные симптомы для различных систем-наблюдателей. Тогда потерю системой своей работоспособности вследствие византийской неисправности будем считать византийским сбоем или отказом [4].

Византийские проблемы не являются мифическими. Византийские неисправности в отказоустойчивых системах реального времени происходят с частотой отказов намного чаще, нежели их оценка вероятностью  $10^{-9}$  отказов в час [5]. Сам характер византийских неисправностей не позволяет их локализовать с помощью существующих традиционных архитектурных решений. Последние только способствуют их распространению. Для иллюстрации этих утверждений можно рассмотреть некоторые аспекты многозначно-

го моделирования дискретных устройств на переключательном уровне.

Так, типичным примером византийского поведения является цифровой сигнал, который имеет неопределенное значение X, т.е. где-то между логическим "0" и логической "1" напряжения.

Подобное поведение для неисправности обычно наблюдается в КМОП схемах для BF неисправностей [6] или для наиболее распространенного типа неисправностей "open" (SOP). Аналогичное поведение можно наблюдать у триггера в метастабильном состоянии, когда значения его выходов быстро осциллируют между "0" и "1" достаточно долго, прежде чем произойдет установка последних в предусмотренные логические уровни (более детальное рассмотрение метастабильного состояния триггера приведено в последующем разделе). На самом деле, если мы застряли на значении X, то в дальнейшем это редко приводит к постоянным сигналам.

Рис. 1 показывает передаточную функцию логического вентиля в общей логической схеме с напряжением питания 3,3 вольта (см. [7]).



Рисунок 1 – Увеличение диапазона неопределенного значения X при его передаче вентилем.

Для ясности, передаточная функция показана со значительно менее крутым наклоном, нежели это обычно происходит в цифровых логических схемах

Поскольку это напряжение занимает большую часть диапазона значений передаточной функции вентиля, незначительный шум на входах вентиля обуславливает значительно большую длительность шума на выходе вентиля.

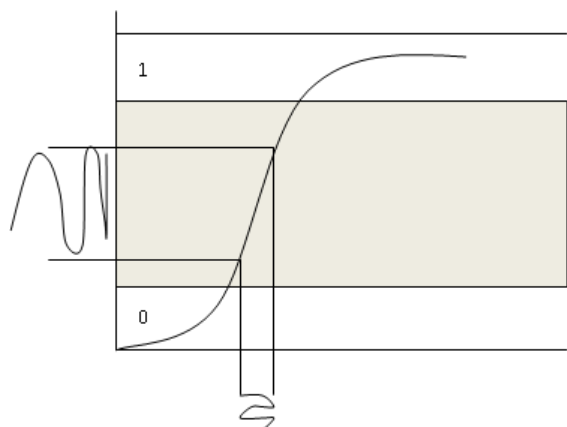


Рисунок 2 – Усиление хаоса при передаче значения X вентилем.

На рис.2 ясно показан этот эффект, при этом опять мы для наглядности на рисунке уменьшаем вид подъема передаточной функции.

Это происходит потому, что "цифровые схемы есть просто аналоговые схемы, функционирующие в экстремальных или граничных ситуациях". Для любого выходного сигнала X в рассматриваемой логической схеме можно использовать обратную для этой схемы передаточную функцию, чтобы найти входное напряжение, которое будет определять такой выход. Триггеры Шмидта могут помочь при решении этой проблемы, но не дают гарантии эффективности. Действительно, высокий коэффициент усиления современных цифровых каналов означает, что малый шум при входном сигнале X становится большим шумом на выходе. Так как сигналы X, как правило, имеют колебательный характер, то их амплитуда может легко превышать гистерезисные возможности сглаживания сигналов триггера Шмидта.

Приемники таких выходных сигналов могут интерпретировать их как "0" или "1" в зависимости от своих пороговых значений и других своих параметров. Последствия неоднозначных интерпретаций таких логических уровней могут распространяться практически через любую цифровую схему. Цифровые вентили могут иметь различные передаточные функции вследствие производственных допусков, изменения напряжения и температуры и т.п. (см. рис. 3).

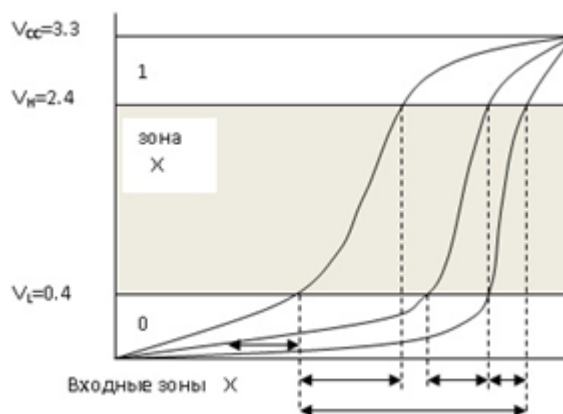


Рисунок 3 – Входной диапазон неопределенности для многих вентилях

Таким образом, необходимо рассматривать весь полный перечень всех возможных передаточных функций для определения входных сигналов, которые приводят к неопределенности на выходе вентиля.

Так, для случая, изображенного на рис. 3, диапазон входных сигналов, которые необходимо учитывать при анализе неопределенного выхода, определяется по сумме трех передаточных функций.

### Византийское поведение ВФ-неисправностей

Как показано на рис. 4, сигнал может распространяться через множество логических ступеней устройства и все еще оставаться на неопределенном уровне.

Распространение сигнала через мажоритарные логические элементы или через триггеры вида flip-flop не может быть гарантией очистки логического уровня, т.е. приведением его к стандартному диапазону лог.0 и лог.1.

Единственной формой логики, которая всегда способна предотвратить неоднозначность распространяющихся сигналов, является "маскировочная логика". При ее использовании удаляется причина, вследствие которой возможна различная интерпретация пороговых уровней.

Примеры маскирования логических вентилях: это вентиль И, имеющий на одном входе значение логической "0", а также схема ИЛИ, имеющая на одном входе значение логическая "1". В этих случаях, выход вентиля определяется исключительно действием доминирующего сигнала ("0" и "1" для И и ИЛИ соответственно).

Известный 3-входовый мажоритарный вентиль являет собой сложный пример маскирования. Если один вход X и другие два входа оба лог.0 или оба лог.1, то вывод будет 0 или 1 соответственно, согласно функционированию

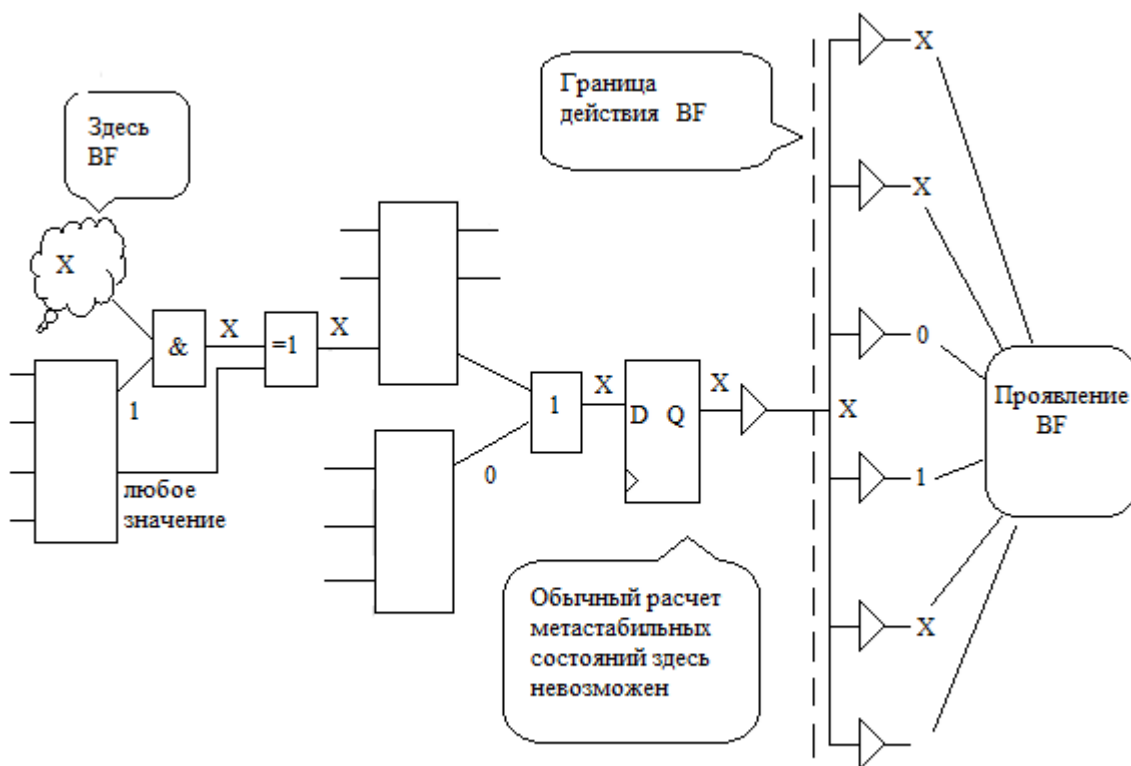


Рисунок 4 – Распространение BF-неисправности с византийским поведением.

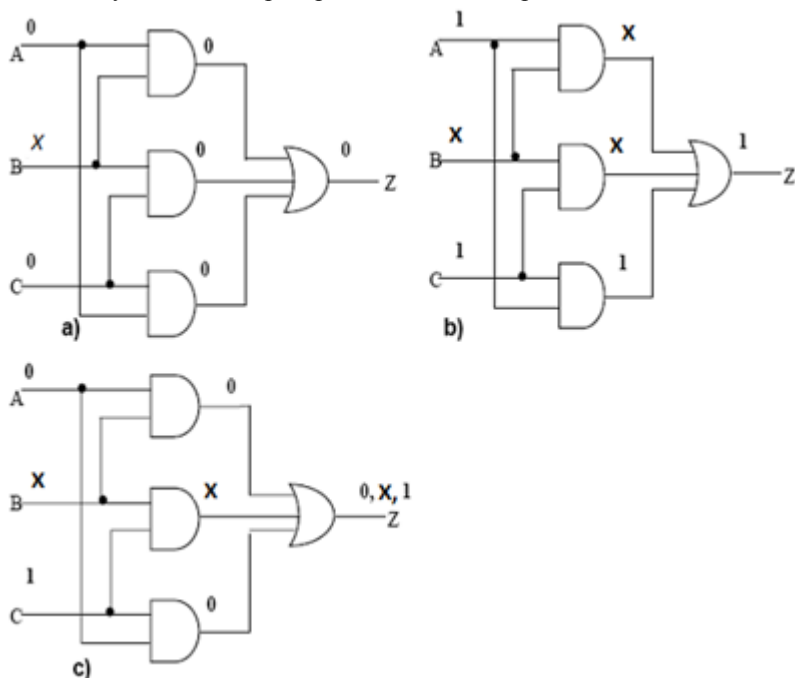


Рисунок 5 – Случаи маскирования «византийской» неисправности мажоритарным трехходовым вентилем.

вентиля. Когда же один вход имеет значение X, а два других входа имеют различные логические значения, то выход может быть 0, X или 1.

Это зависит от порога напряжений мажоритарного вентиля и особенностей сигнала X и т.п. На рис. 5 показаны три основных случая маскирования мажоритарной функцией логики 2-из-3 ( $Z = AB \vee BC \vee CA$ ).

Элемент XOR не имеет доминирующего входного значения и поэтому не может замаскировать неопределенное значение X. Использование обычного расчета метастабильности [8-9] здесь невозможно, потому что уравнение модели предполагает четкую синхронизацию и данные, для которых известны также частоты и равномерное распределение скачка между синхронизацией и данными.

Для создания византийских неисправностей возможно комбинирование пороговых значений и временных эффектов, связанных с системой синхронизации устройства, которая рассматривается далее.

Например, на рис.6. показано, как удлинение возрастающего перехода (фронта), возможное вследствие ослабления тока, возрастания емкости проводящей линии, может преобразовывать обычные соотношения между порогами напряжения и погрешностью времени.

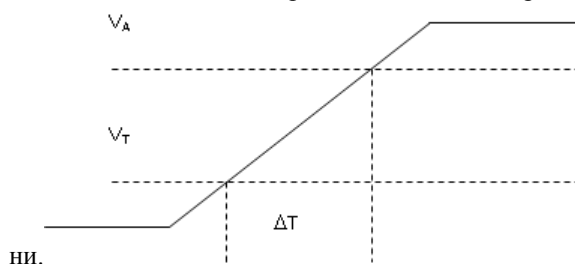


Рисунок 6 – Изменении амплитуды и времени.

Общие рассуждения о BGP конкретизируем на примерах применительно к дефектам, описываемым BF [7].

Рассмотрим BF внутренних вентилях на рис.7, где наблюдается замыкание на выходах вентилях И-НЕ и ИЛИ-НЕ. Для исправной схемы на рис.7 при входном векторе  $(a,b,c,d,f)=(0,0,1,0,1)$  значения выходов X,Y в лог.1 и лог.0 соответственно.

При моделировании в системе SPICE, считая, что сопротивление замыкания мало и равно 10 ом, имеем  $V_X = V_Y = V_M$  и  $V_M = 2.5$ в. Это значение мы должны сравнить с пороговым напряжением  $V_T$  для вентилях-преемников. Предположим, что пороговые значения на входе вентилях ИЛИ-НЕ и И-НЕ равны соответственно 2.57 и 2.16 вольта. При таких условиях в схеме с неисправностью напряжение  $V_M$  интерпретируется на входе вен-

тиля И-НЕ как лог.0 ( $X=0$ ), а на входе вентиля ИЛИ-НЕ как лог.1 ( $Y=1$ ), что и показано на рис.8.

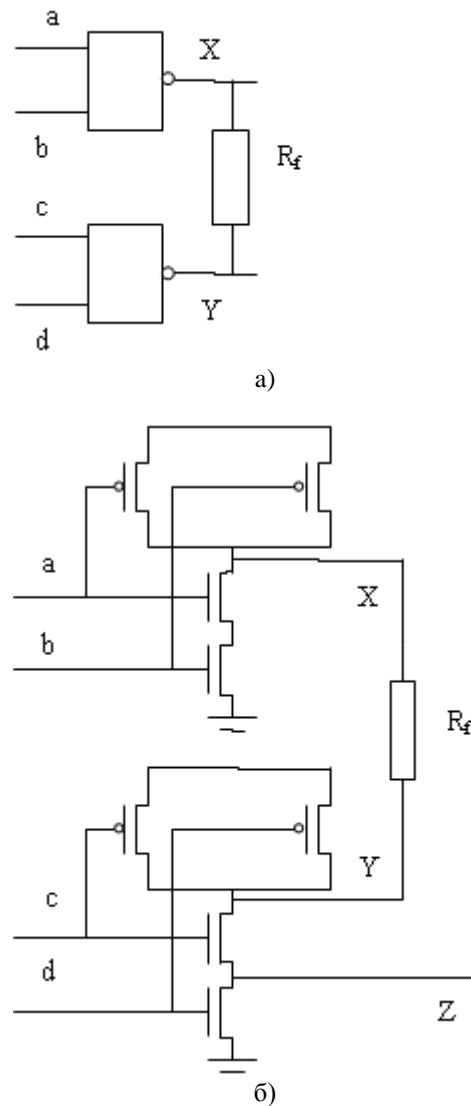


Рисунок 7 – а) неисправность BF внутренних вентилях; б) ее представление на переключательном уровне.

Как указывалось ранее, византийское поведение BF заключается в том, что неопределенное значение X может интерпретироваться различным логическим значением для разных типов вентилях. Таким образом, принимая во внимание логические пороги на входах последующих вентилях, становится ясно, что BF не может быть промоделирована на уровне проводной логики и использовать здесь модель константных неисправностей нельзя.

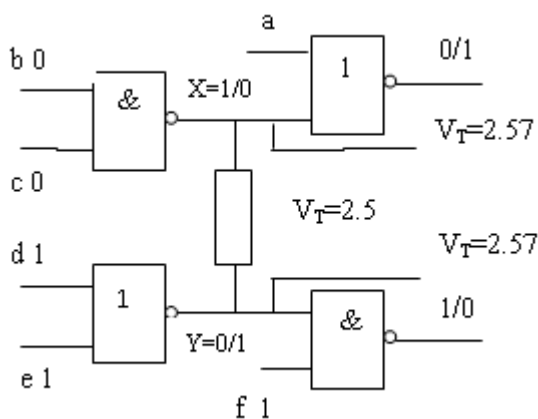


Рисунок 8 – Неисправность BF внутренних вентилях.

На рис.9 эти же рассуждения могут быть применены к транзисторной реализации вентиля, выход которого определяется выражением

$$V_{out} = e \vee (a \wedge b \wedge c \wedge d).$$

В [7] проведен анализ схемы, которая является эквивалентной схеме на рис.10. Через  $R_{req}(R_{neq})$  на ней обозначены эквивалентные сопротивления проводящих транзисторов в рМОП (пМОП) сетях.

Рассматривая четыре варианта режимов работы транзисторов с некоторыми предположениями о пороговых входных напряжениях рМОП (пМОП) транзисторов, получаем в итоге результирующую таблицу 1. В ней обобщены возможности появления BGP при различных характеристиках BF.

Были получены конкретные рекомендации для описания действия резистивных BF, при анализе различных значений  $R_{req}$  и  $R_{neq}$ . Так при  $R_{req}/R_{neq} > 5.6$  ( $<0.18$ ) можем использовать замену BF монтажными ИЛИ (И) соответственно.

**Византийское поведение Ореп-неисправностей**

Как и в случае с BF-неисправностями, Ореп-неисправность может привести к BGP. Рассмотрим пример на рисунке 11. Если плавающее напряжение ( $V_{Fline}$ ) выше, чем порог вход следующего вентиля, оно интерпретируется как лог.1, в противном случае она интерпретируется как лог. 0. В случае плавающего напряжения с выходными разветвлениями, интерпретации логических значений ведомых разветвлений случаях могут быть различными в зависимости от их пороговых значений.

Если  $V_{ILmax}(INV) > V_{Fline} > V_{IHmin}(NAND2)$ , то  $V_{Fline}$  интерпретируется как логический 0 на INV и как логика 1 на NAND2. Однако, если  $V_{IHmin}(INV)$

$< V_{Fline} < V_{ILmax}(NAND2)$ ,  $V_{Fline}$  интерпретируется как лог.1 на INV и как лог. 0 на NAND2.

**Заключение и дальнейшие исследования**

В данной работе рассматривается неустойчивые сбои, как один из аспектов глобальной задачи диагностирования современных МОП и КМОП структур. Постоянное развитие интегральных технологий вызывает необходимость разработки новых моделей, которые могут покрыть часть или все реальные эффекты новых классов дефектов, в частности неустойчивые сбои.

Рассмотрена известная проблема BGP и ее значение для диагностирования МОП-структур на современном этапе. В частности, выполнен анализ византийского поведения BF-неисправностей и SOP-неисправностей.

Тем не менее, многочисленные решения этих модификаций BGP еще недостаточны для специалистов, которые проектируют, реализуют и поддерживают системы с высокой степенью надежности.

Актуальными являются исследования специальных методов проектирования для борьбы с неустойчивыми дефектами.

Разнообразие характеристик различных типов современных транзисторных структур стимулирует развитие всех методов диагностирования для них[10,11].

Таблица 1. Возможности появления BGP при различных BF.

Pnet	Nnet	$V_x, B$	$V_y, B$	BGP
режим насыщения	режим насыщения	$<0.75$	$<4.25$	0
Линейный режим	режим насыщения	$<0.75$	$<4.25$	0
режим насыщения	Линейный режим	$<0.75$	$<4.25$	0
Линейный режим	Линейный режим	$<0.75$	$<4.25$	$(V_x \& V_y)$ $V_y$ или $V_x$ или оба

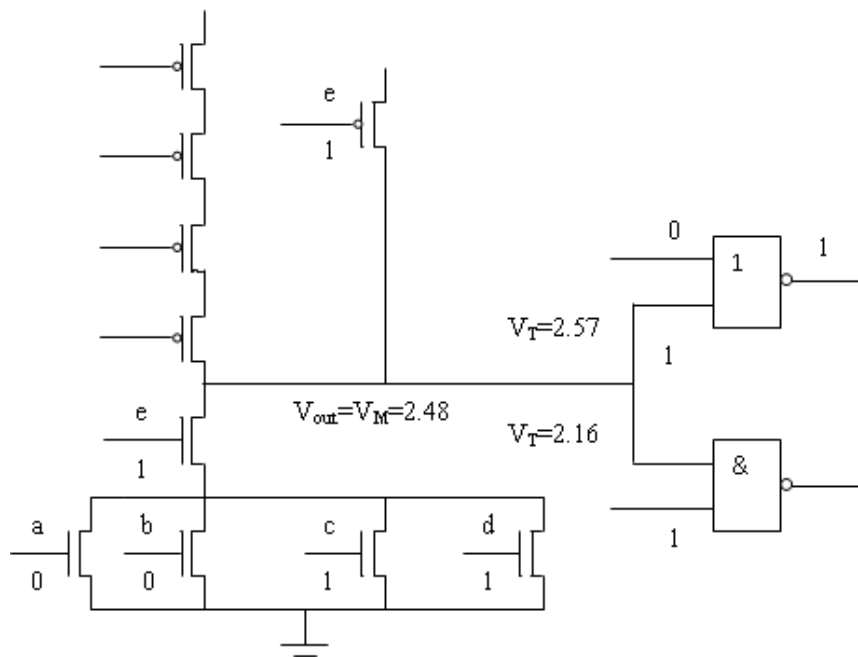


Рисунок 9 – Транзисторная реализация булевой функции  $e \vee (a \wedge b \wedge c \wedge d)$ .

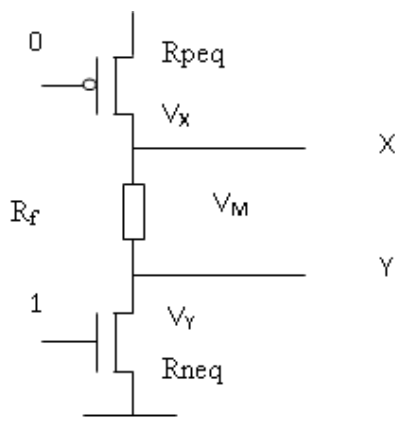


Рисунок 10 – Эквивалентная схема для анализа ВФ.

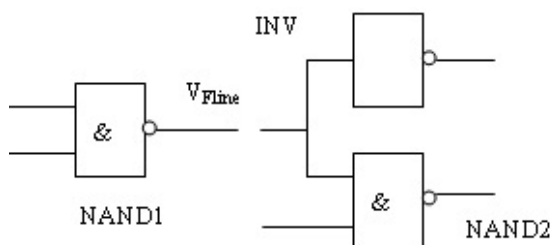


Рисунок 11 – Пример ВГР вследствие Ореп-неисправности.

### Список літератури

1. Андрюхин А.И. Переключательное моделирование и диагностирование основных моделей неисправностей КМОП-структур / А.И. Андрюхин // Научные труды Донецкого государственного технического университета. Серия: Информатика, кибернетика и вычислительная техника. – 2011. - 13(185). - С. 54 -65.
2. Андрюхин А.И. Моделирование и диагностирование дискретных устройств на переключательном уровне: монография / А.И. Андрюхин. – Донецк: ГВУЗ «ДонНТУ», 2012. – 257 с.
3. Lamport L. The Byzantine Generals Problem / L. Lamport, R. Shostak, M. Pease // In: ACM Transactions on Programming Languages and Systems. – 1982. - 4(3): 382– 401 (1982).
4. Byzantine Fault Tolerance, from Theory to Reality / K. Driscoll, B. Hall, H. Sivencrona and P. Zumsteg // Lecture Notes in Computer Science. – 2003. - Volume 2788/2003, 235-248.
5. [Електронний ресурс]. – Режим доступа: [http://en.wikipedia.org/wiki/Hazard\\_analysis](http://en.wikipedia.org/wiki/Hazard_analysis).
6. Lavo D. Beyond the Byzantine Generals: Unexpected Behavior and Bridging Fault Diagnosis / D. Lavo, B. Larrabee, T. Chess // In: Proc. Int. Test Conference. – 1996. - 611–619 (1996).
7. Keshk A. A Unified Procedure to Overcome the Byzantine General's Problem for Inter-gate and Intra-gate Bridging Faults in CMOS Circuits / A. Keshk, Y. Miura, K. Kinoshita // JPSJ Journal. - Apr.2000. - Vol.41,N 4. - PP. 935-943.
8. Chaney T. Measured Flip-Flop Responses to Marginal Triggering / T. Chaney // In: IEEE Transactions of Computers. - December 1983. - Vol. C-32, No. 12. – PP. 1207–1209.
9. Kleeman R. The jitter model for metastability and its application to redundant synchronizers / R. Kleeman // IEEE Trans. on Computers. - 1990. - № 7. - P. 930-942.
10. Daniel Arumí i Delgado. Enhancement of defect diagnosis based on the analysis of CMOS dut behaviour / Daniel Arumí i Delgado // Tesi doctoral presentada per a l'obtenció del títol de doctor Universitat Politècnica de Catalunya Departament d'Enginyeria (Electrònica-2008), P. 247.
11. Manoj Sachdev. Defect-oriented Testing for Nano-metric CMOS VLSI Circuits / Manoj Sachdev, José Pineda de Gyvez // Springer, 2007. - P. 342.

Надійшла до редакції 10.04.2013

### О.І. АНДРЮХІН

ДВНЗ «Донецький національний технічний університет»

#### «ВІЗАНТІЙСЬКА» ПОВЕДІНКА НЕСПРАВНОСТЕЙ СУЧАСНИХ НВІС

У даній роботі розглядається одна з основних проблем перевірки сучасних НВІС. Представлено огляд найважливіших дефектів і відповідних моделей несправностей. Виконано аналіз проблем при діагностуванні та тестуванні ВФ-та SOP- несправностей сучасних НВІС. Проблема візантійських генералів (BGP) не є міфом, вона може бути викликана багатьма недоліками, в тому числі SOP- та ВФ-несправностями. Відомо, що ВФ-несправності є основним джерелом відмови схем НВІС. Цей дефект викликає різні поведінки несправного НВІС, залежно від значення подолання опору. Проектувальники НВІС з високими вимогами до надійності повинні добре розуміти ці несправності і способи боротьби з ними. Проектувальники, які вважають BGP неможливою, або які ніколи не чули про BGP, не здатні визнати проблему, коли це відбувається в їх проектах. Візантійські несправності можна позбавити можливості викликати BGP шляхом розробки таких систем, що консенсус не потрібен.

Тим не менш, надзвичайно важко або неможливо розробити високонадійні системи, які не потребують певної форми консенсусу. Єдиним практичним рішенням візантійської відмовостійкості є послідовність та узгодженість. Для досягнення цієї відмовостійкості система повинна мати один або декілька механізмів, спеціально призначених для вирішення цих недоліків. Ретельна розробка НВІС необхідна для того, щоб тестування встановило коефіцієнт покриття системним вимогам надійності. Тригери Шмітта можуть допомогти, але не гарантується ефективне рішення BGP. Високий коефіцієнт посилення сучасних НВІС означає, що дуже малий шум вхідного сигналу X є причиною дуже великого шуму на виході. Таким чином, сигнал X, який як правило коливальний, може легко досягти амплітуд, які коливаються від мінімальної напруги до максимальної напруги. Ці амплітуди можуть легко перевищити гістерезисні можливості тригера Шмітта. Таким чином, навіть НВІС з тригерами Шмітта повинні використовувати тестування, щоб встановити коефіцієнт покриття. Нарешті, проектування, щоб уникнути збоїв НВІС, є найбільш важливим і дизайнер повинен проаналізувати навколишнє середовище і визначити несправності, які можуть бути припустимі для досягнення бажаного рівня надійності. Для підвищення відмовостійкості важливо для оцінки фактичної інтенсивності відмов для кожної можливої несправності визначити типи відмов та властивості несправностей і (деякі з них більш вірогідні, ніж інші, або деякі з них перехідні, інші постійні та ін.).

Визначено межі і можливості різних підходів перевірки НВІС. Представлені приклади розрахунків.

**Ключові слова:** візантійська поведінка, діагностування, КМОП НВІС.

**A.I. ANDRIUKHIN**

Donetsk National Technical University

**BYZANTINE BEHAVIOR OF FAULTS IN MODERN VLSI**

The paper considers one of the main problems of modern VLSI verification. The review of major defects and corresponding models of malfunctions is provided. The Byzantine Generals Problem (BGP) is not a myth, it can be caused by many faults, including SOP and BF faults. The analysis of problems was made when diagnosing and testing BF and SOP faults of modern VLSI. It is known that BF's are the major source of VLSI circuits failure. These defects cause different behaviors of faulty VLSI circuits, depending on the value of bridging resistance. VLSI designers should be able to detect these faults and find the ways of removing them. Designers, who consider BGP impossible, or who have never heard of it, will not recognize the problem, when it occurs in their projects. Byzantine faults can be prevented from causing a Byzantine Problem by designing such systems, when consensus is not needed.

However, it is extremely difficult or impossible to design highly reliable systems that do not need some forms of consensus. The only practical solution is Byzantine fault tolerance; this is also known as consistency or congruency. To achieve this fault tolerance, a system must have one or more mechanisms specifically designed for dealing with these faults. Careful design of VLSI circuits is needed to allow testing to establish a coverage factor meeting system dependability requirements. Schmitt triggers can help, but are not guaranteed to be effective. High gain of modern VLSI means that very small noise of the input signal X becomes very large noise on the output. Thus, signal X tends to be oscillatory and can easily achieve amplitudes that swing from minimum voltage to maximum voltage. These amplitudes can easily exceed Schmitt trigger hysteresis. Thus, even VLSI with Schmitt trigger must use testing to establish the coverage factor. Finally, in avoiding failures, planning is most important and a designer should analyze the environment and identify the failures that can be tolerated to achieve the desirable reliability level. To optimize fault tolerance, it is important to estimate actual failure rate for each possible failure and types of failures (some are more probable than others, or some are transient, others permanent).

Borders and possibilities of various approaches of VLSI verification are defined. Examples of calculations are presented.

**Key words:** *BGP, diagnosis, testing, BF, CMOS VLSI.*