

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ  
ДЕРЖАВНИЙ ВИЩИЙ НАВЧАЛЬНИЙ ЗАКЛАД  
"ДОНЕЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ  
УНІВЕРСИТЕТ"

**НАУКОВІ ПРАЦІ  
ДОНЕЦЬКОГО НАЦІОНАЛЬНОГО  
ТЕХНІЧНОГО УНІВЕРСИТЕТУ**

*Серія: "Обчислювальна техніка та  
автоматизація"*

*Випуск 15 (130)*

Донецьк – 2008

УДК 681.5: 658.5: 621.3

C23

**С 23. Наукові праці Донецького національного технічного університету.**

Серія: "Обчислювальна техніка та автоматизація". Випуск 15 (130) / Редкол.: Башков Є.О. (голова) та ін. - Донецьк: ДонНТУ, 2008. - 214 с.

У збірнику опубліковано статті співробітників факультету комп'ютерних інформаційних технологій і автоматики (ФКІТІА) ДонНТУ, в яких наведено результати наукових досліджень та розробок, виконаних у 2007 році згідно напрямкам: автоматизація технологічних процесів, комп'ютерні інформаційні технології, інформаційно-вимірвальні системи, електронні і мікропроцесорні прилади. До збірки включено також публікації інших факультетів ДонНТУ і організацій, які співпрацюють з ФКІТІА у спільних дослідженнях.

Матеріали збірника призначено для викладачів, наукових співробітників, інженерно-технічних робітників, аспірантів та студентів, що займаються питаннями розробки і використання автоматичних, комп'ютерних і електронних систем.

Публікується згідно з рішенням Вченої ради Донецького національного технічного університету № 2 від 21 березня 2008 р.

**Редакційна колегія:** д.т.н., проф. Башков Є.О. (головний редактор), д.т.н., проф. Зорі А.А., д.т.н., проф. Скобцов Ю.О., д.т.н., проф. Спорихін В.Я., д.т.н., проф. Воронцов О.Г. (заст. головного редактора, відп. за випуск), д.т.н., проф. Чікало Н.І., к.т.н., доц. Хорхордін О.В., к.т.н., доц. Бессараб В.І. (відп. секретар випуску), к.т.н., доц. Лаздинь С.В..

Наукові праці ДонНТУ (серія: Обчислювальна техніка та автоматизація) включено до Переліку наукових видань ВАК України № 1 (Бюл. ВАК № 4, 1999 р.), у яких можуть публікуватися результати дисертаційних робіт на здобуття наукових ступенів доктора і кандидата наук.

Адреса редакційної колегії: Україна, 83000, м. Донецьк, вул. Артема, 58, 1-й учбовий корпус, к. 1.208, т. (062) 305-35-67, факс (062) 304-12-78

## ЗМІСТ

	стор.
<b>РОЗДІЛ 1</b>	
<b>АВТОМАТИЗАЦІЯ ТЕХНОЛОГІЧНИХ ПРОЦЕСІВ. ТЕЛЕКОМУНІКАЦІЙНІ СИСТЕМИ</b> .....	5
<b>Андреев А.И.</b> Эквивалентность двухсвязной системы ЦСЭУ системе с комбинированным управлением.....	7
<b>Батыр С.С., Ступак Г.В.</b> Методы прогнозирования трафика в компьютерных сетях....	13
<b>Борисов А.А.</b> Математическая модель теплового профиля валка прокатного стана как объекта с распределенными параметрами и постановка задачи управления планшетностью проката.....	18
<b>Воропаєва В.Я.</b> Оцінка показників якості NGN-мереж з урахуванням фрактальності вхідного трафіку.....	23
<b>Гребченко Н.В. Полковниченко Д.В., Сидоренко А.А.</b> Автоматика определения комплексных проводимостей изоляции элементов электрической части тепловых электрических станций.....	30
<b>Дегтяренко И.В., Афанасьев Д.Н.</b> Алгоритм восстановления стохастически дискретизированных сигналов.....	36
<b>Ткаченко В.Н., Шуба О.В.</b> Идентификация распределенного параметра внешнего теплообмена на основе метода наименьших квадратов.....	42
<b>Челюк Н.А., Жукова Н.В.</b> Система автоматического управления процессом измерений технических характеристик антенн для ОАО «Топаз».....	49
<b>Червинский В.В., Бессараб В.И., Червинская Н.В.</b> Многоуровневая система управления комплексом водоотлива горнодобывающего предприятия.....	53
<b>РОЗДІЛ 2</b>	
<b>КОМП'ЮТЕРНІ ІНФОРМАЦІЙНІ ТЕХНОЛОГІЇ І ОБЧИСЛЮВАЛЬНА ТЕХНІКА</b> .....	59
<b>Андриевская Н.К.</b> Системный анализ и логико-вероятностное моделирование аварийных взрывов газа и угольной пыли.....	61
<b>Баркалов А.А., Цололо С.А.</b> Уменьшение аппаратурных затрат в схеме МПА Мура при реализации на CPLD.....	69
<b>Герасимов И.Г., Привалов М.В., Гринченко А.А.</b> Прогнозирование параметров процесса прикрепления нейтрофилов крови in vitro.....	77
<b>Григорьев А.В.</b> Средства представления моделей количественного макроуровня в интеллектуальных САПР.....	82
<b>Зеленёва И.Я., Дорожко Л. И., Лаврик А.С.</b> Исследование метода синтеза КМУУ с модифицированной системой микрокоманд.....	90
<b>Кадач Т.В.</b> Подсистема Исследования и упрощения операционных моделей технических систем.....	95

УДК 681.234

## УМЕНЬШЕНИЕ АППАРАТУРНЫХ ЗАТРАТ В СХЕМЕ МПА МУРА ПРИ РЕАЛИЗАЦИИ НА CPLD

А.А. Баркалов, С.А. Цололо

Зеленогурський университет (Польша),  
Донецкий национальный технический университет  
A.Barkalov@iie.uz.zgora.pl

### **Abstract**

*Method of Moore's circuit optimization is proposed. The method is based on use of free outputs EMB blocks for representation the codes of classes of pseudoequivalent states. The proposed approach allows to reduce number of PAL macrocells in Moore FSM without decrease of digital system performance. The carried out researches have shown that the method reduces hardware expenses up to 28%.*

### **Введение**

Современная индустрия электроники для реализации цифровых систем любой сложности широко использует «системы на кристалле» (SoC, system-on-chip) [1]. Использование этого базиса позволяет реализовать сложную цифровую систему на одном кристалле [2]. В настоящее время разработано несколько видов подобных систем, различных как по структуре, так и по набору функциональных блоков. Однако в общем случае можно сказать, что в SoC используются функциональные элементы двух основных типов: макроячейки (PAL, programmable array logic) для реализации произвольной логики и блоки памяти (EMB, embedded memory blocks) для реализации табличных функций [3].

Среди цифровых устройств, которые часто реализуются на SoC, отдельно можно выделить устройства управления (УУ) [4,5], координирующие работу блоков цифровой системы. Одной из широко распространенных моделей УУ является модель микропрограммного автомата (МПА) Мура [6]. Поэтому в настоящее время актуальной задачей является уменьшение аппаратурных затрат в схеме МПА Мура при реализации схемы в базисе SoC. Кроме того, эта задача также обусловлена общей комплексной сложностью современных цифровых систем.

При решении задачи уменьшения аппаратурных затрат в схеме МПА Мура необходимо учитывать как особенности структурной схемы МПА, так особенности элементного базиса SoC. Среди особенностей МПА Мура, которые можно использовать в этом случае, следует отметить наличие псевдоэквивалентных состояний [7], а также регулярный характер системы микроопераций, что позволяет реализовать ее на EMB [3]. Особенностями PAL является большой коэффициент объединения по входу, который достигает нескольких десятков в реальных CPLD (complex programmable logic devices) [8], и ограниченное число элементарных конъюнкций (термов) в одной макроячейке (порядка восьми) [4].

Целью представленных в этой работе исследований является возможность оптимизации комбинационной схемы автомата Мура за счет использования нескольких источников кода текущего состояния автомата, что возможно благодаря особенностям PAL. Основной решаемой в работе задачей является разработка метода синтеза МПА Мура,

позволяющего оптимизировать число макроячеек PAL в схеме формирования функций возбуждения (СФФВ) триггеров памяти автомата.

**Особенности реализации МПА Мура**

Пусть алгоритм управления цифровой системы представлен ГСА  $\Gamma = \Gamma(V, E)$ , где  $V = \{b_0, b_E\} \cup E_1 \cup E_2$  – множество вершин,  $E = \{ \langle b_q, b_t \rangle | b_q, b_t \in V \}$  – множество дуг. Здесь  $b_0$  – начальная вершина ГСА,  $b_E$  – конечная вершина ГСА,  $E_1$  – множество операторных вершин,  $E_2$  – множество условных вершин. В вершинах  $b_q \in E_1$  записываются наборы микроопераций  $Y(b_q) \subseteq Y$ , где  $Y = \{y_1, \dots, y_N\}$  – множество микроопераций операционного автомата цифровой системы [9]. В вершинах  $b_q \in E_2$  записываются элементы множества логических условий  $X = \{x_1, \dots, x_L\}$ . Начальная и конечная вершины ГСА соответствуют состоянию  $a_1 \in A = \{a_1, \dots, a_M\}$ , где  $A$  – множество состояний автомата Мура, а каждая вершина  $b_q \in E_1$  соответствует одному из элементов множества  $A$  [5]. Логическая схема МПА Мура задается системой уравнений

$$\Phi = \Phi(T, X), \tag{1}$$

$$Y = Y(T), \tag{2}$$

где  $T = \{T_1, \dots, T_R\}$  – множество внутренних переменных, кодирующих состояния  $a_m \in A$ ,  $R = \lceil \log_2 M \rceil$ ;  $\Phi = \{D_1, \dots, D_R\}$  – множество функций возбуждения триггеров памяти состояний. Системы (1)-(2) формируются на основе прямой структурной таблицы (ПСТ) со столбцами:  $a_m$  – текущее состояние;  $K(a_m)$  – код состояния  $a_m \in A$ ;  $a_s$  – состояние перехода;  $K(a_s)$  – код состояния  $a_s \in A$ ;  $X_h$  – конъюнкция некоторых элементов множества  $X$  (или их отрицаний), определяющая переход  $\langle a_m, a_s \rangle$ ;  $\Phi_h$  – набор функций возбуждения памяти МПА, принимающих единичное значение для переключения памяти из  $K(a_m)$  в  $K(a_s)$ ;  $h = 1, \dots, N_1(\Gamma)$  – номер строки таблицы. В столбце  $a_m$  записывается набор микроопераций  $Y(a_m) \subseteq Y$ , формируемых в состоянии  $a_m \in A$ . Естественно, что  $Y(a_m) = Y(b_q)$ , где вершина  $b_q \in E_1$  отмечена состоянием  $a_m \in A$ .

Число переходов  $N_1(\Gamma)$  больше числа переходов  $N_2(\Gamma)$  эквивалентного автомата Мили [5]. Это приводит к увеличению числа PAL в схеме МПА Мура по сравнению с этим показателем эквивалентного автомата Мили. Параметр  $N_1(\Gamma)$  можно уменьшить, благодаря наличию псевдоэквивалентных состояний (ПЭС) МПА Мура [10]. Состояния  $a_m, a_s \in A$  называется ПЭС, если выходы соответствующих им вершин соединены с входом одной и той же вершины ГСА  $\Gamma$ . Пусть  $\Pi_A = \{V_1, \dots, V_l\}$  – разбиение множества  $A$  на классы ПЭС ( $l \leq M$ ). Поставим в соответствие классу  $V_i \in \Pi_A$  двоичный код  $K(V_i)$  разрядности  $R_1 = \lceil \log_2 l \rceil$  и используем переменные  $\tau_i \in \tau$  для такого кодирования, где  $|\tau| = R_1$ . В этом случае МПА Мура представляется в виде структуры  $U_1$  (рис. 1).

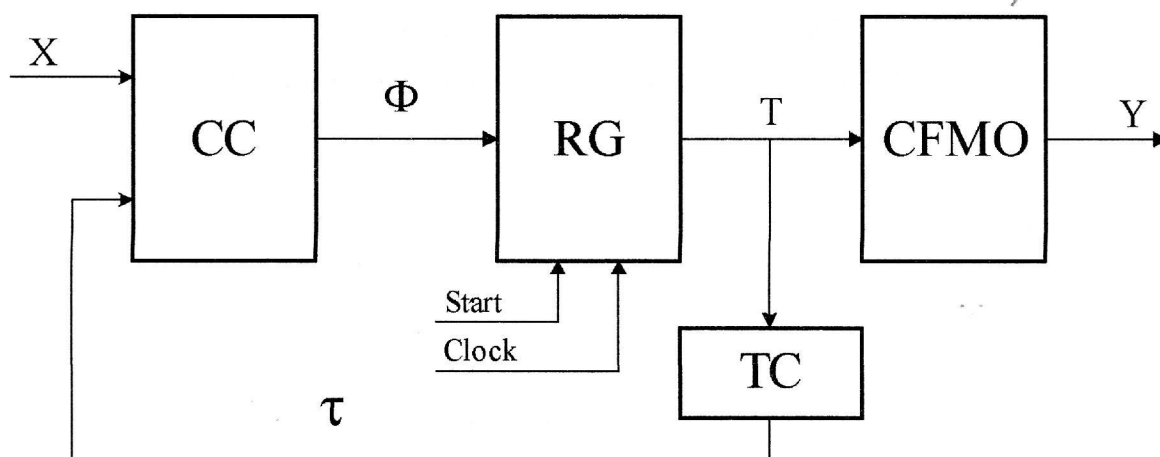


Рис. 1 – Структурная схема МПА Мура  $U_1$

В МПА  $U_1$  схема  $CC$  формирует функции

$$\Phi = \Phi(\tau, X), \tag{3}$$

а схема формирования микроопераций  $CFMO$  реализует систему (2). Регистр  $RG$  представляет собой память состояний, по сигналу  $Start$  в  $RG$  заносится нулевой код начального состояния  $a_1 \in A$ , по сигналу  $Clock$  происходит смена кодов в регистре. Преобразователь кодов состояний  $TC$  реализует систему функций

$$\tau = \tau(T), \tag{4}$$

при этом код  $K(B_i)$  формируется на основе кода  $K(a_m)$ , где  $a_m \in B_i$ .

В [10] показано, что для МПА  $U_1$  число переходов уменьшается до  $H_2(\Gamma)$ . Следует отметить, что недостатком МПА  $U_1$  является наличие схемы  $TC$ , требующей дополнительных ресурсов. В рамках этой структуры автомата схема  $CC$  реализуется на  $PAL$ , а схемы  $TC$  и  $CFMO$  – на блоках памяти  $EMV$ . В настоящей работе предлагается метод синтеза МПА Мура, позволяющий уменьшить аппаратные затраты в схеме  $TC$

В основе метода лежат особенности систем на кристалле, основанных на технологии  $CPLD$  [6, 7]:

- коэффициент объединения по входу макроячейки  $PAL$  значительно превосходит максимально возможное число букв в терминах системы (1), определяемое как  $L + R$ ;
- число выходов  $EMV$  может меняться в некотором диапазоне (как правило, 1, 2, 4, 8).

**Основная идея предлагаемого метода**

Для оптимизации схемы МПА Мура используем идею оптимального кодирования состояний [10]. Суть такого кодирования заключается в том, чтобы максимально возможное число классов  $B_i \in \Pi_A$  соответствовали одному обобщенному интервалу  $R$ -мерного булева пространства. Представим множество  $\Pi_A$  в виде  $\Pi_A = \Pi_B \cup \Pi_C$ , где  $B_i \in \Pi_B$ , если

$$|B_i| > 1, \tag{5}$$

и  $B_i \in \Pi_C$  в противном случае. Очевидно, что схема  $TC$  должна формировать только коды классов  $B_i \in \Pi_B$ . Закодируем состояния  $a_m \in A$  оптимальным образом [10].

Пусть  $t_F$  – фиксированное число выходов блока ЕМВ и пусть  $q$  – число слов в блоке при  $t_F = 1$ . При реализации схемы CFMO автомата  $U_1$  параметр  $t_F$  определяется следующим образом:

$$t_F = \lfloor q/M \rfloor. \tag{6}$$

При этом интегрально блоки ЕМВ схемы CFMO имеют

$$t_S = \lfloor N/t_F \rfloor \cdot t_F. \tag{7}$$

выходов. Очевидно, что  $\Delta_t$  выходов могут не использоваться для представления микроопераций, где

$$\Delta_t = t_S - N. \tag{8}$$

В данной статье рассмотрим ситуацию, при которой выполняется условие

$$\Delta_t = 0, \tag{9}$$

т.е. свободных выходов схемы CFMO нет (все они используются для представления микроопераций).

Представим множество  $\Pi_B$  в виде  $\Pi_B = \Pi_D \cup \Pi_E$ , где  $B_i \in \Pi_D$ , если коды  $a_m \in B$  входят один обобщенный интервал пространства кодирования. Теперь преобразованию подлежат только коды состояний  $a_m \in A(\Pi_E)$ , где  $A(\Pi_E) \subseteq A$  – множество состояний, входящих в классы  $\Pi_E$ . Для кодирования классов  $B_i \in \Pi_E$  достаточно

$$R_2 = \lfloor \log_2(|\Pi_E| + 1) \rfloor \tag{10}$$

переменных.

Таким образом, для интерпретации ГСА  $\Gamma$  предлагается использовать МПА Мура  $U_2$  (рис.2).

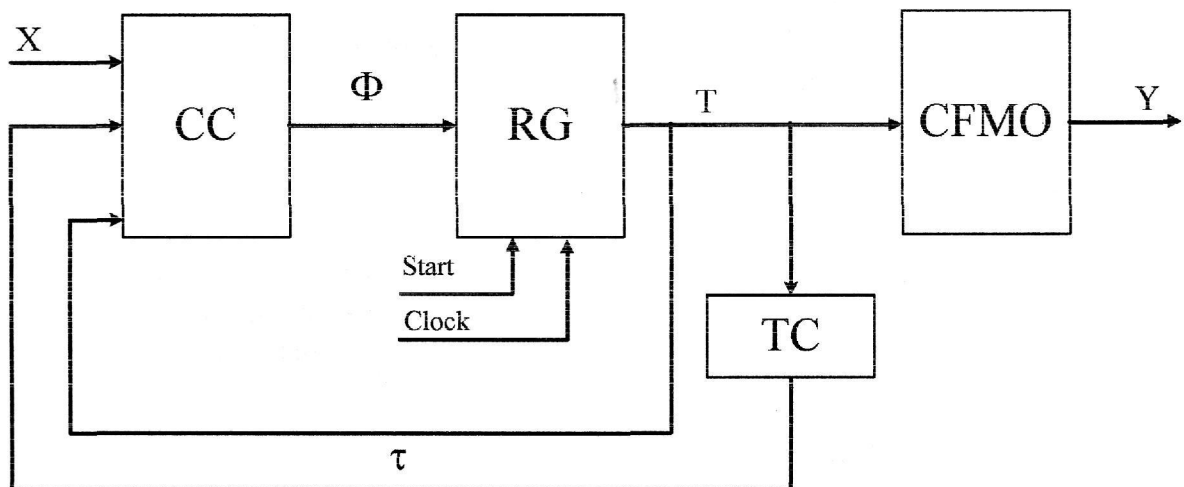


Рис. 2 – Структурная схема МПА Мура  $U_2$

Отметим ряд отличий, которые имеет автомат  $U_2$  по сравнению с автоматом  $U_1$ :

- схема CC формирует систему функций

$$\Phi = \Phi(T, \tau, X); \tag{11}$$

- преобразователь кодов TC формирует коды классов  $B_i \in \Pi_E$ ;

- переменные  $T_r \in T$  представляют состояния  $a_m \in A(\Pi_C)$  и классы  $B_i \in \Pi_D$ , где  $A(\Pi_C)$  – множество состояний, входящих в классы  $B_i \in \Pi_C$ .

Число входов в макроячейках PAL схемы СС увеличивается от  $L + R_1$  (автомат  $U_1$ ) до  $L + R + R_2$  (автомат  $U_2$ ). Так как как PAL обладают коэффициентом объединения по входу нескольких десятков [7], то это не приводит к росту аппаратурных затрат. Времена циклов автоматов  $U_1$  и  $U_2$  совпадают, и из этого следует, что предлагаемый подход позволяет уменьшить аппаратурные затраты при сохранении быстродействия.

Таким образом, предлагаемый метод синтеза схемы МПА  $U_2$  состоит из следующих шагов:

1. Формирование отмеченной ГСА Г.
2. Формирование разбиения  $\Pi_A = \Pi_B \cup \Pi_C$ .
3. Оптимальное кодирование состояний и формирование множеств  $\Pi_D$  и  $\Pi_E$ .
4. Кодирование классов  $B_i \in \Pi_E$ .
5. Формирование таблицы схемы CFMO.
6. Формирование модифицированной прямой структурной таблицы автомата  $U_2$ .
7. Реализация схемы автомата в заданном элементном базисе.

**Исследование эффективности предложенного метода**

В основе исследований лежит принцип перехода от отдельных ГСА к классам ГСА, который основан на вероятностном подходе. Данный принцип был предложен Г.И. Новиковым [11] и развит в работе [7]. В качестве принципа оценки аппаратурных затрат был выбран принцип перехода от схемы на макроячейках PAL и блоках ЭМВ к матричным схемам предложенным С.И. Барановым [6]. Кроме того, для определения общих тенденций, а не отдельных точек в пространстве решений, был выполнен переход от абсолютных оценок аппаратурных затрат к относительным оценкам для разных структур схемы автомата.

На рис. 3 представлена матричная реализация МПА  $U_1$ . При использовании данного подхода для описания схемы каждый комбинационный элемент состоит из двух матриц – конъюнктивной и дизъюнктивной. На рис. 3. символ «&» означает конъюнктивную матрицу, а символ «v» – дизъюнктивную матрицу.

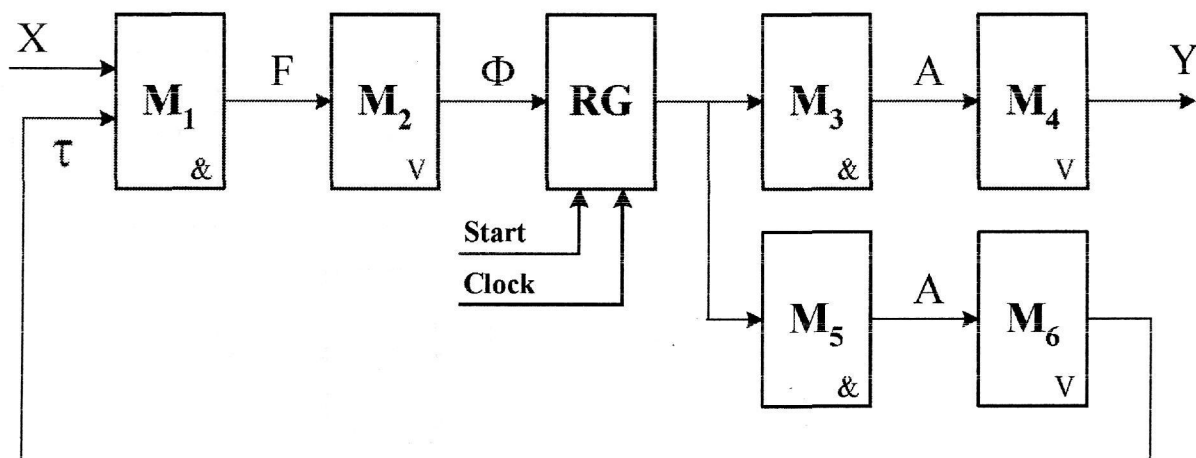


Рис. 3 – Матричная реализация МПА Мура  $U_1$



Матриці  $M_1$  і  $M_2$  образують схему СС, в якій число термов і перемінних обратної зв'язи совпадають з характеристиками еквівалентного автомата Мили. Матриці  $M_3$  і  $M_4$  образують схему CFMO, виходи схеми  $M_3$  відповідають кон'юнкціям  $A_m$  ( $m = 1, \dots, M$ ), відповідуючих кодам состояний автомата Мура. Матриці  $M_5$  і  $M_6$  образують схему ТС. Площади  $S(M_i)$  матриць  $M_i$  ( $i = 1, \dots, 6$ ) визначаються в умовних одиницях площі і можуть бути визначені наступним чином:

$$\begin{aligned} S(M_1) &= 2(L + R_1)H_0; & S(M_2) &= H_0R; \\ S(M_3) &= S(M_5) = 2R \cdot 2^R; & S(M_4) &= 2^R \cdot N; \\ S(M_6) &= 2^R \cdot R_1. \end{aligned} \tag{12}$$

Для оцінки класів ГСА використовуємо параметр  $P_1$ , який рівний долі операторних вершин, як це запропоновано в роботі [11]. С допомогою цього параметра і результатів роботи [7] можна знайти вираження для аргументів систем (12):

$$\begin{aligned} L &\approx 0.75 \cdot (1 - P_1)K; \\ R_1 &= \lceil \log_2(3.55 + 0.3 \cdot P_1 \cdot K) \rceil; \\ H_0 &= 4.44 + P_1 \cdot K; \\ R &= \lceil \log_2 P_1 \cdot K \rceil, \end{aligned} \tag{13}$$

де  $K$  – число вершин ГСА. Введемо коефіцієнт  $k_p$ , визначаючий відношення однієї умовної одиниці площі макроячейки PAL к відповідному параметру ЕМВ. Тепер площа матричної реалізації схеми МПА  $U_1$  може бути виражена формулою

$$S(U_1) = k_p H_0(2L + 2R_1 + R) + 2^R(4R + N + R_1) \tag{14}$$

Учитывая формули (13), вираження  $S(U_1)$  може бути представлено як функції від аргументів  $K, P_1, k_p, N$ .

По аналогічному принципу може бути побудована матрична схема МПА  $U_2$  (рис. 4):

$$S(U_2) = k_p H_0(2L + 2R_1 + R) + 2^R(2R + N + R_1). \tag{15}$$

Учитывая формули (13), вираження  $S(U_2)$  може бути представлено як функція від аргументів  $k_1, P_1, k_p, N$ .

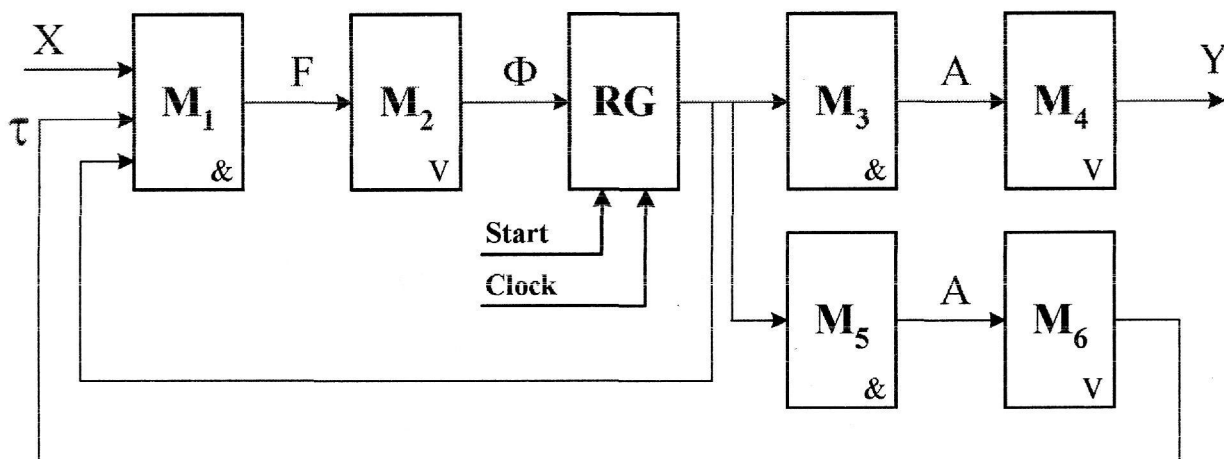


Рис. 4 – Матричная реализация МПА Мура  $U_2$

Таким образом, для определения эффективности предложенного метода необходимо найти область, где выполняется условие

$$f_1 = \frac{S(U_2)}{S(U_1)} < 1. \tag{16}$$

На рис. 5 и рис. 6 представлены некоторые результаты исследований, при этом параметр  $K$  меняется в диапазоне от 100 до 1000, параметр  $k_p = 0.2$ , число микроопераций  $N \in \{10, 50, 100\}$ , вероятность  $P_1 \in \{0.3; 0.7\}$ .

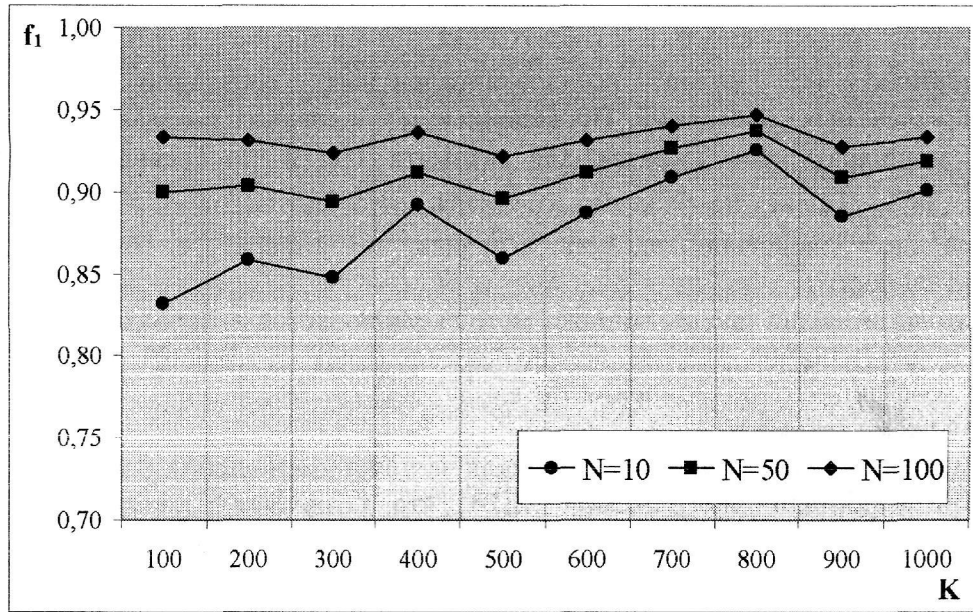


Рис. 5 – Функция  $f_1$  при  $P_1 = 0.3, k_p = 0.2$

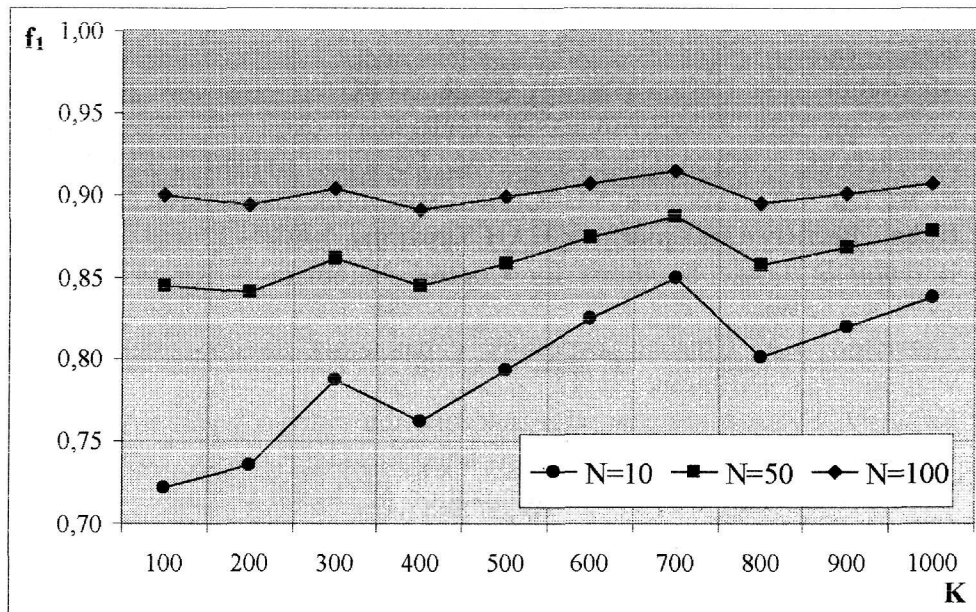


Рис. 6. Функция  $f_1$  при  $P_1 = 0.7, k_p = 0.2$

На основе приведенных графиков можно сделать вывод, что аппаратные затраты автомата  $U_2$  меньше, чем у автомата  $U_1$ . При этом выигрыш увеличивается как при уменьшении числа микроопераций и числа вершин, так и при росте доли операторных вершин ГСА (рост  $P_1$ ). Максимальный выигрыш достигается для ГСА, содержащих порядка 100 вершин, и составляет 28% при  $N = 10$  и  $P_1 = 0.7$ .

### **Заключение**

Предложенный в работе метод позволяет уменьшить аппаратные затраты в схеме автомата Мура, реализуемого в базисе CPLD, по сравнению с МПА  $U_1$ , включающим преобразователь ТС кодов псевдоэквивалентных состояний в коды классов псевдоэквивалентных состояний. Проведенные исследования показали, что максимальный выигрыш в аппаратных затратах для автомата  $U_2(\Gamma)$  по сравнению с  $U_1(\Gamma)$  может достигать 28%. Также необходимо отметить, что автоматы  $U_1(\Gamma)$  и  $U_2(\Gamma)$  имеют одинаковое быстродействие, то есть выигрыш по аппаратуре не приводит к потере производительности.

Научная новизна предложенного метода заключается в использовании особенностей автомата Мура (наличие классов псевдоэквивалентных состояний) и элементного базиса (большой коэффициент объединения по входу) для оптимизации числа макроячеек PAL в логической схеме автомата.

Практическая значимость метода заключается в уменьшении площади кристалла SoC, занимаемой комбинационной схемой МПА, что позволяет получить схемы, которые обладают меньшей стоимостью, чем известные из литературы аналоги.

### **Литература**

1. Barkalov A., Wegrzyn W. Design of Control Units with Programmable Logic. – Zielona Gora: University of Zielona Gora Press, 2006. – 150 pp.
2. Грушницкий Р.И., Мурсаев А.Х., Угрюмов Е.П. Проектирование систем с использованием микросхем программируемой логики. – СПб: БХВ. – Петербург, 2002. – 608с.
3. Maxfield C. The Design Warriors Guide to FPGAs. – Elsevier, 2004. – 541p.
4. Соловьев В.В. Проектирование цифровых схем на основе программируемых логических интегральных схем. – М.: Горячая линия-ТЕЛЕКОМ, 2001. – 636 с.
5. Баркалов А.А., Палагин А.В. Синтез микропрограммных устройств управления. – Киев: Институт кибернетики НАН Украины, 1997. – 136с.
6. Varanov S. Logic Synthesis for Control Automata. – Kluwer Academic Publishers, 1994. – 312 pp.
7. Баркалов А.А. Синтез устройств управления на программируемых логических устройствах. – Донецк: ДНТУ, 2002. – 262 с.
8. Kania D. Synteza logiczna przeznaczona dla matrycowych struktur programowalnych typu PAL. – Zeszyty naukowe Politechniki Śląskiej, Gliwice, 2004. – 240 pp.
9. DeMicheli G. Synthesis and Optimization of Digital Circuits. – McGraw-Hill, 1994. – 636p.
10. Баркалов А. А. Принципы оптимизации логической схемы микропрограммного автомата Мура. // Кибернетика и системный анализ. – 1998, №1.
11. Новиков Г.И. оценка эффективности параллельной выборки микрокоманд // Известия вузов СССР. Приборостроение. – 1974, №2. – с.71-73