

ISSN 0130- 5395

Национальная
академия наук Украины

Международный научно-учебный центр
информационных технологий и систем

Институт кибернетики
им. В.М. Глушкова

Фонд
Глушкова

УСиМ

УПРАВЛЯЮЩИЕ СИСТЕМЫ И МАШИНЫ ИНФОРМАЦИОННЫЕ ТЕХНОЛОГИИ

Международный научный журнал

№ 2

март – апрель

2008

Основные темы выпуска:

Системная модель законотворческого процесса

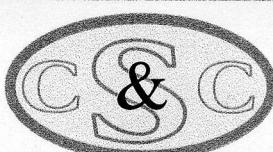
Расчет вязких течений на *MIMD*-компьютерах

Технология построения медицинской информационной системы

ISSN 0130-5395



9 770130 539008



Control Systems and Computers

От редакции

Редколлегия и редакция журнала «Управляющие системы и машины» информирует авторов и читателей о том, что главная цель, преследуемая журналом, — освещение оригинальных, высокого научного уровня прикладных, теоретических результатов в сфере информатики (и смежных сферах), новых методов, средств и информационных технологий на их основе.

Журнал публикует статьи по следующим традиционным и новым разделам и смежным областям

- ⇒ Общие вопросы информатики
- ⇒ Фундаментальные и прикладные проблемы *Computer Science*
- ⇒ Теория систем. Системотехника
- ⇒ Новые методы в информатике
- ⇒ Технические средства информатики
- ⇒ Программная инженерия и программные средства
- ⇒ Информационные технологии и системы
- ⇒ Системы реального мира и реального времени
- ⇒ Искусственный интеллект и обработка знаний
- ⇒ Информационные и коммуникационные среды
- ⇒ Проблемы информационной безопасности
- ⇒ Экономико-математическое моделирование
- ⇒ Применения (опыт разработки и внедрения информационных технологий)
- ⇒ Хроника, выставки, письма в редакцию, дискуссии, новые книги

Главный редактор — Гриценко В.И.

Заместители главного редактора:
Анисимов А.В., Денисенко Е.Л., Палагин А.В., Скурихин В.И.

Члены редакционной коллегии:

Бакаев А.А., Баранов А.А., Згуртовский М.З., Зубарев В.В., Козлик Г.А.,
Малиновский Б.Н., Павлов В.В., Перевозчикова О.Л., Подчасова Т.П., Пономаренко Л.А.,
Стогний А.А., Шлезингер М.И., Щипцов О.А.

Члены редакционного совета:

Андон Ф.И., Бойко В.В., Бурков В.Н., Великий А.П., Вельбицкий И.В., Винценюк Т.К.,
Власенко В.А., Гайндрек К.В., Грицик В.В., Закревский А.Д., Кабулов В.К.,
Малышев Н.Г., Марьинович Т.П., Матвеев М.Т., Морозов А.А.,
Петров В.В., Цуканов А.В., Якименко Ю.И.

Адрес редакции:

03680 ГСП Киев 187,
просп. Академика Глушкова, 40, корп. 6

Телефоны:

(044) 526-0009, 502-6334
E-mail: gor15@yandex.ru

УПРАВЛЯЮЩИЕ
СИСТЕМЫ
И МАШИНЫ

УСИМ

- Национальная академия наук Украины
- Международный научно-учебный центр информационных технологий и систем
- Институт кибернетики имени В.М. Глушкова
- Фонд Глушкова



Международный научный журнал

(статьи публикуются на русском, украинском, английском языках)

2

(214)

2008

март – апрель

Основан в сентябре 1972 г.

Выходит раз в два месяца

Содержание

Теория систем. Системотехника

Файнзильберг Л.С. Инstrumentальная система для экспериментальной оценки эффективности алгоритмов предварительной обработки сигналов сложной формы 3

Новые методы в информатике

Бабич М.Д., Буря Л.М. О точности и вычислительной сложности приближенного решения нелинейных функциональных уравнений 13

Дрогаль Т.Г. Системная модель законотворческого процесса 22

Бабак О.В., Татаринов А.Э. Об одном алгоритме снижения размерности некоторых статистических задач идентификации в условиях неполноты знаний об объекте 37

Технические средства информатики

Абдуллаев И.М., Раджабов М.Ф., Мамедов Р.М. Синтез робастных корректирующих фильтров для повышения точности цифровых динамических измерений физических величин 41

Бардаченко В.Ф., Королев В.Ю., Полиновский В.В., Герасименко В.А., Коновалов Д.Н.

Персонализация мобильных телекоммуникационных и вычислительных средств методом оптической регистрации BIK-кода 46

Баркалов А.А., Цололо С.А. Оптимизация числа макроячеек PAL в схеме автомата Мура 54

А.А. Баркалов, С.А. Цололо

Оптимизация числа макроячеек *PAL* в схеме автомата Мура

Предложен метод оптимизации аппаратурных затрат в автомате Мура на *CPLD*. Метод основан на особенностях архитектуры *CPLD* и модели автомата Мура. Приведен пример использования данного метода. Исследования показали, что применение метода уменьшает аппаратурные затраты.

The method of Moore's circuit optimization is suggested. The method is based on the features of the CPLD architecture and the Moore's FSM model. The example of using the suggested method is given. The carried out researches have shown that the use of the method reduces hardware expenses.

Запропоновано метод оптимізації апаратурних затрат у автомаші Мура на *CPLD*. Метод базується на особливостях архітектури *CPLD* та моделі автомаші Мура. Наведено приклад використання даного методу. Дослідження показали, що метод зменшує апаратурні витрати.

Введение. Устройство управления (УУ) представляет собой блок любой цифровой системы, координирующий взаимодействие всех блоков системы [1, 2]. На практике УУ часто реализуется с использованием модели микропрограммного автомата (МПА) Мура [3]. В настоящие времена прогресс в области микрэлектроники привел к появлению «систем-на-кристалле» (*SoC, system-on-chip*) [4], функциональные возможности которых достаточны для реализации сложной цифровой системы на одном кристалле [5]. В *SoC* произвольная логика может реализовываться с использованием макроячеек (*PAL – Programmable Array Logic*), а табличные функции реализуются с помощью блоков памяти (*EMB – Embedded Memory Blocks*) [6]. Одной из актуальных задач в этом случае является уменьшение аппаратурных затрат в схеме МПА [1]. Решение данной задачи позволяет уменьшить площадь кристалла, занимаемую схемой УУ, при этом возможно увеличение функциональных возможностей системы в рамках одного кристалла [6]. Для решения задачи необходимо учитывать как особенности элементного базиса, так и особенности модели МПА. Спецификой *PAL* является большой коэффициент объединения по входу, достигающий нескольких десятков в реальных *CPLD* (*Complex Programmable Logic Devices*) [7], и ограниченное число термов (элементарных конъюнкций) в одной макроячейке (порядка восьми) [1]. Особенностью МПА Мура является наличие псев-

доэквивалентных состояний [8] и регулярный характер системы микроопераций, что позволяет реализовать ее на *EMB* [6]. Целью исследований, представленных в этой статье, является возможность оптимизации комбинационной схемы автомата Мура путем использования нескольких источников кода текущего состояния автомата, что возможно благодаря особенностям *PAL*. Задачей является разработка формализованного метода синтеза микропрограммного автомата Мура, позволяющего оптимизировать число макроячеек *PAL* в схеме формирования функций возбуждения триггеров памяти автомата. При этом алгоритм управления цифровой системы задан в виде граф-схемы алгоритма (*GCA*) [3].

Особенности реализации автомата Мура

Пусть алгоритм управления цифровой системы представлен *GCA* $\Gamma = \Gamma(B, E)$, где $B = \{b_0, b_E\} \cup E_1 \cup E_2$ – множество вершин, $E = \{< b_q, b_t > | b_q, b_t \in B\}$ – множество дуг. Здесь b_0 – начальная вершина *GCA*, b_E – конечная вершина *GCA*, E_1 – множество операторных вершин, E_2 – множество условных вершин. В вершинах $b_q \in E_1$ записываются наборы микроопераций $Y(b_q) \subseteq Y$, где $Y = \{y_1, \dots, y_N\}$ – множество микроопераций операционного автомата цифровой системы [9]. В вершинах $b_q \in E_2$ записываются элементы множества логических условий $X = \{x_1, \dots, x_L\}$. Начальная и конечная вершины *GCA* соответствуют со-

стоянию $a_1 \in A = \{a_1, \dots, a_M\}$, где A – множество состояний автомата Мура, а каждая вершина $b_q \in E_1$ соответствует одному из элементов множества A [3]. Логическая схема МПА Мура задается системой уравнений

$$\Phi = \Phi(T, X), \quad (1)$$

$$Y = Y(T), \quad (2)$$

где $T = \{T_1, \dots, T_R\}$ – множество внутренних переменных, кодирующих состояния $a_m \in A$, $R = \lceil \log_2 M \rceil$; $\Phi = \{D_1, \dots, D_R\}$ – множество функций возбуждения триггеров памяти состояний. Системы (1), (2) формируются на основе прямой структурной таблицы (ПСТ) со столбцами: a_m – текущее состояние; $K(a_m)$ – код состояния $a_m \in A$; a_s – состояние перехода; $K(a_s)$ – код состояния $a_s \in A$; X_h – конъюнкция некоторых элементов множества X (или их отрицаний), определяющая переход $\langle a_m, a_s \rangle$; Φ_h – набор функций возбуждения памяти МПА, принимающих единичное значение для переключения памяти из $K(a_m)$ в $K(a_s)$; $h = 1, \dots, H_1(\Gamma)$ – номер строки таблицы. В столбце a_m записывается набор микроопераций $Y(a_m) \subseteq Y$, формируемых в состоянии $a_m \in A$. Естественно, что $Y(a_m) = Y(b_q)$, где вершина $b_q \in E_1$ отмечена состоянием $a_m \in A$.

Как правило, число переходов $H_1(\Gamma)$ больше числа переходов $H_2(\Gamma)$ эквивалентного автомата Мили [3], что приводит к увеличению числа PAL в схеме МПА Мура по сравнению с этим показателем эквивалентного автомата Мили. Параметр $H_1(\Gamma)$ можно уменьшить благодаря наличию псевдоэквивалентных состояний (ПЭС) МПА Мура [10]. Состояния $a_m, a_s \in A$ называются ПЭС, если выходы соответствующих им вершин соединены с входом одной и той же вершины ГСА Γ . Пусть $\Pi_A = \{B_1, \dots, B_I\}$ – разбиение множества A на классы ПЭС ($I \leq M$). Поставим в соответствие классу $B_i \in \Pi_A$ двоичный код $K(B_i)$ разрядности $R_i = \lceil \log_2 I \rceil$ и используем пере-

менные $\tau_i \in \tau$ для такого кодирования, где $|\tau| = R_i$. В этом случае МПА Мура представляется в виде структуры U_1 (рис. 1).

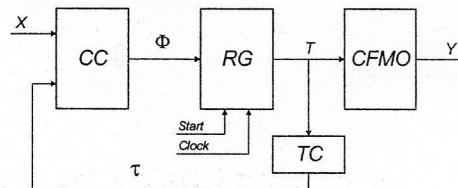


Рис. 1. Структурная схема МПА Мура U_1

В МПА U_1 схема CC формирует функции

$$\Phi = \Phi(\tau, X), \quad (3)$$

а схема формирования микроопераций $CFMO$ реализует систему (2). Регистр RG представляет собой память состояний: по сигналу *Start* в RG заносится нулевой код начального состояния $a_1 \in A$, по сигналу *Clock* происходит смена кодов в регистре. Преобразователь кодов состояний TC реализует систему функций

$$\tau = \tau(T), \quad (4)$$

при этом код $K(B_i)$ формируется на основе кода $K(a_m)$, где $a_m \in B_i$.

В [10] показано, что для МПА U_1 число переходов уменьшается до $H_2(\Gamma)$. Недостатком МПА U_1 является наличие схемы TC , которая требует дополнительных ресурсов. Отметим, что схема CC реализуется на PAL , а схемы TC и $CFMO$ – на блоках памяти EMB . В настоящей статье предлагается метод синтеза МПА Мура, позволяющий уменьшить аппаратурные затраты в схеме TC (при определенных условиях этот блок не используется). Предлагаемый метод основан на следующих особенностях *SoC*, основанных на технологии *CPLD* [1, 7]:

- коэффициент объединения по входу макроячейки PAL значительно превосходит максимально возможное число букв в термах системы (1), определяемое как $L + R$;
- число выходов EMB может меняться в некотором диапазоне (как правило, 1, 2, 4, 8).

Основная идея предлагаемого метода

Используем идею оптимального кодирования состояний МПА Мура [10], смысл кото-

рой заключается в таком кодировании ПЭС, чтобы максимально возможное число классов $B_i \in \Pi_A$ соответствовало одному обобщенному интервалу R -мерного булева пространства. Представим множество Π_A в виде $\Pi_A = \Pi_B \cup \Pi_C$, где $B_i \in \Pi_B$, если

$$|B_i| > 1, \quad (5)$$

и $B_i \in \Pi_C$ в противном случае. Очевидно, что схема ТС должна формировать только коды классов $B_i \in \Pi_B$. Закодируем состояния $a_m \in A$ оптимальным образом [10]. Представим множество Π_B в виде $\Pi_B = \Pi_D \cup \Pi_E$, где $B_i \in \Pi_D$, если коды $a_m \in B$ входят в один обобщенный интервал пространства кодирования. Теперь преобразованию подлежат только коды состояний $a_m \in A(\Pi_E)$, где $A(\Pi_E) \subseteq A$ – множество состояний, входящих в классы Π_E . Для кодирования классов $B_i \in \Pi_E$ достаточно

$$R_2 = \lceil \log_2 (|\Pi_E| + 1) \rceil \quad (6)$$

переменных, образующих множество Z , где $|Z| = R_2$.

Пусть t_F – фиксированное число выходов блока EMB и q – число слов в блоке при $t_F = 1$. При реализации схемы $CFMO$ автомата U_1 параметр t_F определяется следующим образом:

$$t_F = \lceil q / M \rceil. \quad (7)$$

При этом интегрально блоки EMB схемы $CFMO$ имеют

$$t_s = \lceil N / t_F \rceil \cdot t_F \quad (8)$$

выходов. Очевидно, что Δ_t выходов могут не использоваться для представления микроопераций, где

$$\Delta_t = t_s - N. \quad (9)$$

Эти выходы можно использовать для представления переменных $z_r \in Z$.

Рассмотрим случай, когда выполняется условие

$$\Delta_t \geq R_2. \quad (10)$$

Здесь для интерпретации ГСА Γ предлагаются использовать МПА Мура U_2 (рис. 2).

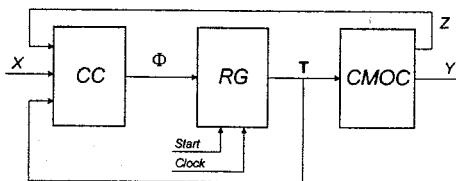


Рис. 2. Структурная схема МПА Мура U_2

Автомат U_2 имеет ряд отличий от автомата U_1 :

- схема CC формирует систему функций $\Phi = \Phi(T, Z, X)$; (11)
- вместо схемы $CFMO$ используется схема $CMOS$, реализующая систему функций (2) и систему функций

$$Z = Z(T) \quad (12)$$

для представления кодов классов $B_i \in \Pi_E$;

- преобразователь кодов ТС отсутствует;
- переменные $T_r \in T$ представляют состояния $a_m \in A(\Pi_C)$ и классы $B_i \in \Pi_D$, где $A(\Pi_C)$ – множество состояний, входящих в классы $B_i \in \Pi_C$.

При этом число входов в макроячейках PAL схемы CC увеличивается от $L + R_1$ (автомат U_1) до $L + R + R_2$ (автомат U_2). Однако это не приводит к росту аппаратурных затрат, так как PAL обладают коэффициентом объединения по входу нескольких десятков [7]. Время циклов автоматов U_1 и U_2 совпадает. Таким образом, предлагаемый подход позволяет уменьшить аппаратурные затраты при сохранении быстродействия.

Предлагаемый метод синтеза схемы МПА U_2 состоит из следующих этапов:

- формирование отмеченной ГСА Γ ,
- формирование разбиения $\Pi_A = \Pi_B \cup \Pi_C$,
- оптимальное кодирование состояний и формирование множеств Π_D и Π_E ,
- кодирование классов $B_i \in \Pi_E$,
- формирование таблицы схемы $CMOS$,
- формирование модифицированной прямой структурной таблицы автомата U_2 ,
- реализация схемы автомата в заданном элементном базисе.

Применение предложенного метода

Рассмотрим пример. Пусть для некоторой ГСА Γ_1 множество $A = \{a_1, \dots, a_{15}\}$, $\Pi_A = \{B_1, \dots, B_8\}$, где $B_1 = \{a_1\}$, $B_2 = \{a_2, a_3, a_4\}$, $B_3 = \{a_5, a_6\}$, $B_4 = \{a_7, a_8, a_9\}$, $B_5 = \{a_{10}, a_{11}, a_{12}\}$, $B_6 = \{a_{13}\}$, $B_7 = \{a_{14}\}$, $B_8 = \{a_{15}\}$. Таким образом, $\Pi_B = \{B_2, B_3, B_4, B_5\}$ и $\Pi_C = \{B_1, B_6, B_7, B_8\}$. По методике [10] закодируем состояния $a_m \in A$ оптимальным образом (рис. 3), используя булево пространство размерности $R = 4$, т.е. $T = \{T_1, \dots, T_4\}$.

| | | $T_3 T_4$ | $T_1 T_2$ | 00 | 01 | 11 | 10 |
|--|--|-----------|-----------|-------|-------|-------|----|
| | | 00 | a_1 | a_4 | a_5 | a_7 | |
| | | 01 | a_2 | a_3 | * | a_8 | |
| | | 11 | * | a_6 | * | a_9 | |
| | | 10 | * | * | * | * | |
| | | | | | | | |

Рис. 3. Оптимальное кодирование состояний автомата $U_2(\Gamma_1)$

Здесь символ $U_i(\Gamma_j)$ означает, что автомат U_i интерпретирует ГСА Γ_j . Из рис. 3 следует, что $\Pi_D = \{B_2, B_3, B_4\}$ и $\Pi_E = \{B_5\}$, при этом $K(B_2) = 01**$, $K(B_3) = 00*1$, $K(B_4) = **10$, а коды классов $B_i \in \Pi_C$ совпадают с кодами состояний $a_m \in B_i$. В рассматриваемом примере $K(B_1) = 0000$, $K(B_6) = 1000$, $K(B_7) = 1001$, $K(B_8) = 1011$. Итак, $|\Pi_E| = 1$ и из (6) имеем $R_2 = 1$, $Z = \{z_1\}$.

Пусть для ГСА Γ_1 $N = 15$, а для синтеза схемы CMOS используются EMB с $t_F = 4$ при $q = 2^R = 16$. В этом случае $t_s = 4 \cdot 4 = 16$ и $\Delta_t = 16 - 15 = 1$. Таким образом, условие (9) выполняется и применение предложенного метода имеет смысл. Пусть $K(B_5) = 1$, при этом $z_1 = 0$ свидетельствует о том, что автомат находится в состоянии $a_m \notin B_5$.

Пусть переходы между состояниями автомата $U_2(\Gamma_1)$ заданы следующей системой обобщенных формул перехода [6]:

$$\begin{aligned} B_1 &\rightarrow a_2; \quad B_2 \rightarrow x_1 a_{10} \vee \bar{x}_1 x_2 a_{11} \vee \bar{x}_1 \bar{x}_2 a_{12}; \\ B_3 &\rightarrow x_1 a_{13} \vee \bar{x}_1 a_{14}; \\ B_4 &\rightarrow x_1 a_5 \vee \bar{x}_1 x_3 a_6 \vee \bar{x}_1 \bar{x}_3 a_7; \\ B_5 &\rightarrow x_4 a_2 \vee \bar{x}_4 x_3 a_3 \vee \bar{x}_4 \bar{x}_3 a_4; \\ B_6 &\rightarrow x_5 a_8 \vee \bar{x}_5 a_9; \quad B_7 \rightarrow a_{15}; \\ B_8 &\rightarrow x_3 a_{10} \vee \bar{x}_3 a_1. \end{aligned} \quad (13)$$

Пусть микрооперации $y_n \in Y$ следующим образом распределяются по состояниям автомата $U_2(\Gamma_1)$: $Y(a_1) = \emptyset$, $Y(a_2) = Y(a_6) = \{y_1, y_3\}$, $Y(a_3) = \{y_2, y_4, y_6\}$, $Y(a_4) = Y(a_8) = Y(a_{12}) = \{y_1, y_7, y_{15}\}$, $Y(a_5) = \{y_3, y_5, y_9\}$, $Y(a_7) = \{y_{10}, y_{11}\}$, $Y(a_9) = \{y_{10}, y_{12}\}$, $Y(a_{10}) = \{y_1, y_{13}, y_{14}\}$, $Y(a_{11}) = Y(a_{15}) = \{y_4, y_{13}\}$, $Y(a_{13}) = \{y_7, y_9\}$, $Y(a_{14}) = \{y_2, y_{12}\}$.

Таблица схемы CMOS включает в себя столбцы a_m , $K(a_m)$, $Y(a_m)$, $K(B_i)$, m , где $K(a_m)$ – адрес слова EMB. Для автомата $U_2(\Gamma_1)$ эта таблица имеет $M = 4$ строки, которые отображены на рис. 4.

| | | $T_3 T_4$ | $T_1 T_2$ | 00 | 01 | 11 | 10 |
|--|--|-----------|-------------------|------------------|--------------------------|----------------------|----|
| | | 00 | – | $y_3 y_5 y_9$ | $y_1 y_3$ | $y_{10} y_{11}$ | |
| | | 01 | $y_1 y_3$ | $y_2 y_4 y_6$ | $y_1 y_7 y_8 y_{15}$ | * | |
| | | 11 | $y_1 y_3 y_4 z_1$ | $y_4 y_{13} z_1$ | $y_1 y_7 y_8 y_{15} z_1$ | $y_1 y_7 y_8 y_{15}$ | |
| | | 10 | $y_7 y_9$ | $y_2 y_{12}$ | $y_4 y_{13}$ | $y_{10} y_{12}$ | |

Рис. 4. Содержимое схемы CMOS автомата $U_2(\Gamma_1)$

Как видно из рис. 4, переменная $z_1 = 1$ добавлена к наборам микроопераций для состояний $a_m \in B_5$, так как $B_5 \in \Pi_E$.

Модифицированная ПСТ (МПСТ) автомата U_2 включает в себя столбцы: B_i , $K(B_i)$, a_s , $K(a_s)$, X_h , Φ_h , h , где код $K(B_i) = z_1, \dots, z_{R_2}, T_1, \dots, T_R$. Для автомата $U_2(\Gamma_1)$ эта таблица содержит $H_2(\Gamma_1) = 17$ строк, что определяется суммарным числом термов системы (13). Переходы для классов B_2 , B_5 и B_6 показаны в табл. 1.

Данная таблица является основой для формирования системы (11). Например, имеем фрагмент дизъюнктивной нормальной формы функции D_3 (с учетом минимизации):

$$D_3 = z_1 \bar{T}_1 \bar{T}_2 \bar{x}_1 \bar{x}_2 \vee z_1 \bar{x}_4 \bar{x}_3 \vee \bar{z}_1 T_1 \bar{T}_2 \bar{T}_3 \bar{T}_4.$$

Таблица 1. Фрагмент МПСТ автомата Мура $U_2(\Gamma_1)$

| B_i | $K(B_i)$ | | | | | a_s | $K(a_s)$ | | | | X_h | Φ_h | h |
|-------|----------|-------|-------|-------|-------|----------|----------|-------|-------|-------|-----------------------|-------------------|-----|
| | z_1 | T_1 | T_2 | T_3 | T_4 | | T_1 | T_2 | T_3 | T_4 | | | |
| B_2 | 0 | 0 | 1 | * | * | a_{10} | 1 | 1 | 0 | 0 | X_1 | $D_1 D_2$ | 1 |
| | | | | | | a_{11} | 1 | 1 | 0 | 1 | $\bar{X}_1 X_2$ | $D_1 D_2 D_3$ | 2 |
| | | | | | | a_{12} | 1 | 1 | 1 | 1 | $\bar{X}_1 \bar{X}_2$ | $D_1 D_2 D_3 D_4$ | 3 |
| B_5 | 1 | * | * | * | * | a_2 | 0 | 1 | 0 | 0 | X_4 | D_2 | 4 |
| | | | | | | a_3 | 0 | 1 | 0 | 1 | $\bar{X}_4 X_3$ | $D_2 D_3$ | 5 |
| | | | | | | a_4 | 0 | 1 | 1 | 1 | $\bar{X}_4 \bar{X}_3$ | $D_2 D_3 D_4$ | 6 |
| B_6 | 0 | 1 | 0 | 0 | 0 | a_8 | 1 | 1 | 1 | 0 | X_5 | $D_1 D_2 D_3$ | 7 |
| | | | | | | a_9 | 1 | 0 | 1 | 1 | \bar{X}_5 | $D_1 D_3$ | 8 |

Отметим, что для автомата Мура $U_0(\Gamma_1)$, в котором нет оптимального кодирования состояний, число термов в системе (1) составляет $H_0(\Gamma_1) = 37$.

Вопросы реализации схем в базисе *PAL* и *EMB* достаточно освещены в литературе [1, 7] и выходят за рамки статьи.

Исследование эффективности предложенного метода

Для исследования использованы три принципа:

- переход от отдельных ГСА к классам ГСА, основанный на вероятностном подходе, предложенном в [11] и развитом в работе [8];
- переход от схемы на макроячейках *PAL* и блоках *EMB* к матричным схемам, предложенным в [3];
- переход от абсолютных оценок аппаратурных затрат к относительным оценкам для разных структур схемы автомата, что позволяет оценить общие тенденции, а не отдельные точки в пространстве решений.

На рис. 5 представлена матричная реализация МПА U_1 , где символ $\&$ означает конъюнктивную матрицу, а символ \vee – дизъюнктивную.

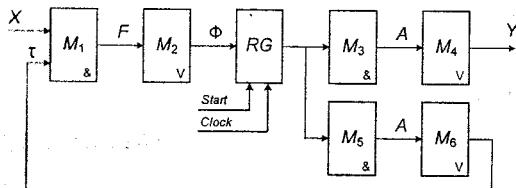


Рис. 5. Матричная реализация МПА Мура U_1

Здесь матрицы M_1 и M_2 образуют схему СС, число термов и переменных обратной связи которой совпадают с характеристиками эквивалентного автомата Мили; матрицы M_3 и M_4 образуют схему *CFMO*, выходы схемы M_3 соответствуют конъюнкциям $A_m(1, \dots, M)$, в свою очередь соответствующих кодам состояний автомата Мура; матрицы M_5 и M_6 образуют схему ТС. Площади $S(M_i)$ матриц $M_i (i = 1, \dots, 6)$ могут быть определены следующим образом:

$$\begin{aligned} S(M_1) &= 2(L + R_1)H_0; \quad S(M_2) = H_0R; \\ S(M_3) &= S(M_5) = 2R \cdot 2^R; \quad S(M_4) = 2^R \cdot N; \quad (14) \\ S(M_6) &= 2^R \cdot R_1. \end{aligned}$$

В данном случае эти величины определяются в условных единицах площади.

В работе [11] предложено оценивать классы ГСА параметром P_1 , равным доле операторных вершин ГСА. Используя этот параметр и результаты работы [8], можно найти следующие выражения для аргументов систем (14):

$$\begin{aligned} L &\approx 0,75 \cdot (1 - P_1)K; \\ R_1 &= \lceil \log_2 (3,55 + 0,3 \cdot P_1 \cdot K) \rceil; \\ H_0 &= 4,44 + P_1 \cdot K; \\ R &= \lceil \log_2 P_1 \cdot K \rceil, \end{aligned} \quad (15)$$

где K – число вершин ГСА. Введем коэффициент k_p , определяющий отношение одной условной единицы площади макроячейки *PAL* к соответствующему параметру *EMB*. Теперь площадь матричной реализации схемы МПА U_1 может быть выражена формулой

$$S(U_1) = k_p H_0 (2L + 2R_1 + R) + 2^R (4R + N + R_1). \quad (16)$$

С учетом формулы (15) выражение $S(U_1)$ может быть представлено как функции от аргументов K, P_1, k_p, N .

Аналогично может быть построена матричная схема МПА U_2 . В силу высокого коэффициента объединения *PAL* по входу будем считать, что наличие двух источников кода исходного состояния $a_m \in A$ не влияет на величину площади, занимаемой схемой СС, и эти площади для автоматов U_1 и U_2 одинаковы. Поскольку переменные $z_r \in Z$ формируются

на свободных выходах схемы *CMOS*, площади схем *CMOS* и *CFMO* также будем считать совпадающими. Таким образом, площадь матричной реализации схемы МПА U_2 можно выразить формулой

$$S(U_2) = k_p H_0 (2L + 2R_1 + R) + 2^R (2R + N). \quad (17)$$

С учетом формул (15) выражение $S(U_2)$ может быть представлено как функция от аргументов k_1, P_1, k_p, N .

Для определения эффективности предложенного метода необходимо найти область, где выполняется условие

$$f_1 = \frac{S(U_2)}{S(U_1)} < 1. \quad (18)$$

На рис. 6 и 7 представлены некоторые результаты исследований, при этом параметр K менялся в диапазоне от 100 до 1000, параметр $k_p = 0,2$, число микроопераций $N \in \{10, 50, 100\}$, вероятность $P_1 = (0,3; 0,7)$.

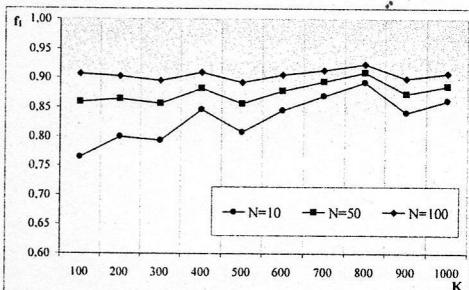


Рис. 6. Функция f_1 при $P_1 = 0,3, k_p = 0,2$

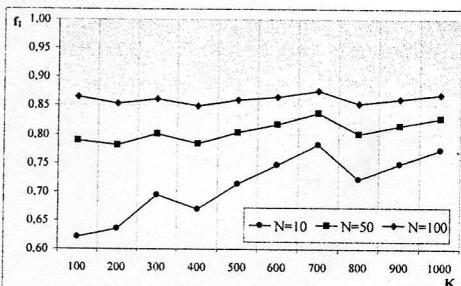


Рис. 7. Функция f_1 при $P_1 = 0,7, k_p = 0,2$

Как видно из графиков, предлагаемый метод всегда позволяет получить устройства с лучшими характеристиками, чем у автомата U_1 . При этом выигрыш увеличивается по мере роста доли операторных вершин ГСА (рост P_1) и уменьшения числа микроопераций и числа вершин. Максимальный выигрыш дос-

тигался для ГСА, имеющих около 100 вершин, и составлял 38% при $N = 10$ и $P_1 = 0,7$. Кроме того, выигрыш увеличивается по мере уменьшения параметра k_p , однако эти графики не показаны.

Заключение. Предложенный метод позволяет уменьшить аппаратурные затраты в схеме автомата Мура, реализуемого в базисе *CPLD*, по сравнению с МПА U_1 , включающим в себя преобразователь ТС кодов псевдоэквивалентных состояний в коды классов псевдоэквивалентных состояний. При выполнении условия (10) отпадает необходимость в использовании ТС, что сокращает число блоков *EMB* по сравнению с МПА U_1 .

Научная новизна предложенного метода заключается в использовании особенностей автомата Мура (наличие классов псевдоэквивалентных состояний) и элементного базиса (высокий коэффициент объединения по входу) для оптимизации числа макроячеек *PAL* в логической схеме автомата. Практическая значимость метода заключается в уменьшении площади кристалла *SoC*, занимаемой комбинационной схемой МПА, что позволяет получить схемы меньшей стоимости, чем известные из литературы аналоги.

Исследования показали, что при выполнении условия (10) автомат $U_2(\Gamma)$ всегда имеет меньшие аппаратурные затраты, чем эквивалентный МПА $U_1(\Gamma)$. Максимальный выигрыш может достигать 38%. Кроме того, автоматы $U_1(\Gamma)$ и $U_2(\Gamma)$ имеют одинаковое быстродействие, т.е. выигрыш по аппаратуре не приводит к потере производительности.

1. Соловьев В.В. Проектирование цифровых схем на основе программируемых логических интегральных схем. – М.: Горячая линия-ТЕЛЕКОМ, 2001. – 636 с.
2. Баркалов А.А., Палагин А.В. Синтез микропрограммных устройств управления. – К.: Ин-т кибернетики НАН Украины, 1997. – 136 с.
3. Baranov S. Logic Synthesis for Control Automata. – Kluwer Acad. Publ., 1994. – 312 p.
4. Maxfield C. The Design Warriors Guide to FPGAs. – Elsevier, 2004. – 541 p.
5. Грушницкий Р.И., Мурсаев А.Х., Угрюмов Е.П. Проектирование систем с использованием микросхем программируемой логики. – СПб: БХВ – Петербург, 2002. – 608 с.
6. Barkalov A., Wegrzyn W. Design of Control Units with Programmable Logic. – Zielona Gora: University of Zielona Gora Press, 2006. – 150 p.
7. Kania D. Synteza logiczna przeznaczona dla matrycowych struktur programowalnych typu PAL. – Zeszyty naukowe Politechniki Śląskiej, Gliwice, 2004. – 240 p.

Окончание на стр. 92

подсистемы прогнозирования денежных ресурсов и поддержки принятия решений.

1. *Деньги. Кредит. Банки: Учебник для вузов / Под ред. Жукова Е.Ф. – М.: ЮНИТИ-ДАНА, 2001. – 622 с.*
2. *Васюренко О.В. Банківський менеджмент: Навч. посібник. – К.: Академія, 2001. – 320 с.*
3. *Вісник Національного банку України. – 2007. – № 12.*
4. *Завадська Д. Оптимізація кредитно-депозитної стратегії комерційного банку // Банківська справа. – 2004. – № 3. – С. 87–91.*
5. *Дмитрієва О.А. Оптимізація депозитної діяльності комерційного банку // Там же. – 2004. – № 5. – С. 138–144.*
6. *Джулакідзе К.Ю., Невмержицький В.В. Аналіз кредитно-інвестиційного портфеля банку // Там же. – 2005. – № 3. – С. 138–144.*

8. *Баркалов А.А. Синтез устройств управления на программируемых логических устройствах. – Донецк: ДНТУ, 2002. – 262 с.*
9. *DeMicheli G. Synthesis and Optimization of Digital Circuits. – McGraw-Hill, 1994. – 636 p.*
10. *Баркалов А.А. Принципы оптимизации логической схемы микропрограммного автомата Мура // Кибернетика и системный анализ. – 1998. – № 1. – С. 65–72.*

6. *Шевелёв А.Н., Кутейба М. Формализация медицинского документа // Сб. докл. и тез. III межд. конф. «Информационные технологии и кибернетика на службе здравоохранения», Днепропетровск, 15 июня 2005 г. – Днепропетровск.: Приднепровск. научн. центр НАН и МОН Украины, 2005. – С. 67–71.*
7. *Шевелёв А.Н., Макарова Е.А., Дынник О.Б. Клиническая информатика и формализация в нейросонографии // Новые медицинские технологии. – 2002. – № 5. – С. 40–44.*
8. *Шевелёв А.Н., Макарова Е.А. Информационная поддержка стандартов диагностики и протоколов исследований в клинической нейросонографии // Современная педиатрия. – 2007. – № 14. – С. 188–189.*
9. *Шевелёв А.Н., Ненашева Л.В. Пути оптимизации ведения баз данных медицинского профиля // Кибернетика и вычислительная техника. – 2005. – 145. – С. 104–110.*
10. *Шевелёв А.Н., Маресова Т.А. Применение кроссплатформенного подхода при построении пользовательского интерфейса медицинских информационных систем // Там же. – 2006. – 149. – С. 14–22.*

7. *Абламонов С. Научное управление активами коммерческого банка // Банковские технологии. – 2004. – № 7. – С. 30–32.*
8. *Енгалычев А. Методы анализа стоимостной структуры банковского баланса // Там же. – 2004. – № 10. – С. 31–35.*
9. *Костина Н., Алексеев А.А. Финансовое прогнозирование в экономических системах. – М.: ЮНИТИ-ДАНА. – 2002. – 285 с..*
10. *Костина Н. Моделирование процентного риска при управлении активами и пассивами // Банковские технологии, 2006. – № 2. – С. 56–59.*

Поступила 22.03.2006
Тел. для справок: (044) 526-0009 (Киев)
© Е.В. Драчко-Ермоленко, 2008

Окончание статьи А.А Баркалова и др.

11. *Новиков Г.И. Оценка эффективности параллельной выборки микрокоманд // Изв. вузов СССР. Приборостроение. – 1974. – № 2. – С. 71–73.*

Поступила 15.02.2007
Тел. для справок: +38-62-3010-735 (Донецк)
E-mail: A.Barkalov@iie.uz.zgora.pl, s.solos@gmail.com
© А.А. Баркалов, С.А. Цололо, 2008

Окончание статьи Л.М Козака и др.

11. *Шевелёв А.Н. Недорогие методы передачи медицинских данных // Сб. докл. и тез. III межд. конф. «Информационные технологии и кибернетика на службе здравоохранения», Днепропетровск, 15 июня 2005 г. – Днепропетровск.: Приднепровск. научн. центр НАН и МОН Украины, 2005. – С. 64–66.*
12. *Шевелёв А.Н., Коваленко А.С., Козак Л.М. Основные требования к программно-аппаратным средам цифровой обработки медицинских сигналов // Форум з міжнародною участю «Інформаційні технології в охороні здоров'я та практичній медицині», Київ, 31 берез. 2006 р. – Київ. мед. акад. післядипл. Освіти. – С. 78–79.*
13. *Шевелёв А.Н., Козак Л.М., Коваленко А.С. Интеллектуальный информационный узел как базовый элемент единого медицинского информационного пространства // Укр. ж. мед. техніки і технологій. – 2006. – № 4. – С.40–45.*

Поступила 28.11.2007
Тел. для справок: (044) 503-9562 (Киев)
© А.Н. Шевелёв, Л.М. Козак, 2008