

СИГНАТУРНЫЙ АНАЛИЗАТОР

Тарасенко А.Н., Дяченко О.Н.

А.С. 1737452 СССР, МКИ⁵ G06F 11/00. Сигнатурный анализатор/
А.Н.Тарасенко, О.Н.Дяченко (СССР) № 4744428/24; Оpubл. 30.05.92.Бюл.№
20



СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

ГОСУДАРСТВЕННЫЙ КОМИТЕТ
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ
ПРИ ГКНТ СССР

(19) SU (11) 1737452 A2

(51)5 G 06 F 11/00

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

1

(61) 1383363
(21) 4744428/24
(22) 02.10.89
(46) 30.05.92. Бюл. № 20
(71) Донецкий политехнический институт
(72) А.Н.Тарасенко и О.Н.Дяченко
(53) 681.326.7(088.8)
(56) Авторское свидетельство СССР
№ 1393363, кл. G 06 F 11/00, 1986.

2

(54) СИГНАТУРНЫЙ АНАЛИЗАТОР
(57) Изобретение относится к цифровой вычислительной технике и может быть использовано для контроля и диагностики логических блоков. Цель изобретения – повышение достоверности контроля. Анализатор содержит два формирователя сигнатур, два блока хранения эталонных сигнатур, два счетчика, блок индикации, два элемента И, элемент И-НЕ, индикатор. Анализатор позволяет обнаружить номер ошибочного бита в контролируемой последовательности либо выявить факт наличия кратных ошибок. 1 ил.

Изобретение относится к цифровой вычислительной технике и может быть использовано для контроля и диагностики логических блоков.

Цель изобретения – повышение достоверности контроля.

На чертеже представлена структурная схема сигнатурного анализатора.

Анализатор содержит первый 1 и второй 2 формирователи сигнатур, первый 3 и второй 4 блоки хранения эталонных сигнатур, первый 5 и второй 6 счетчики, блок 7 индикации, первый 8 и второй 9 элементы ИЛИ, элемент И-НЕ 10, первый 11 и второй 12 элементы И, синхровход 13, информационный вход 14, вход 15 сброса, вход 16 "Пуск", входы 17-0, ..., 17-k начальной установки и индикатор 18.

Анализатор работает следующим образом.

По внешнему управляющему сигналу "Сброс" все разряды первого 1 и второго 2 формирователей сигнатур устанавливаются в "0". По внешнему управляющему сигналу

"Пуск" первый счетчик 5 устанавливается в состояние 00, ..., 01, т.е. младший разряд первого счетчика 5 устанавливается в "1", остальные разряды – в "0", эталонная сигнатура с выходом первого блока 3 хранения эталонных сигнатур заносится в первый формирователь 1 сигнатур, эталонная сигнатура с выходов второго блока 4 хранения эталонных сигнатур заносится во второй формирователь 2 сигнатур и с входов начальной установки анализатора 17-0, ..., 17-k во второй счетчик 6 заносится двоичный код числа N - 1, где N – длина исследуемой последовательности.

Первый и второй формирователи сигнатур представляют собой регистры сдвига с линейными обратными связями. Обратные связи должны соответствовать ненулевым коэффициентам образующих полиномов. Оба образующих полинома должны быть примитивными, кроме того, они должны быть отличными друг от друга. Например, если для первого формирователя сигнатур выбран примитивный образующий пол-

(19) SU (11) 1737452 A2

инном, то для второго формирователя сигнатур может быть принят режущий полином, двойственный (обратный) выбранному. Эталонные сигнатуры для обоих формирователей сигнатур должны быть рассчитаны для длины $2^k - 1$, независимо от длины N (k – разрядность формирователей сигнатур).

По сигналу "Пуск" на инверсном выходе старшего разряда второго счетчика 6 появляется "1" (это следует из того, что $N < 2^k - 1$), которая позволяет пропускать синхроимпульсы с выхода элемента И-НЕ 10 через элемент И 12 на вычитающий вход второго счетчика 6, а также разрешает прохождение исследуемой последовательности с информационного входа 14 анализатора через первый элемент И 11 на информационные входы первого 1 и второго 2 формирователей сигнатур. Кроме того, так как первый счетчик 5 установлен в состояние 00.....01, на инверсном выходе его старшего разряда, который соединен с одним из входов первого элемента ИЛИ 8, появляется "1". Следовательно, на выходе первого элемента ИЛИ 8 также устанавливается "1", которая пропускает через элемент И-НЕ 10 синхроимпульсы с синхровхода 13 анализатора на счетный вход первого счетчика 5 и синхровходы первого 1 и второго 2 формирователей сигнатур и первый вход элемента И 12. Таким образом, исследуемая последовательность сворачивается в первую сигнатуру на первом 1 формирователе сигнатур и во вторую сигнатуру на втором 2 формирователе сигнатур. Количество разрядов формирователей сигнатур k выбирается таким, чтобы выполнялось условие $N < 2^k - 1$, где N – длина исследуемой последовательности, поступающей на информационный вход 14 сигнатурного анализатора. Первый счетчик 5 – суммирующий ($k + 1$)-разрядный, второй счетчик 6 – вычитающий ($k + 1$)-разрядный. Первый 1 и второй 2 формирователи сигнатур, первый 5 и второй 6 счетчики срабатывают по спаду синхроимпульсов, поступающих на синхровход 13 анализатора.

Через N тактов согласно принципу суперпозиции в первом 1 и втором 2 формирователях сигнатур получается первая и вторая сигнатуры ошибок. При этом на инверсном выходе старшего разряда второго счетчика 6 появляется "0", который прекращает прохождение синхроимпульсов на вычитающий вход второго счетчика 6, а также запрещает поступление исследуемой последовательности на информационные входы первого 1 и второго 2 формирователей сигнатур. Однако на синхровходы пер-

вого 1 и второго 2 формирователей сигнатур продолжают поступать синхроимпульсы и первый счетчик 5 продолжает считать синхроимпульсы до тех пор, пока во всех разрядах, кроме первого, первого формирователя 1 сигнатур и на инверсном выходе старшего разряда первого счетчика 5 не появятся "0". В этом случае на выходе первого элемента ИЛИ 8 имеется "0", который прекращает прохождение через элемент И-НЕ 10 синхроимпульсов с синхровхода 13 анализатора.

В случае отсутствия ошибки (вектор ошибки равен нулю) первый счетчик 5 прекращает изменять свое состояние тогда, когда на инверсном выходе старшего разряда первого счетчика 5 появляется "0". При этом в остальных разрядах первого счетчика 5 находятся нули. Кроме того, на выходе второго элемента ИЛИ 9 также имеется "0". Таким образом, индикация всех нулей в блоках 7 и 18 означает отсутствие ошибок.

В случае одиночной ошибки вектор ошибки не равен нулю.

Так как образующие полиномы выбираются примитивными, то оба сигнатурных регистра в режиме генерации формируют предельное число комбинаций $M = 2^k - 1$. Дальнейшие рассуждения верны для обоих формирователей сигнатур, поэтому в описании рассмотрен только один из них. Используя принцип суперпозиции, формирование сигнатуры ошибки можно рассматривать независимо от входной последовательности (ее правильных битов). Если ошибка была на i -м такте последовательности, то при формировании сигнатуры ошибки (N тактов) и дальнейшем генерировании сигнатур (от N -го такта до такта с номером 2^k) сигнатурный регистр последовательно принимает $2^k - i$ состояний, отличных друг от друга. При этом комбинация 10.....00 не учитывается, так как она будет учтена на последнем такте работы анализатора. Эти комбинации имеют период $M = 2^k - 1$ и начинают повторяться в определенной последовательности друг за другом. Учитывая, что сигнатура ошибки на i -м такте имеет вид 100.....00, генерация сигнатур продолжается далее до такта, на котором первый формирователь 1 сигнатур устанавливается в состояние 100.....00 и одновременно производится подсчет тактов, количество которых равно количеству оставшихся из предельного числа отличных друг от друга комбинаций:

$$M - (2^k - i) - (2^k - 1) - (2^k - 1) = i - 1.$$

Учитывая это обстоятельство, первый счетчик 5 перед запуском анализатора устанавливается в начальное состояние 00.....01.

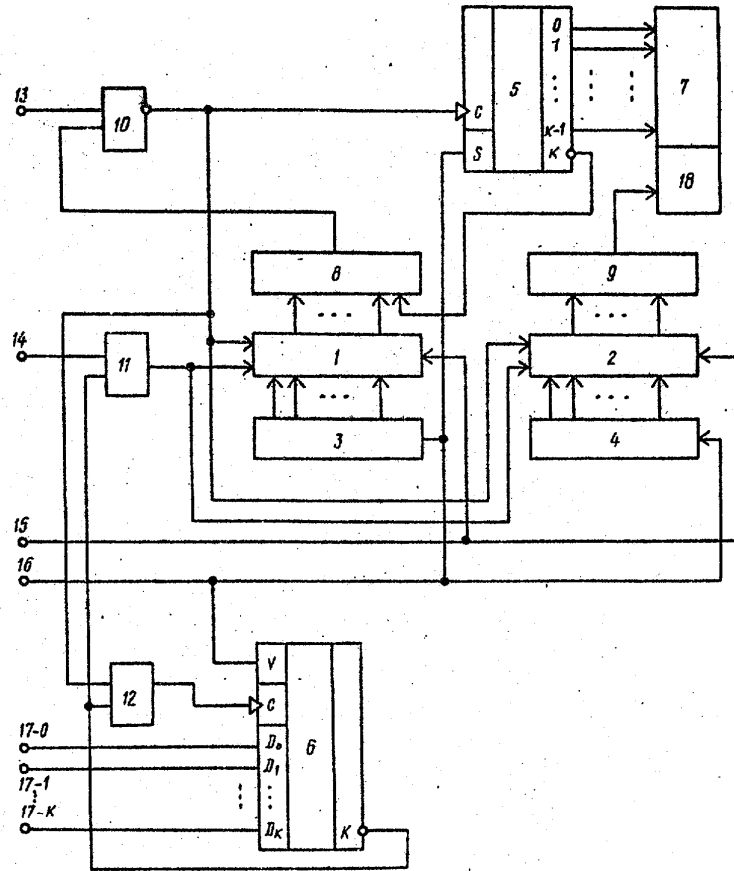
Так как все изложенное выполняется и для второго формирователя 2 сигнатур, то после остановки первого формирователя 1 сигнатур в случае однобитовой ошибки во втором формирователе 2 сигнатур имеется также комбинация 100.....00, а следовательно, на выходе второго элемента ИЛИ 9 устанавливается уровень "0".

Таким образом, состояние разрядов первого счетчика 5, кроме старшего, в конце работы анализатора равно *i* и индицируется на блоке 7. При этом нулевое состояние выхода второго элемента ИЛИ 9 является признаком наличия в последовательности только одного ошибочного бита и отображается на индикаторе 18.

В случае наличия в последовательности более одного ошибочного бита после остановки первого формирователя 1 сигнатур во втором формирователе 2 сигнатур имеется комбинация, отличная от 100.....00 и 000.....00 (вероятность обратного очень мала), а следовательно, на выходе второго элемента ИЛИ 9 устанавливается уровень "1".

Ф о р м у л а и з о б р е т е н и я

Сигнатурный анализатор по авт. св. № 1383363, о т л и ч а ю щ и й с я тем, что, с целью повышения достоверности контроля, он содержит второй формирователь сигнатур, второй блок хранения эталонных сигнатур, индикатор и второй элемент ИЛИ, причем вход сброса второго формирователя сигнатур подключен к входу сброса анализатора, вход считывания второго блока хранения эталонных сигнатур подключен к входу "Пуск" анализатора, синхровход второго формирователя сигнатур подключен к выходу элемента И-НЕ, информационный вход второго формирователя сигнатур подключен к выходу первого элемента И, группа информационных выходов второго блока хранения эталонных сигнатур соединена с группой входов начальной установки второго формирователя сигнатур, входы второго элемента ИЛИ соединены с выходами всех разрядов, кроме первого второго формирователя сигнатур, выход второго элемента ИЛИ подключен к входу индикатора.



Составитель М. Иванов
 Редактор Л. Пчолинская Техред М. Моргентал Корректор М. Демчик

Заказ 1892 Тираж Подписное
 ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР
 113035, Москва, Ж-35, Раушская наб., 4/5

Производственно-издательский комбинат "Патент", г. Ужгород, ул. Гагарина, 101

Ссылки

1. А.С. 1311011 СССР, МКИ⁴ H03K 13/00, G06F 11/00. Логический анализатор / О.Н.Дяченко (СССР) № 4016159/24-24; Оpubл. 15.05.87.- Бюл. № 18.

2. А.С. 1336010 СССР, МКИ⁴ G06F 11/16. Многовходовый сигнатурный анализатор /А.Н.Тарасенко, Г.М.Львов, О.Н.Дяченко, А.И.Уткин, А.А.Коновалов, Н.Л.Антипова (СССР) № 4053868/24-24; Оpubл. 07.09.87. - Бюл. № 33.

3. А.С. 1383363 СССР, МКИ⁴ G06F 11/00. Сигнатурный анализатор / А.Н.Тарасенко, Г.М.Львов, О.Н.Дяченко, А.И.Уткин, Н.Л.Антипова (СССР) № 4158907/24-24; Оpubл. 23.03.88.- Бюл. № 11.

4. А.С. 1430956 СССР, МКИ⁴ G06F 11/16. Многоканальный сигнатурный анализатор /А.Н.Тарасенко, Г.М.Львов, О.Н.Дяченко, А.И.Уткин, Н.Л.Антипова, Г.В.Кунашев (СССР) № 4236241/24-24; Оpubл. 15.10.88.- Бюл. № 38.

5. А.С. 1552184 СССР, МКИ⁵ G06F 11/00. Устройство для контроля цифровых узлов /А.Н.Тарасенко, О.Н.Дяченко, В.К.Майдыковский, Н.А.Зосимова (СССР) № 4462267/24-24; Оpubл. 23.03.90.- Бюл. № 11.

6. А.С. 1649558 СССР, МКИ⁵ G06F 13/00, 11/00. Устройство для сопряжения абонента с общей магистралью /О.Н.Дяченко, Я.В.Юхновецкий, В.Н.Гавриш (СССР) № 4686956/24; Оpubл. 15.05.91.- Бюл. № 18.

7. А.С. 1645958 СССР, МКИ⁵ G06F 11/00. Устройство для контроля цифровых узлов /А.Н.Тарасенко, О.Н.Дяченко, И.Н.Шаталов, А.И.Дойных, Н.А.Зосимова, А.В.Анцыгин (СССР) № 4677075/24, 4462267/24; Оpubл. 30.04.91.- Бюл. № 16.

8. А.С. 1737452 СССР, МКИ⁵ G06F 11/00. Сигнатурный анализатор/ А.Н.Тарасенко, О.Н.Дяченко (СССР) № 4744428/24; Оpubл. 30.05.92.Бюл.№ 20.

9. [А.С. 1797118 СССР, МКИ⁵ G06F 11/00. Многоканальный сигнатурный анализатор/ О.Н.Дяченко, А.П.Журавель \(СССР\) № 4752972/24; Оpubл. 23.02.93.- Бюл. № 7.](#)

10. [А.С. 1829035 СССР, МКИ⁵ G06F 11/00. Сигнатурно-синдромный анализатор/ О.Н.Дяченко \(СССР\) № 4864016/24; Оpubл. 23.07.93.Бюл. № 27.](#)

11. [А.С. 1837291 СССР, МКИ⁵ G06F 11/00. Многоканальный сигнатурный анализатор/ О.Н.Дяченко \(СССР\) № 4767976/24; Оpubл. 30.08.93.- Бюл. № 32.](#)

1. Патент України № 6840, МКИ⁵ G 06 F 11/00. Сигнатурно-синдромний аналізатор/ О.М.Дяченко (Україна); Оpubл. 31.03.95.- Бюл. №1.

2. Патент України № 6922, МКИ⁵ G 06 F 11/00. Багатоканальний сигнатурний аналізатор/ О.М.Дяченко, О.П.Журавель (Україна); Оpubл. 31.03.95.- Бюл. №1.

3. Патент України № 6877, МКИ⁵ G 06 F 11/00. Багатоканальний сигнатурний аналізатор/ О.М.Дяченко, (Україна); Оpubл. 31.03.95.- Бюл. №1.