

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ДЕРЖАВНИЙ УНІВЕРСИТЕТ ІНФОРМАТИКИ І ШТУЧНОГО ІНТЕЛЕКТУ

УПРАВЛІННЯ У СПРАВАХ СІМ'Ї, МОЛОДІ ТА
МІЖНАРОДНИХ ЗВ'ЯЗКІВ ДОНЕЦЬКОЇ МІСЬКОЇ РАДИ

II МІЖНАРОДНА НАУКОВО-ПРАКТИЧНА
КОНФЕРЕНЦІЯ
МОЛОДИХ УЧЕНИХ, АСПІРАНТІВ, СТУДЕНТІВ
«СУЧАСНА ІНФОРМАЦІЙНА УКРАЇНА:
ІНФОРМАТИКА, ЕКОНОМІКА, ФІЛОСОФІЯ»

Донецьк, 13 - 14 травня 2008



Тиждень студентської науки в Донецьку



МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ДЕРЖАВНИЙ УНІВЕРСИТЕТ ІНФОРМАТИКИ
І ШТУЧНОГО ІНТЕЛЕКТУ
УПРАВЛІННЯ У СПРАВАХ СІМ'Ї, МОЛОДІ ТА
МІЖНАРОДНИХ ЗВ'ЯЗКІВ
ДОНЕЦЬКОЇ МІСЬКОЇ РАДИ

**«СУЧАСНА ІНФОРМАЦІЙНА УКРАЇНА:
ІНФОРМАТИКА, ЕКОНОМІКА,
ФІЛОСОФІЯ»**

II МІЖНАРОДНА НАУКОВО-ПРАКТИЧНА
КОНФЕРЕНЦІЯ МОЛОДИХ УЧЕНИХ, АСПРАНТІВ,
СТУДЕНТІВ
(13 - 14 ТРАВНЯ 2008 року)

Конференція присвячена 90-річчю заснування НАН України

Матеріали доповідей

Том I

Донецьк, 2008

УДК [«722» 007(477):004+330+1]
ББК 004Уд(иУкр).Ю3(иУкр).

Редакційна колегія: Міненко О.С. к.ф.-м.н., доцент (голова); Качур І.В. к.б.н., доцент (співголова); Берегових Ю.В. к.т.н., доцент; Білокобильський О.В. к.філос.н., доцент; Кондаурова І.О. к.е.н., доцент; Костенко Н.В. к.е.н., доцент; Кравченко М.І. к.е.н., доцент; Мурашко В.В., к.е.н., доцент; Ольшевський А.І.

Укладачі: Берегових Ю.В, к.т.н., доцент; Калмикова Н.М.; Луковенко І.Г. к.і.н.; Малащук Є.В.; Страшной О.П.; Карпова Н.О.; Реммер С.А., к.філолог.н. доцент, Чепурко В.А.

Рекомендовано до друку Вченою радою Державного
університету інформатики і штучного інтелекту
(22.04.08, протокол № 9)

**«Сучасна інформаційна Україна: інформатика,
економіка, філософія»: матеріали доповідей конференції,
13 - 14 травня 2008 року, Донецьк, 2008. Т. 1. – 305 с.**

Матеріали наукових доповідей присвячені актуальним проблемам сьогодення, стосуються розвитку найважливіших для держави галузей – інформаційних технологій, робототехніки, штучного інтелекту, математичних методів, застосування інформаційних технологій в економіці, філософським і релігійнознавчим аспектам науки, новим напрямкам розвитку соціальної роботи і вирішенню соціальних питань.

Автори опублікованих матеріалів несуть повну відповідальність за підбір фактів, цитат, економіко-статистичних даних. Редакційна колегія залишає право скорочувати та редагувати подані матеріали.



та студентів
науки та
науковий
студентсько
Я в
бажання оп
досвіду для
закладів міс
Бажа
наукових г
практичн

3. Юдковский Э. «Искусственный интеллект как позитивный и негативный фактор глобального риска». – Сборник «Риски глобальной катастрофы», Оксфорд, 2007. русский перевод: <http://www.proza.ru/texts/2007/03/22-285.html>

4. Математическая энциклопедия (в 5-ти томах), 1980-е гг. // Общие и специальные справочники по математике на EqWorld.

5. А.Б. Сосинский «Теорема Геделя», летняя школа «Современная математика», Дубна, 2006.

6. Академик Ю.Л. Ершов «Доказательность в математике». программа А. Гордона от 16 июня 2003 года.

*д.т.н. Баркалов А.А., к.т.н. Бабаков Р.М.
Университет Зеленогурский (Польша),
Государственный университет
информатики и искусственного интеллекта*

Современные средства моделирования цифровых управляющих систем

Одним из элементов любой цифровой вычислительной системы является устройство управления (УУ), технические характеристики которого во многом определяют характеристики системы в целом [1, 2]. В настоящее время известно множество структурных модификаций УУ, как, например, управляющие автоматы Мили, Мура, композиционные микропрограммные устройства управления и др. [1-4]. Высокая сложность современных алгоритмов управления, реализуемых на данных УУ, требует разработки формализуемых методов их проектирования. В данном аспекте актуальной задачей для промышленности средств вычислительной техники является автоматизация проектирования УУ.

В настоящей работе рассматривается современный подход к моделированию логических схем УУ, совмещающий в себе

возможности авто
программируемых

Построение
цели:

1. Подтвер
ждения их логичес
моделирования ци

2. Получе
быстродействия и
базисе программ

за счет средств
размещение логич

3. Возмо
бинарных прошир
за счет средств с
результатом их ис

Одним из в
логической части
является язык опи

цифровых устр
широко рассмо
поддерживается

имплементации.
В качестве
настоящей работ

ALDEC (на се
интегрированной
включает работ

Verilog компи
модули отладки
моделирования

В качестве
пакет Xilinx, од
использование
не должно св
аппаратное

возможности автоматизированного проектирования УУ в базе программируемых логических интегральных схем.

Построение моделей структур УУ преследует следующие цели:

1. Подтверждение корректности структур УУ с точки зрения их логической организации. Достигается за счет средств моделирования цифровых схем.

2. Получение для структур УУ числовых характеристик быстродействия и аппаратурных затрат при реализации их в базе программируемых БИС типа FPGA и CPLD. Достигается за счет средств синтеза и имплементации, выполняющих размещение логической схемы устройства на кристалле ПЛИС.

3. Возможность получения для разработанных структур бинарных прошивок для синтеза в FPGA или CPLD. Достигается за счет средств синтеза и имплементации и является конечным результатом их использования.

Одним из наиболее формализованных средств описания логической части структур цифровых автоматов на сегодня является язык описания аппаратуры VHDL [5]. Вопросы синтеза цифровых устройств с использованием VHDL достаточно широко рассмотрены в литературе [5-7], а сам язык поддерживается большинством пакетов синтеза и имплементации.

В качестве программной среды моделирования в настоящей работе использован пакет Active-VHDL компании ALDEC (на сегодня последняя версия пакета – 7.2). Являясь интегрированной средой моделирования, Active-VHDL включает различные программы для ввода проектов, VHDL и Verilog компиляторы, единое ядро моделирования, программные модули отладки, графический и текстовый вывод результатов моделирования, различные вспомогательные инструменты.

В качестве средства синтеза и имплементации удобен пакет Xilinx ISE 9.2 фирмы Xilinx. Отметим, что допустимо использование и других пакетов синтеза и имплементации, что не должно оказывать принципиального влияния на особенности аппаратного описания структур. Как правило, каждая фирма-

производитель ПЛИС предлагает собственные программные средства проектирования, ориентированные на соответствующие серии микросхем.

VHDL-модель каждой структуры условимся представлять в виде синтезируемой и моделирующей частей.

Синтезируемая часть представляет собой структурное VHDL-описание структуры автомата, использующее операторы из синтезируемого подмножества VHDL [5]. Верхний уровень описания имеет интерфейс, включающий входные и выходные сигналы. Наличие данного интерфейса позволяет:

– тестировать логику работы устройства с помощью моделирующей части;

– синтезировать данное описание в базе ПЛИС и получить готовое к работе устройство;

– использовать данное описание как синтезируемый элемент иерархии более общего устройства (например, совместно с операционным автоматом).

Моделирующая часть описывается на языке VHDL поведенческим стилем и предназначена для тестирования логической схемы модели автомата. В состав моделирующей части входят узлы, которые не синтезируются внутри ПЛИС и являются внешними устройствами (внешняя память, генератор синхронизации, триггеры сброса, схема останова и пр.). Отметим, в общем случае каждая структура УУ имеет свой набор несинтезируемых узлов.

Построение VHDL-моделей структур УУ является сложной задачей. Для каждого реализуемого алгоритма управления должен быть выполнен предварительный синтез логической схемы, определены разрядности компонентов, после чего следует разработка эквивалентного VHDL-описания схемы. Основной задачей, стоящей в настоящее время перед авторами данной работы, является разработка методов и средств автоматизированного проектирования УУ с использованием VHDL-описаний структур как промежуточного этапа данного процесса. Решение данной задачи позволит для заданного

алгоритма управл.
точки зрения аппа

Литература:

1. Глушков Б.
Физматгиз, 1962.

2. Баркалов.
устройств управл.
Украины, 1997. -

3. Баркалов.
структурного син
... докт. тех. наук:

4. Баркалов
программируемы:
2002. - 262 с.

5. Поляков
проектировании
- 320 с.

6. Грушвиц
Проектирование
логики. - СПб., Б.

7. В.Ю. Зот.
основе ПЛИС ф
Горячая Линия -

A computer
and infect a com
[1]. The term "vi

алгоритма управления определять структуру, оптимальную с точки зрения аппаратурных затрат и быстродействия.

Литература:

1. Глушков В.М. Синтез цифровых автоматов. - М.: Физматгиз, 1962. - 476 с.

2. Баркалов А.А., Палагин А.В. Синтез микропрограммных устройств управления. - Киев: Институт кибернетики НАН Украины, 1997. - 135 с.

3. Баркалов А.А. Разработка формализованных методов структурного синтеза композиционных автоматов. Диссертация ... докт. тех. наук: 05.13.08. - Донецк: ДонГТУ, 1994. - 301 с.

4. Баркалов А.А. Синтез устройств управления на программируемых логических устройствах. - Донецк: ДонНТУ, 2002. - 262 с.

5. Поляков А.К. Языки VHDL и VERILOG в проектировании цифровой аппаратуры. - М.: Солон-Пресс, 2003. - 320 с.

6. Грушвицкий Р.И., Мурсаев А.Х., Угрюмов Е.П. Проектирование систем на микросхемах программируемой логики. - СПб., БХВ-Петербург, 2002. - 608 с.

7. В.Ю. Зотов. Проектирование цифровых устройств на основе ПЛИС фирмы XILINX в САПР WebPACK ISE. - М.: Горячая Линия - Телеком, 2003. - 624 с.

Бинчуков А.А.

Научный руководитель

викладач Ключко І.А.

Государственный университет

информатики и искусственного интеллекта

Computer viruses

A computer virus is a computer program that can copy itself and infect a computer without permission or knowledge of the user [1]. The term "virus" is also commonly used, albeit erroneously, to

Наукове видання

**„СУЧАСНА ІНФОРМАЦІЙНА УКРАЇНА:
ІНФОРМАТИКА, ЕКОНОМІКА, ФІЛОСОФІЯ”**

**II МІЖНАРОДНА НАУКОВО-ПРАКТИЧНА КОНФЕРЕНЦІЯ
МОЛОДИХ УЧЕНИХ, АСПІРАНТІВ, СТУДЕНТІВ**

МАТЕРІАЛИ ДОПОВІДЕЙ

Том I

Донецьк, 13 - 14 травня 2008 року

Матеріали доведено мовою оригіналу

Матеріали, що публікуються, відображають точку зору авторів,
яка може не збігатися з думкою редколегії збірника.

При цитуванні або частковому використанні тексту публікацій
посилається на збірник обов'язково.

Підписано до друку 08.05.2008.	Формат 60x84 ¹ / ₁₆	Папір офсетний.
Різографічний друк.	Ум.-др. арк. 16,9.	Ум.фарб.-відб. 17,1.
Облік.-вид. арк. 17,5.	Тираж 60 прим.	Замовл. № 0805.

**Державний університет інформатики
і штучного інтелекту**

Друк з оригінал-макету МПП «ВИК»
Свідоцтво про реєстрацію ДК № 382 від 26.03.2001 р.
83059, г. Донецьк, вул. Разенкова, 12/7, тел. (062) 381-70-87.

достатній мірі одвічна проблема ринкової економіки – тобто її нестабільність.

Література:

1. Павлов Р.А. Методика ранньої діагностики банкрутства банківських установ України з використанням карт Кахонена//Актуальні проблеми економіки. - 2007. - № 2. - С.152

2. Кісельова О.М., Протоманова О., Бойцун Н.Є Прогнозування економічних та фінансових процесів на основі нейронечітких технологій (експорт товарів; кредитний ризик)//Фінанси України. - 2005. - № 5. - С.79

3. Дун И. Как живут нейросети в России http://www.pcweek.ru/themes/detail.php?ID=47817phrase_id=44.

4. Масалович А. Нейронная сеть в арсенале банкира//Банковский менеджмент. - 2005. - № 5. - С.57

5. Банковское дело: современная система кредитования учебное пособие / Лаврушин О.И., Афанасьева О.Н., Корниенко С.Л.; под ред. засл. деят. науки РФ, д-ра экон. наук проф. Лаврушина О.И. – 3-е изд., доп. – М.: КНОРУС; 2007 – 264 С.

Николаенко Д.В.

Научный руководитель

к.т.н., доц. Бабаков Р.М.

*Донецкий национальный
технический университет*

Государственный университет

информатики и искусственного интеллекта

Оптимизация композиционных микропрограммных устройств управления с разделением кодов

Одним из элементов любой цифровой вычислительной системы является устройство управления (УУ), технические характеристики которого во многом определяют характеристики

системы в целом, позволяет расширить возможности системы и является основой промышленности.

Устройство композиционного (КМУУ) с разделением кодов является одним из лучших подходов к управлению, и как следствие, КМУУ без разделения кодов приводит к увеличению уровня надежности, значит, не снижает надежности.

Пусть вычислительная система управляется операционным ав

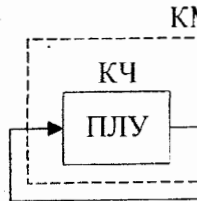


Рисунок 1

Здесь комбинированный автомат (ОА) реагирует на управляющие команды. Управляющая панель обеспечивает относительную стоимость по сравнению с другими.

Длительность выполнения операции превышает 10 нс, что является достаточной для реализации сложных алгоритмов [3, 4] [6, 7]. Таким образом, вычислительной

системы в целом [1, 2]. Увеличение быстродействия УУ позволяет расширить область применения вычислительной системы и является актуальной научно-технической задачей для промышленности средств вычислительной техники.

Устройство управления может быть реализовано в виде композиционного микропрограммного устройства управления (КМУУ) с разделением кодов [2-4]. Преимуществом данного подхода является уменьшение числа выходов схемы адресации, и как следствие, уменьшение стоимости схемы по сравнению с КМУУ без разделения кодов. Важным является и то, что разделение кодов в структуре КМУУ не предполагает увеличение уровней преобразования логических сигналов, а значит, не снижает быстродействие схемы устройства.

Пусть вычислительная система образована КМУУ и операционным автоматом (ОА) (см. рисунок 1).

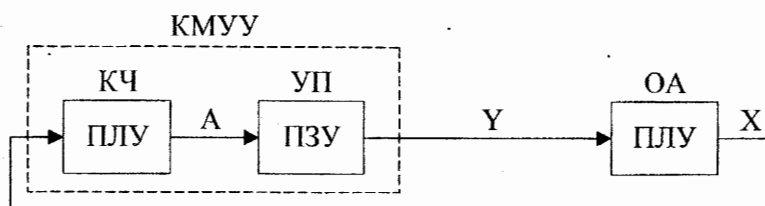


Рисунок 1 – Структура вычислительной системы, управляемой КМУУ

Здесь комбинационная часть (КЧ) КМУУ и операционный автомат (ОА) реализуются в базисе ПЛУ (ПЛИМ, ПМЛ, ПЛИС). Управляющая память (УП) реализуется в базисе ПЗУ, обладающем относительно низким быстродействием при невысокой стоимости по сравнению с элементным базисом ПЛУ.

Длительность срабатывания современных ПЛУ часто не превышает 10 нс [5, 6]. В то же время для ПЗУ с емкостью, достаточной для реализации алгоритма управления средней сложности [3, 4], данная величина лежит в диапазоне 50-200 нс [6, 7]. Таким образом, можно сделать вывод, что в такте работы вычислительной системы на рисунке 1 длительность

срабатывания ПЗУ схемы УП составляет основную долю от длительности такта работы системы. Снижение времени доступа к управляющей памяти позволит увеличить быстродействие КМУУ и вычислительной системы в целом, расширив тем самым область ее применения.

С целью повышения эффективности схемы КМУУ одной из важных задач является снижение времени доступа к управляющей памяти. Решение данной задачи возможно как за счет использования более быстрого элементного базиса при реализации УП, так и за счет различных архитектурных модификаций структурной схемы КМУУ.

В настоящей работе предлагается метод уменьшения средней длительности такта работы КМУУ за счет использования в структуре устройства дополнительного модуля кэш-памяти микрокоманд. На рисунке 2 представлена структурная схема базовой структуры КМУУ с разделением кодов и кэш-памятью микрокоманд. Обозначим данную структуру как S_{1k} , где «k» обозначает использование кэш-памяти.

В данной структуре блок управления кэш-памятью БУ управляет управляющей памятью и блоком данных кэш-памяти БД, для чего вырабатывает множества управляющих сигналов Z_1 и Z_2 соответственно. Схема адресации СА, счетчик адреса микрокоманд СТ и регистр памяти РП функционируют аналогично структуре без кэш-памяти.

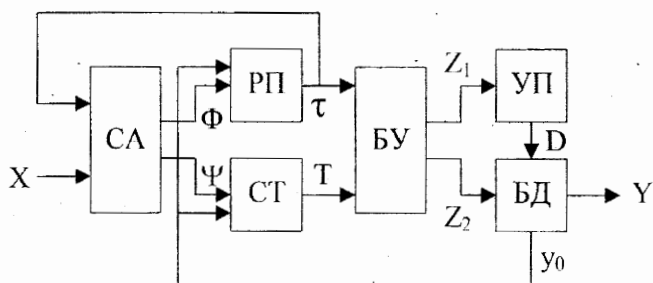


Рисунок 2 – Базовая структура КМУУ с разделением кодов и кэшированием микрокоманд

Блок данных базиса статическое. Быстродействие УП, в то время обычно не более БД считывается образованным к промаху в БД микрокоманд D определяется кол. памяти (здесь подразумевается соответствует мо

Если БУ о (ситуация кэш-исключается дл такта работы $t_h(S$

$t_h(S$

где t_{0A} — автомата.

Если запро (ситуация кэш-данных из УП длительность га

$t_m(S_{1k}) =$

Поскольку возникают с несовместимой структуры S_{1k} $t_m(S_{1k})$

Блок данных выполнен с использованием элементного базиса статической памяти (например, на кристалле ПЛИС). Быстродействие БД в несколько раз превышает быстродействие УП, в то время как информационная емкость БД составляет обычно не более 10% емкости УП. В случае кэш-попадания из БД считывается микрокоманда в соответствии с адресом, образованным конкатенацией сигналов τ и T . В случае кэш-промаха в БД из управляющей памяти переписывается блок микрокоманд D , причем количество микрокоманд в блоке определяется количеством информационных слов в строке кэш-памяти (здесь под информационным словом кэш-памяти подразумевается микрокоманда, разрядность которой обычно соответствует мощности множества микроопераций).

Если БУ обнаружил запрошенную команду в кэш-памяти (ситуация кэш-попадания), из текущего такта работы исключается длительность срабатывания УП, и длительность такта работы $t_h(S_{1k})$ в данном случае составит

$$t_h(S_{1k}) = t_{CA} + \max(t_{CT}, t_{TP}) + t_{BY} + t_{BD} + t_{OA}, \quad (1)$$

где t_{OA} — длительность срабатывания операционного автомата.

Если запрошенная команда не обнаружена в кэш-памяти (ситуация кэш-промаха), то требуется чтение соответствующих данных из УП и загрузка их в БД, в результате чего длительность такта работы $t_m(S_{1k})$ составит

$$t_m(S_{1k}) = t_{CA} + \max(t_{CT}, t_{TP}) + t_{BY} + t_{UP} + t_{BD} + t_{OA}. \quad (2)$$

Поскольку ситуации кэш-попаданий и кэш-промахов возникают с определенными вероятностями и являются несовместными событиями, средняя длительность такта работы структуры S_{1k} будет определяться как среднее между $t_h(S_{1k})$ и $t_m(S_{1k})$:

$$t_{cp}(S_{1k}) = p_h \cdot t_h(S_{1k}) + (1 - p_h) \cdot t_m(S_{1k}), \quad (3)$$

где p_h – вероятность кэш-попаданий используемого модуля кэш-памяти.

В аналогичной структуре, не использующей кэш-память, длительность такта может быть вычислена по формуле (2). Тогда эффективность предлагаемой структуры S_{1k} при использовании быстродействия в качестве критерия эффективности может быть определена как отношение длительности такта структуры без кэш-памяти к длительности такта структуры с кэш-памятью:

$$E(S_{1k}) = \frac{t_m(S_{1k})}{t_{cp}(S_{1k})} = \frac{t_m(S_{1k})}{p_h \cdot t_h(S_{1k}) + (1 - p_h) \cdot t_m(S_{1k})}. \quad (4)$$

После преобразований получим:

$$E(S_{1k}) = \frac{1}{1 - p_h \cdot \left(1 - \frac{t_h(S_{1k})}{t_m(S_{1k})}\right)}. \quad (5)$$

Анализ формулы (5) позволяет сделать следующие выводы.

1. Если $t_h(S_{1k}) \approx t_m(S_{1k})$, то значение $E > 1$ при любом $p_h > 1$. Ситуация, когда $t_h(S_{1k}) \approx t_m(S_{1k})$, возможна, например, в случае, если длительность срабатывания операционного автомата многократно превышает длительность срабатывания ПЗУ управляющей памяти. В худшем случае, когда $t_h(S_{1k}) = t_m(S_{1k})$, величина $E = 1$ при любом значении вероятности кэш-попаданий, и выигрыш от использования кэш-памяти отсутствует. Заметим, что ситуация $t_h(S_{1k}) > t_m(S_{1k})$ невозможна, поскольку для этого величина $t_{уп}$ в формуле (2) должна быть отрицательной.

2. Если $t_h(S_{1k}) \ll t_m(S_{1k})$, то при больших значениях p_h (0.9 и выше) имеем многократный выигрыш в быстродействии.

Данная ситуация
длительность ср
превышает сумм
устройств в форм

Следует от
определяются
организацией
используемый э
заранее, а функ
поставленной тем
и $t_h(S_{1k})$ с цели
кэш-памяти в
невозможно.

Таким обра
модуля кэш-пам
вероятности кэш
и $t_m(S_{1k})$.

Разработани
кодов и кэш-п
среднее быстрод
аппаратных затр
является анализ
структуры от ра
также поиск мет
модуля кэш-пам
Литература:

1. Глушак, В. Физматгиз, 1982.
2. Баркалов, В. Устройств управл. Украины, 1987.
3. Баркалов, В. Структурный анализ ... докт. тех. наук.

Данная ситуация может иметь место в случае, когда длительность срабатывания ПЗУ схемы УП многократно превышает суммарную длительность срабатывания других устройств в формулах (1) и (2).

Следует отметить, что длительности $t_h(S_{1k})$ и $t_m(S_{1k})$ определяются элементной базой и функциональной организацией используемой аппаратуры. Поскольку используемый элементный базис, как правило, определен заранее, а функциональная организация схем соответствует поставленной технической задаче, изменение значений $t_m(S_{1k})$ и $t_h(S_{1k})$ с целью увеличения эффективности использования кэш-памяти в устройстве управления в общем случае невозможно.

Таким образом, увеличение эффективности использования модуля кэш-памяти возможно за счет увеличения значения вероятности кэш-попаданий p_h при заданных значениях $t_h(S_{1k})$ и $t_m(S_{1k})$.

Разработанная базовая структура КМУУ с разделением кодов и кэш-памятью микрокоманд позволяет увеличить среднее быстродействие схемы УУ за счет дополнительных аппаратных затрат. Дальнейшим направлением исследований является анализ зависимости эффективности предложенной структуры от размеров кэш-памяти и элементного базиса, а также поиск методов увеличения вероятности кэш-попаданий модуля кэш-памяти.

Литература:

1. Глушков В.М. Синтез цифровых автоматов. - М.: Физматгиз, 1962. - 476 с.
2. Баркалов А.А., Палагин А.В. Синтез микропрограммных устройств управления. - Киев: Институт кибернетики НАН Украины, 1997. - 135 с.
3. Баркалов А.А. Разработка формализованных методов структурного синтеза композиционных автоматов. Диссертация ... докт. тех. наук: 05.13.08. - Донецк: ДонГТУ, 1994. - 301 с.

4. Баркалов А.А. Синтез устройств управления на программируемых логических устройствах. - Донецк: ДонНТУ. 2002. - 262 с.

5. Антонов А.П., Мелехин В.Ф., Филиппов Ф.С. Обзор элементной базы фирмы Altera. - СПб.: ЭФО, 1997. - 142 с.

6. Грушвицкий Р.И., Мурсаев А.Х., Угрюмов Е.П. Проектирование систем на микросхемах программируемой логики. - СПб., БХВ-Петербург, 2002. - 608 с.

7. Лебедев О.Н. Применение микросхем памяти в электронных устройствах. Справочное пособие. - М.: Радио и связь, 1994. - с. 210.

Орлатая И.Н.

Научный руководитель

к.т.н., доц. Береговых Ю.В.

Государственный университет

информатики и искусственного интеллекта

Автоматизированная обучающая система для детей дошкольного возраста (арифметика)

В наше время актуально использовать обучающие программы. В обучающих программах используется комбинирование компьютерной графики, анимации живого видеоизображения, звука, других медийных компонентов – все это дает совершенно уникальную возможность сделать изучаемый материал максимально наглядным, а потому понятным и запоминаемым. Это особенно актуально в тех случаях, когда обучаемый должен усвоить большое количество информации. Еще одним неоспоримым преимуществом обучающих программ является интерактивность, которая обеспечивает диалоговый режим на протяжении всего процесса обучения. Благодаря этому, обучающие программы оказывают значительную поддержку учителям, облегчая процесс обучения и избавляя их от тех элементов занятий, которые не обеспечивают усвоения необходимого материала.

В дошколь
необходимых реб
собой сложную
трудности во вре
все дети имеют
складом ума, г
познакомить реб
программы
экспериментальн
входят в наши д
обучения и раз
Требование знани
жизнь. Все это
ребенка с основа
Во-первых, пр
информатики бу
абстрактного ме
действий, произв
понадобится пр
главное, ранжир
Следовательно,
только даете ем
овладении компе
общего характер

В резуль
программный пр

Данная пр
программы. Не
пользователя
переходим на
Если пользовате
зарегистрирова
как пользователь
переходит на
упражнения
завершения. Б