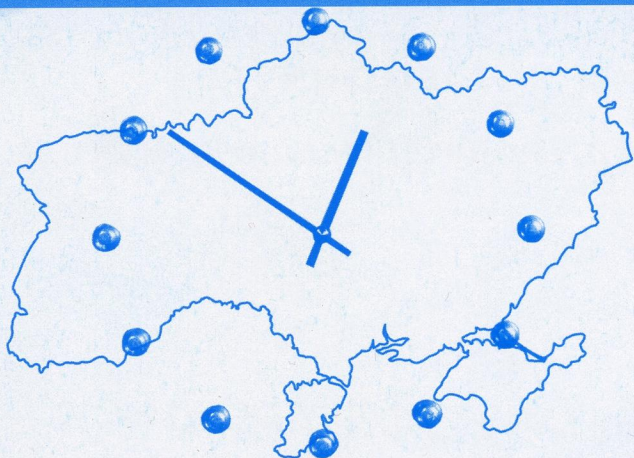


МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ  
НАЦІОНАЛЬНА АКАДЕМІЯ НАУК УКРАЇНИ

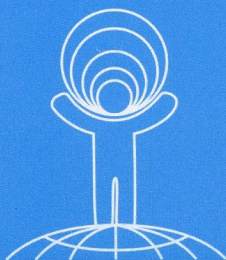
ДЕРЖАВНИЙ УНІВЕРСИТЕТ ІНФОРМАТИКИ І ШТУЧНОГО ІНТЕЛЕКТУ  
ІНСТИТУТ ПРОБЛЕМ ШТУЧНОГО ІНТЕЛЕКТУ



III МІЖНАРОДНА НАУКОВО-ПРАКТИЧНА  
КОНФЕРЕНЦІЯ  
МОЛОДИХ УЧЕНИХ, АСПІРАНТІВ, СТУДЕНТІВ  
«СУЧАСНА ІНФОРМАЦІЙНА УКРАЇНА:  
ІНФОРМАТИКА, ЕКОНОМІКА, ФІЛОСОФІЯ»

Том I

Донецьк, 14-15 травня 2009



**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ**  
**НАЦІОНАЛЬНА АКАДЕМІЯ НАУК УКРАЇНИ**  
**ДЕРЖАВНИЙ УНІВЕРСИТЕТ ІНФОРМАТИКИ**  
**І ШТУЧНОГО ІНТЕЛЕКТУ**  
**ІНСТИТУТ ПРОБЛЕМ ШТУЧНОГО ІНТЕЛЕКТУ**

**«СУЧАСНА ІНФОРМАЦІЙНА  
УКРАЇНА: ІНФОРМАТИКА,  
ЕКОНОМІКА, ФІЛОСОФІЯ»**

**ІІІ МІЖНАРОДНА НАУКОВО-ПРАКТИЧНА  
КОНФЕРЕНЦІЯ МОЛОДИХ УЧЕНИХ, АСПІРАНТІВ,  
СТУДЕНТІВ**  
**(14 - 15 ТРАВНЯ 2009 року)**

**Конференція присвячена Дню науки в Україні**

**Матеріали доповідей**

**Том I**

**Донецьк, 2009**

**УДК** [«722» 007(477):004+330+1]  
**ББК** 004Уд(иУкр).Ю3(иУкр).

**Редакційна колегія:** Міненко О.С. к.ф.-м.н., доцент (голова); Качур І.В. к.б.н., доцент (співголова); Білокобильський О.В. к.філос.н., доцент; Кондаурова І.О. к.е.н., доцент; Костенко Н.В. к.е.н., доцент; Коломицева А.О. к.е.н., доцент; Мурашко В.В., к.е.н., доцент; Ольшевський А.І., Орлов Ю.К., к.т.н., доцент, Ходикіна В.В., доцент.

**Укладачі:** Калмикова Н.М., Карпова Н.О., Лапенко Є.В., Малащук Є. В., Папаяні І.В., Темнік К.В.

Рекомендовано до друку Вченою радою Державного  
університету інформатики і штучного інтелекту  
(04.04.09, протокол № 8).

**«Сучасна інформаційна Україна: інформатика,  
економіка, філософія»:** матеріали доповідей конференції,  
14 - 15 травня 2009 року, Донецьк, 2009. Т. 1. – 462 с.

Зареєстровано УкрІНТЕІ, посвідчення про реєстрацію  
№ 59 від 13 лютого 2009 р.

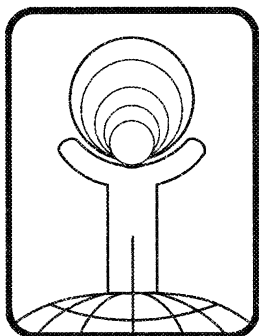
Матеріали наукових досліджень, що присвячені актуальним проблемам розбудови української держави, погляд молодих учених та студентської наукової молоді на розвиток інформаційних технологій, економіки, філософським і суспільним аспектам науки.

Автори опублікованих матеріалів несуть повну відповідальність за підбір фактів, цитат, економіко-статистичних даних. Редакційна колегія залишає право скорочувати та редагувати подані матеріали.

## ТОМ I

### ІНФОРМАТИКА

<i>Секція 1.1. Системи штучного інтелекту</i> .....	13
Бабаков Р.М., Николаенко Д.В. Моделирование композиционных микропрограммных устройств управления с разделением кодов и кэш-памятью .....	14
Баркалов А.А., Бабаков Р.М. Операционное формирование переходов в управляющих автоматах .....	18
Герасим О.А. Анализ современных CASE-средств, основанных на UML .....	21
Данченков О.И. О методах моделирования систем взаимодействующих агентов .....	25
Загваздин А.С. Система автоматизації отримання стенограм засідань .....	28
Нутуотос Т.А. Анализ инструментальных средств для разработки экспертных систем .....	33
Терещенко С.В. Синтез экспертной системы выбора информационной системы для торгового предприятия .....	37
Шабалина Ю.А. Разработка архитектуры программной системы на основе коммутационной модели сервисов .....	41
Янов Ю.О. Внутрішнє представлення семантики текстової інформації .....	45
Ярош И.В. Анализ существующих инструментальных средств сетевого общения с возможностью одновременного обмена текстовой и графической информацией .....	49
<i>Секція 1. 2. Моделивання процесів мислення та навчання</i> ...	53
Коваль А.Ю., Масленникова В.И., Толкачева Е.В. Разработка системы определения тематической принадлежности текста .....	54
Кушнир Ю.В. Применение технологии Data Mining для анализа аудитории электронной рассылки .....	57
Малашук Е.В. Метод автоматизированного построения онтологии предметной области .....	60
Михайлюк А.В. Основи представлення і аналізу знань у СЛОГ .....	64



# **ІНФОРМАТИКА**

**Секція 1.1.  
Системи штучного інтелекту**

**Systems of artificial intelligence**

**Заявки на участь і матеріали для публікації  
повинні надійти до Оргкомітету  
школи СЗШІ\_2009  
по e-mail : [AI\\_2009@iai.dn.ua](mailto:AI_2009@iai.dn.ua)**

**не пізніше 30.05.2009 р.**

**Адреса Оргкомітету:  
83050, Україна,  
м. Донецьк-50, пр. Б. Хмельницького, 84  
ІПШІ МОН України і НАН України,  
Тел. : +38(062) 337-0170  
Факс: +38(062) 337-33-35**

**Докладна інформація  
розміщена на сайті  
<http://www.iai.dn.ua>**

**к.т.н. Бабаков Р.М., Николаенко Д.В.**

*Государственный университет информатики  
и искусственного интеллекта*

*Донецкий национальный технический университет*

**Моделирование композиционных  
микропрограммных устройств управления  
с разделением кодов и кэш-памятью**

Одним из элементов любой цифровой вычислительной системы является устройство управления (УУ), технические характеристики которого во многом определяют характеристики системы в целом [1, 2]. Устройство управления может быть реализовано в виде композиционного микропрограммного устройства управления (КМУУ) с разделением кодов и кэш-памятью микрокоманд, структура и принцип функционирования которого предложены в работе [3]. Кэш-память в такой структуре может быть реализована в базисе программируемых логических интегральных схем (ПЛИС) и спроектирована на одном кристалле ПЛИС вместе с остальными узлами структуры.

Учитывая высокую сложность современного элементного базиса ПЛИС, для оценки эффективности разработанного КМУУ с разделением кодов и кэш-памятью требуется проведение моделирования его структуры и процесса функционирования. В настоящем докладе предлагается общий подход к моделированию КМУУ с разделением кодов и кэш-памятью микрокоманд. Моделирование преследует следующие цели:

1. Подтверждение состоятельности разработанной структуры с точки зрения их логической организации. Достигается за счет средств моделирования цифровых схем.

2. Получение для разработанной структуры числовых характеристик быстродействия и аппаратурных затрат при реализации в базисе ПЛИС типа FPGA и CPLD. Достигается за счет средств синтеза и имплементации, выполняющих размещение логической схемы устройства на кристалле ПЛИС.

3. Возможность получения для разработанной структуры бинарных прошивок для синтеза в FPGA или CPLD. Достигается за счет средств синтеза и имплементации и является конечным результатом их использования.

Одним из современных средств описания логической части структур устройств управления является язык описания аппаратуры VHDL. Вопросы синтеза цифровых устройств с использованием VHDL достаточно широко рассмотрены в литературе [4, 5], а сам язык поддерживается большинством пакетов синтеза и имплементации.

В качестве программной среды моделирования может быть использован пакет Active-VHDL компании ALDEC [4]. Являясь интегрированной средой моделирования, Active-VHDL включает различные программы для ввода проектов, VHDL и



Verilog компиляторы, единое ядро моделирования, программные модули отладки, графический и текстовый вывод результатов моделирования. В качестве средства синтеза и имплементации может быть использован пакет Xilinx ISE 9.2i фирмы Xilinx [5].

VHDL-модели структур автоматов удобно представлять в виде синтезируемой и моделирующей частей.

*Синтезируемая часть* представляет собой структурное VHDL-описание структуры автомата, использующее операторы из синтезируемого подмножества VHDL [4]. Верхний уровень описания имеет интерфейс, включающий входные и выходные сигналы. Наличие данного интерфейса позволяет:

- тестировать логику работы устройства с помощью моделирующей части;
- синтезировать данное описание в ПЛИС и получить готовое к работе устройство;
- использовать данное описание как синтезируемый элемент иерархии более общего устройства (например, совместно с операционным автоматом).

Модуль кэш-памяти микрокоманд также следует описывать синтезируемым стилем. Структура модуля определяется его архитектурной организацией и зависит, в первую очередь, от реализуемого алгоритма замещения данных.

*Моделирующая часть* описывается на языке VHDL поведенческим стилем [4, 5] и предназначена для тестирования логической схемы модели автомата. В состав моделирующей части входят узлы, которые не синтезируются внутри ПЛИС и являются внешними устройствами (схема формирования микроопераций, генератор синхронизации, триггеры сброса, схема останова и пр.)

#### Перечень ссылок

1. Глушков В.М. Синтез цифровых автоматов. – М.: Физматгиз, 1962. – 476 с.

2. Баркалов А.А., Палагин А.В. Синтез микропрограммных устройств управления. – Киев: Институт кибернетики НАН Украины, 1997. – 135 с.

3. Баркалов А.А., Ковалев С.А., Бабаков Р.М., Николаенко Д.В. Организация композиционных микропрограммных устройств управления с разделением кодов и кэш-памятью // Искусственный интеллект. – 2007. – №3. – С. 135-138.

4. Проектирование цифровых систем с использованием языка VHDL: Уч. пособие/ В.В. Семенец, И.В. Хаханова, В.И. Хаханов. – Харьков: ХНУРЭ, 2003. – 492 с.

5. Тарасов. И.Е. Разработка цифровых устройств на основе ПЛИС Xilinx с применением языка VHDL. – М.: Горячая Линия – Телеком, 2005. – 256 с.