

МИНИМИЗАЦИЯ ЧИСЛА МИКРОКОМАНД В АВТОМАТЕ С КОМБИНИРОВАННОЙ АДРЕСАЦИЕЙ

Павлыш В.Н., Аль-Дахле М.З.
Кафедра ВМиП ДонГТУ

Abstract

Pavlysh V.N., Al-Dahleh M.Z. Minimization Number of Microinstructions In an Automaton With Combined Addressing. Overlapping functions of fields of microteams, results in reduction of word length of microcommands at combined addressing, that results to an effective utilization the control of memory, as against traditional methods of addressing.

Автоматы с "программируемой" логикой широко используются в цифровых системах автоматизации и вычислительной техники [1]. При этом часть полей микрокоманд бывают пустыми, что уменьшает эффективность использования микропрограммной памяти, что является основным недостатком подобных устройств. Это приводит к неэффективному использованию управляющей памяти. В настоящей работе предлагается метод совмещения функций полей FMO и FLC полем FMOLC, позволяющий уменьшить отмеченный недостаток.

При совмещении функций полей FMO и FLC полем FMOLC формат микрокоманд принимает вид (рисунок 1,а), где $R_0 = \text{int}(\log_2 T_0)$, $T \leq T_0 \leq M$.

В этом случае автомат включает преобразователь FCC кода поля FMOLC в микрооперации Y и коды $C(x_i)$, где $x_i \in X$ (рисунок 1,б).

Рассмотрим пример синтеза автомата по ГСА G0 (рисунок 2), которая преобразовывается по методике [2] к виду (рисунок 3), где вершины 18-21 соответствуют микрокомандам безусловного перехода, связанным с нарушением естественной адресации. В вершины 15 и 16 введён сигнал Z - признак окончания микропрограммы. В ГСА G0 имеются наборы микроопераций $Y_1 = 0$, $Y_2 = \{y_1, y_2\}$, $Y_3 = \{y_3\}$, $Y_4 = \{y_2, y_3\}$, $Y_5 = \{Z, y_1, y_2\}$, $Y_6 = \{Z, y_4\}$, $T=6$. Применение методики [2] позволяет выделить микрокоманды $a_1 = \langle Y_2, 0 \rangle$, $a_2 = \langle Y_3, x_1 \rangle$, $a_3 = \langle Y_1, x_2 \rangle$, $a_4 = \langle Y_1, x_3 \rangle$, $a_5 = \langle Y_1, x_4 \rangle$, $a_6 = \langle Y_2, 0 \rangle$, $a_7 = \langle Y_3, 0 \rangle$, $a_8 = \langle Y_4, 0 \rangle$, $a_9 = \langle Y_1, x_3 \rangle$, $a_{10} = \langle Y_4, x_3 \rangle$, $a_{11} = \langle Y_1, x_4 \rangle$, $a_{12} = \langle Y_5, 0 \rangle$, $a_{13} = \langle Y_6, 0 \rangle$, $a_{14} = \langle Y_1, 0 \rangle, \dots, a_{17} = \langle Y_1, 0 \rangle$. Микрокоманды $a_{14} - a_{17}$ показаны на рисунке 3.

Анализ списка микрокоманд показывает, что в нём имеется $M_0 = 13$ различных наборов вида $\langle Y_i, x_j \rangle$ для кодирования которых достаточно $R_0 = 4$ разряда поля FMOLC. Закодируем пары $a_i \in A$ так, чтобы код поля FMOLC совпадал с $(i-1)_2$.

Идентичным парам a_5 и a_{11} поставим в соответствие код 0100, парам a_{14} и a_{17} - код 1011.

Для адресации микрокоманд сформируем последовательности, выполняемые в естественном порядке [2]: $\alpha_1 = \langle a_2, a_5, a_7 \rangle$, $\alpha_2 = \langle a_3, a_4 \rangle$, $\alpha_3 = \langle a_4, a_5 \rangle$, $\alpha_4 = \langle a_9, a_{16} \rangle$, $\alpha_5 = \langle a_{10}, a_{17} \rangle$. Закодируем микрокоманды $a_1 - a_7$ - кодами $C(a_i)$ разрядности $R=5$ (рисунок 4).

Содержимое ММР автомата для нашего примера показано в таблице 1, а содержимое ПЗУ для схемы FCC - в таблице 2. При этом поле FLC содержит три разряда, что достаточно для кодирования ЛУ x_1, \dots, x_5 и признака безусловного перехода 0: $K(0)=000$, $K(x_1)=001, \dots, K(x_5)=101$.

При реализации автомата по ГСА G0 традиционным способом ММР включает $M=17$ микрокоманд разрядности $r = m+l+R=13$, то есть требуется память ёмкостью $V_1 = 301$ бит. При совмещении функций полей память включает $M=17$ микрокоманд разрядности $r_0 = R_0 + R = 9$ (ёмкость 153 бит), схема FCC идентифицирует $M_0 = 13$ кодов разрядности $r_1 = m+l=8$ (ёмкость 104 бит), то есть требуется память ёмкостью $V_2 = 257$ бит. Выигрыш η от совмещения функций полей составляет $\eta = V_1/V_2 = 1,17$.

Оценим целесообразность введения совмещения функций полей при реализации памяти автомата на стандартных ПЗУ, имеющих t выходов и q слов.

Используя результаты работы [3] число микрокоманд с комбинированной адресацией можно выразить формулой

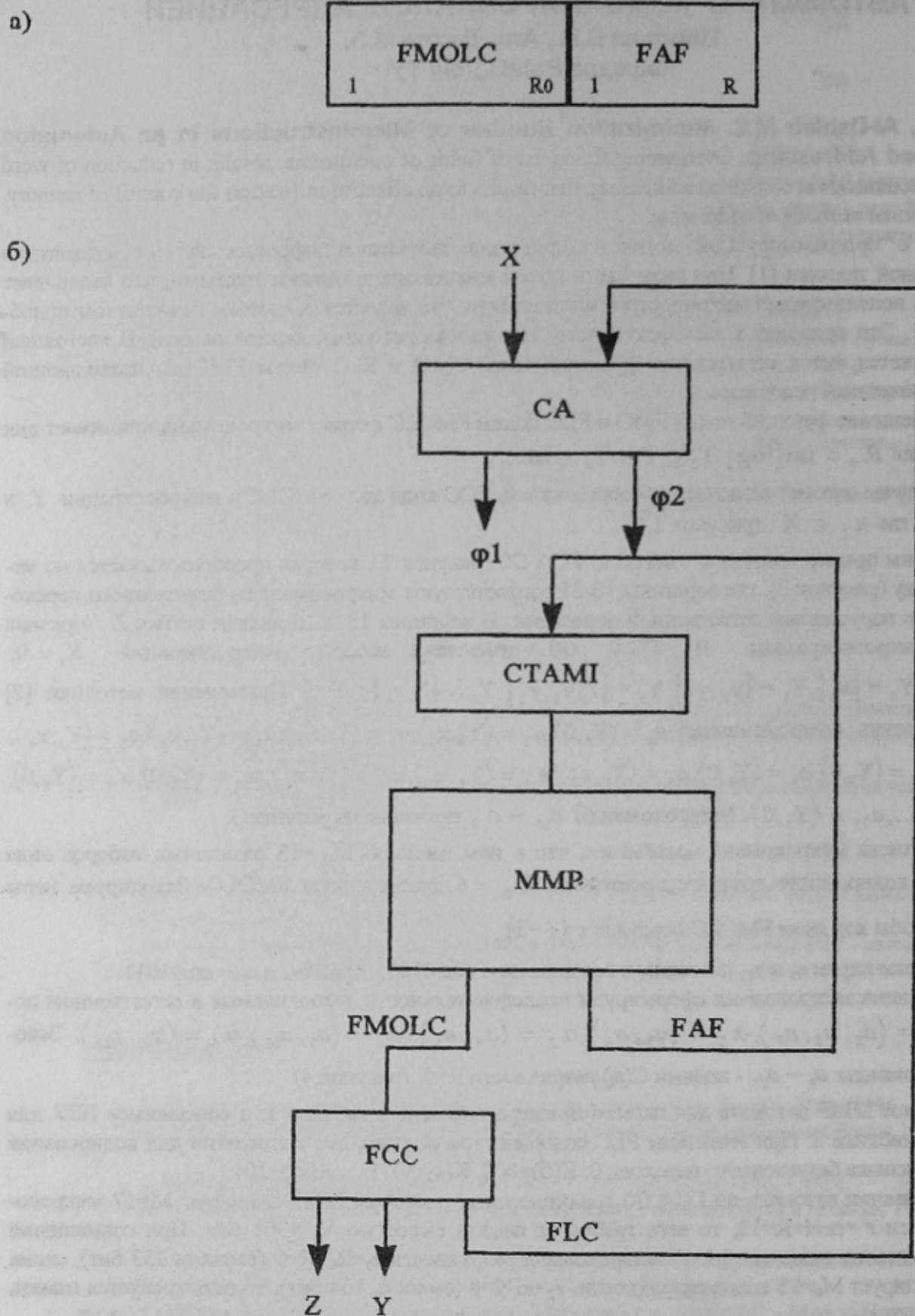


Рисунок 1 - Формат микрокоманд (а) и структурная схема (б) автомата с комбинированной адресацией и совмещением функций полей

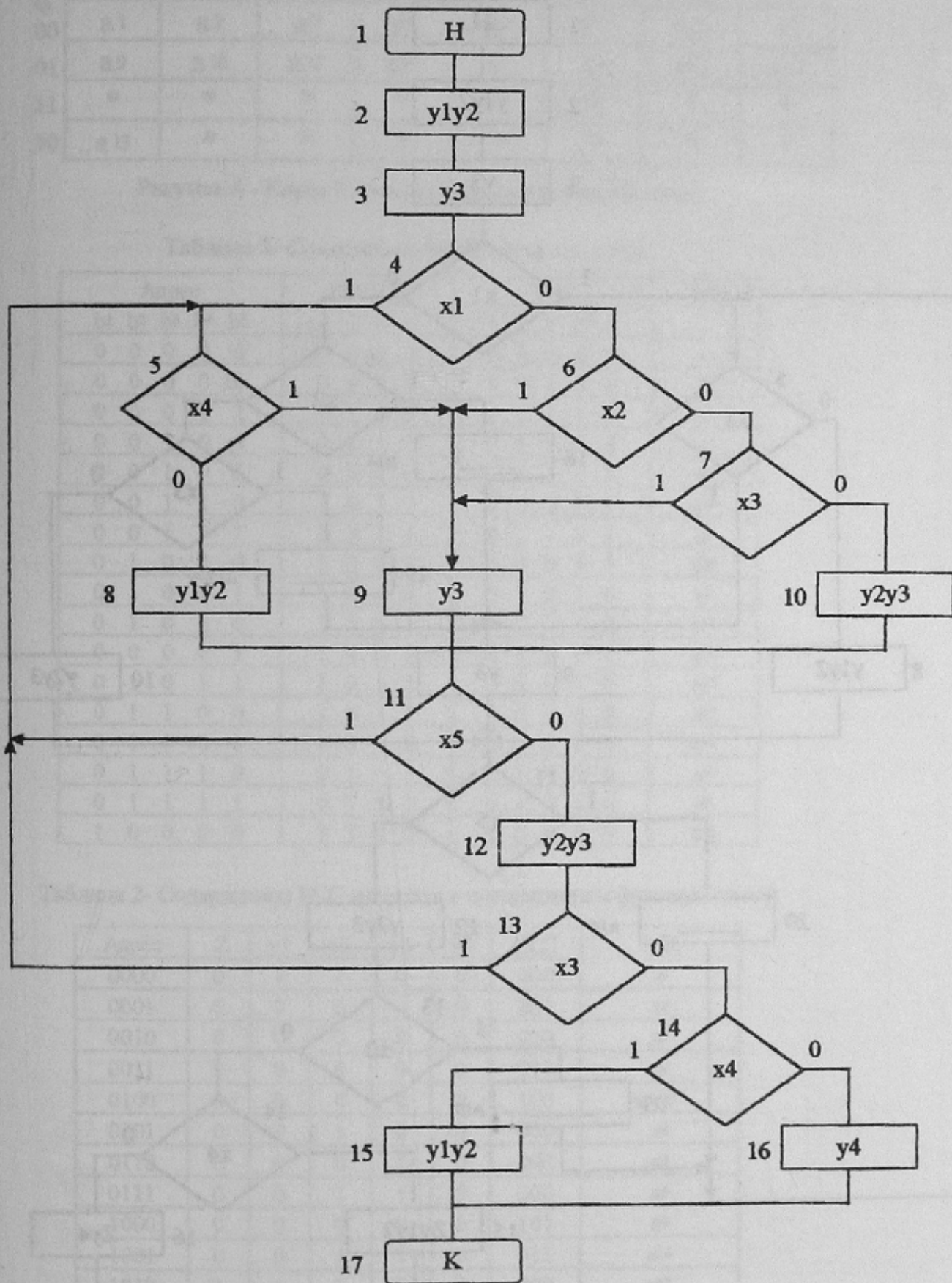


Рисунок 2 - Граф-схема алгоритма G0

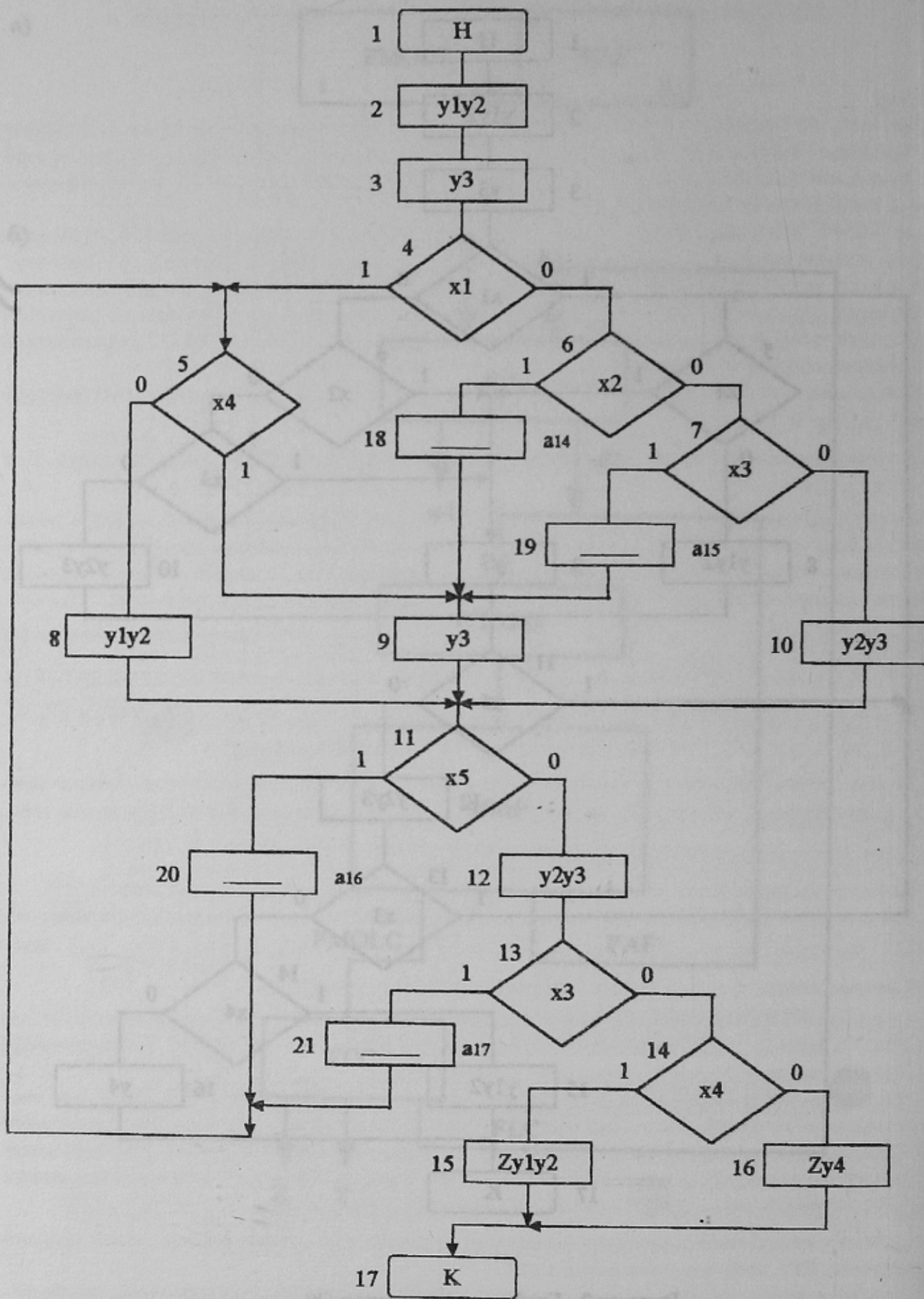


Рисунок 3 - Приобразование граф-схема алгоритма G0

	000	001	011	010	110	111	101	100
00	a1	a2	a7	a5	a4	a15	a14	a3
01	a9	a16	a17	a10	a6	a8	a11	a12
11	*	*	*	*	*	*	*	*
10	a13	*	*	*	*	*	*	*

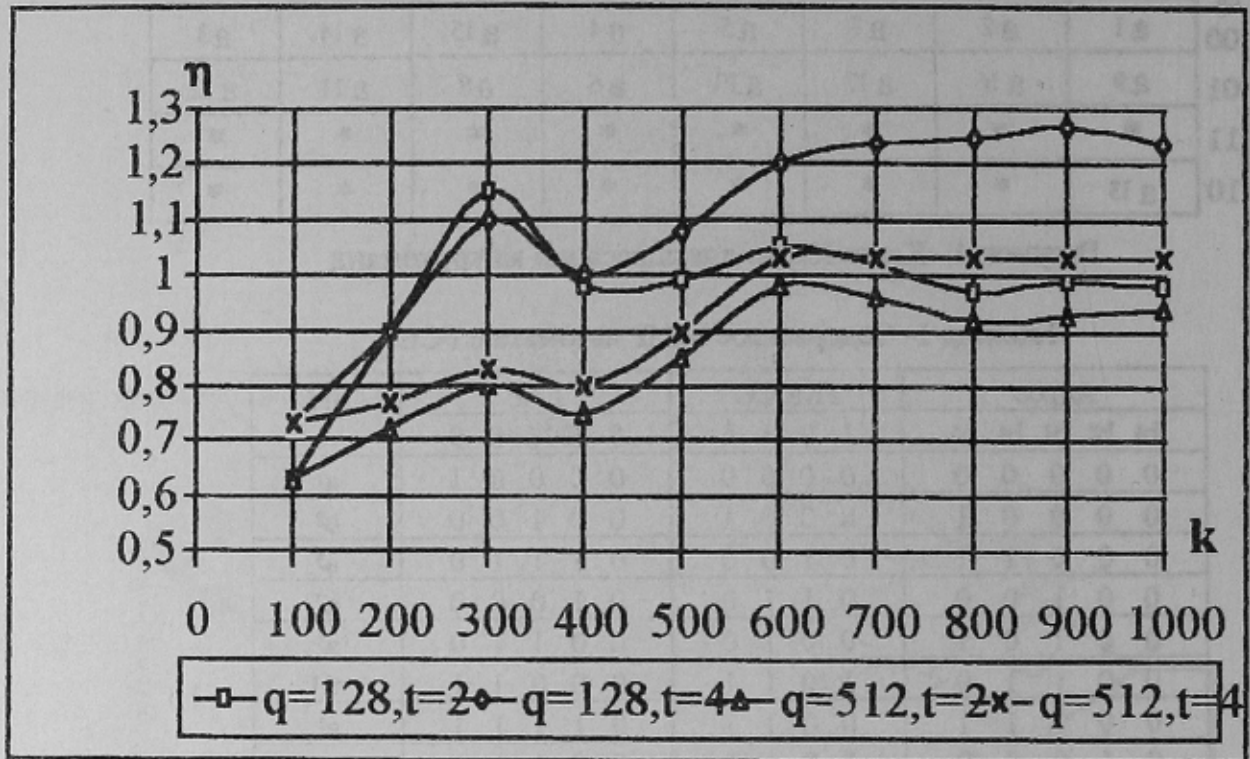
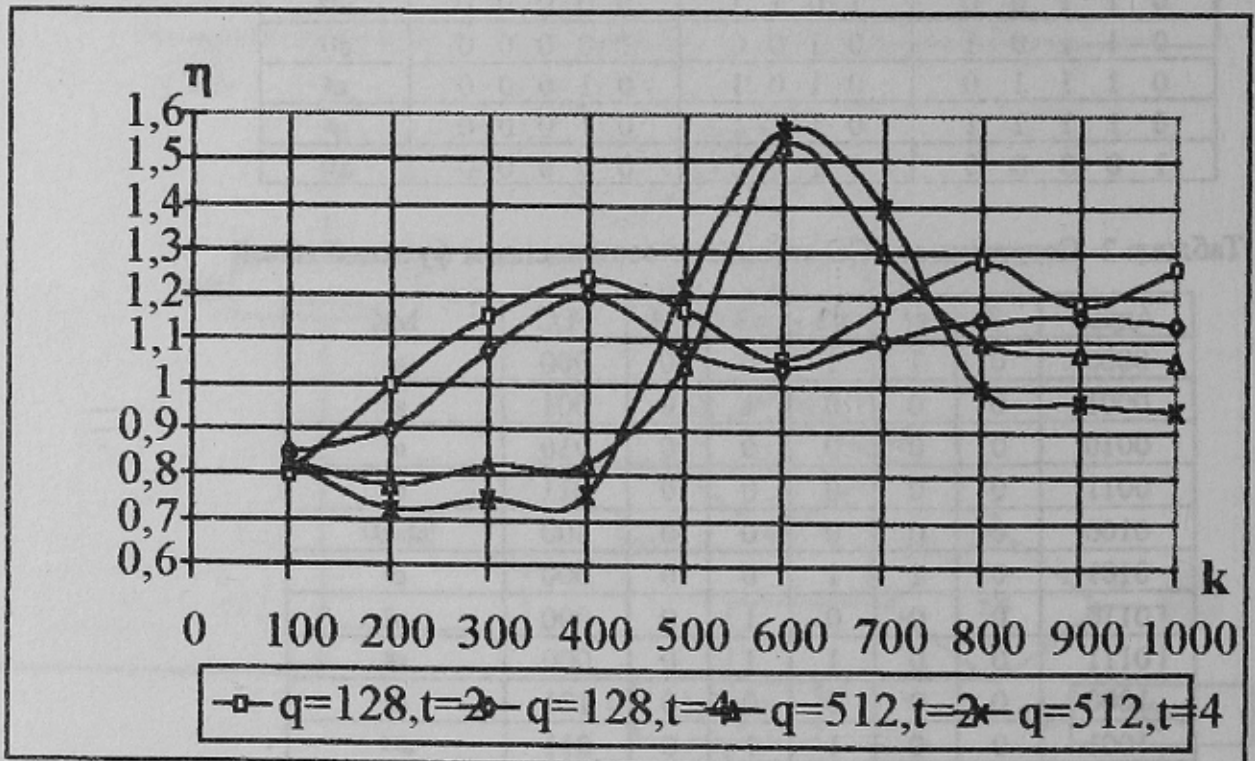
Рисунок 4 - Карта Карно для адресации микрокоманд

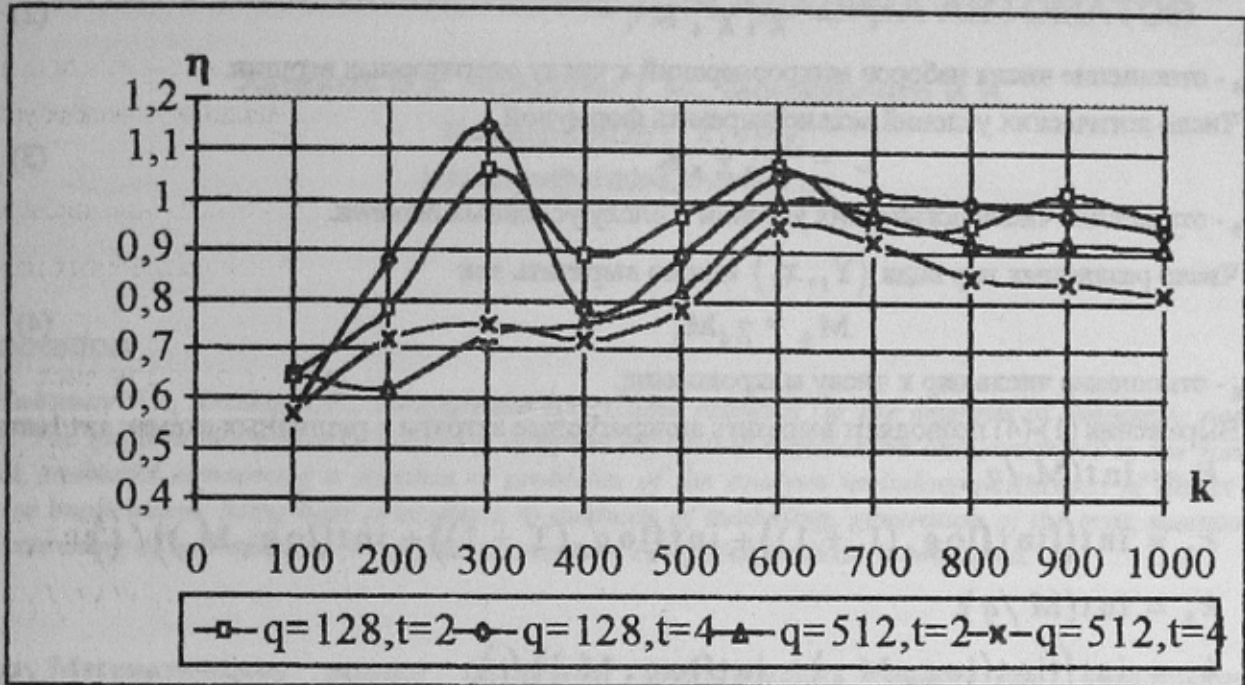
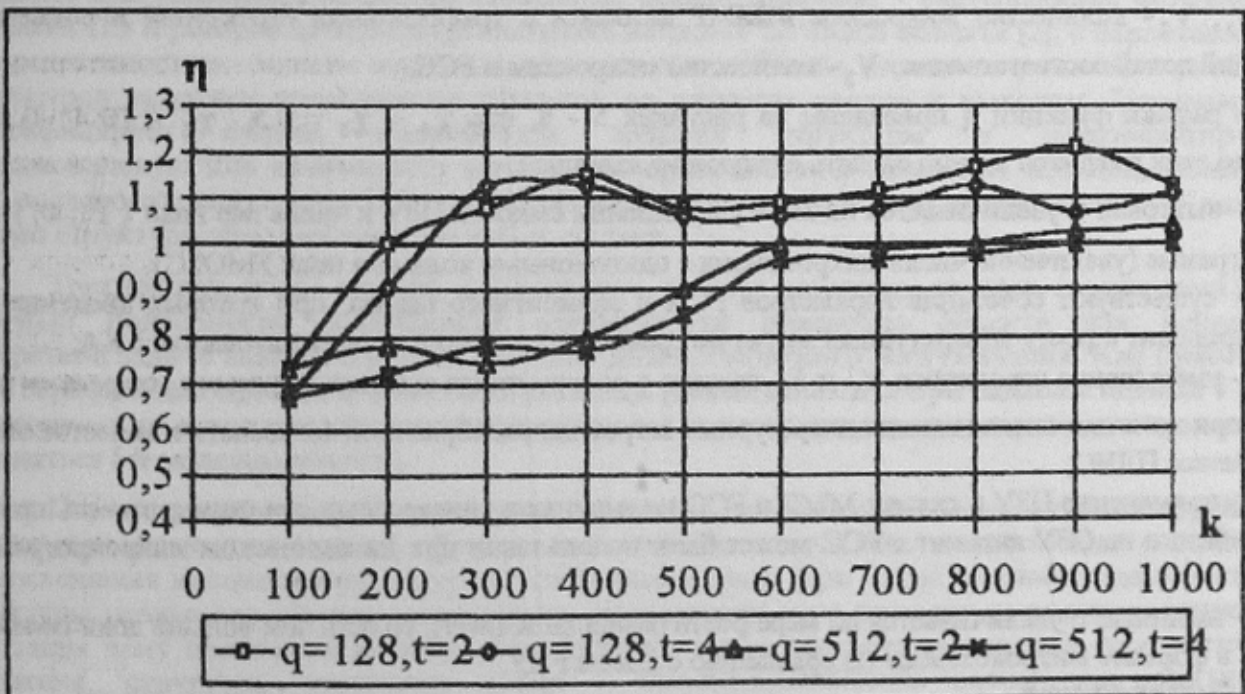
Таблица 1- Содержимое ММР автомата с FCC

Адрес					FMOLC				FAF					МК
b1	b2	b3	b4	b5	1	2	3	4	5	6	7	8	9	
0	0	0	0	0	0	0	0	0	0	0	0	0	1	a1
0	0	0	0	1		0	0	0	1	0	0	1	0	a2
0	0	0	1	1		0	1	0	0	0	1	1	0	a5
0	0	1	0	0		0	1	1	0	0	1	0	0	a7
0	0	1	0	1		0	0	1	0	0	0	1	0	a3
0	0	1	1	0		1	0	1	1	0	0	0	1	a14
0	0	1	1	1		0	0	1	1	0	1	1	1	a4
0	1	0	0	0		1	0	1	1	0	0	0	1	a15
0	1	0	0	1		1	0	0	0	0	1	0	0	a9
0	1	0	1	0		1	0	1	1	0	0	0	1	a16
0	0	0	0	1		1	0	0	1	0	1	0	1	a10
0	1	0	1	1		1	0	1	1	0	0	0	1	a17
0	1	1	0	0		1	0	1	1	0	0	0	0	a12
0	1	1	0	1		0	1	0	0	1	0	0	0	a11
0	1	1	1	0		0	1	0	1	0	0	0	0	a6
0	1	1	1	1		0	1	1	1	0	0	0	0	a8
1	0	0	0	0		1	1	0	0	0	0	0	0	a13

Таблица 2- Содержимое FCC автомата с совмещением функций полей

Адрес	Z	y1	y2	y3	y4	FLC	МК
0000	0	1	1	0	0	000	a1
0001	0	0	0	1	0	001	a2
0010	0	0	0	0	0	010	a3
0011	0	0	0	0	0	011	a4
0100	0	0	0	0	0	100	a5, a11
0101	0	1	1	0	0	000	a6
0110	0	0	0	1	0	000	a7
0111	0	0	1	1	0	000	a8
1000	0	0	0	0	0	101	a9
1001	0	0	1	1	0	011	a10
1010	1	1	1	0	0	000	a12
1011	1	0	0	0	1	000	a13
1100	0	0	0	0	0	000	a14, a15, a16, a17

Рисунок 5 - Зависимость $\eta(q,t)$ при $\chi_1=0.47, \chi_6=0.4$ Рисунок 6 - Зависимость $\eta(q,t)$ при $\chi_1=0.47, \chi_6=0.25$

Рисунок 7 - Зависимость $\eta(q,t)$ при $\chi_1=0.69, \chi_6=0.4$ Рисунок 8 - Зависимость $\eta(q,t)$ при $\chi_1=0.69, \chi_6=0.25$

$$M = K(1 + \chi_3) \left(1 - \left(\chi_1 \chi_2 (1 - 2\chi_2^2) / (1 + \chi_2) \right) \right) \quad (1)$$

где χ_1, χ_2, χ_3 - соответственно доля операторных, условных и дополнительных вершин ГСА.

Число наборов микроопераций можно выразить как

$$T = \chi_1 \chi_4 K, \quad (2)$$

где χ_4 - отношение числа наборов микроопераций к числу операторных вершин.

Число логических условий можно выразить формулой

$$L = \chi_2 \chi_5 K, \quad (3)$$

где χ_5 - отношение числа логических условий к числу условных вершин.

Число различных пар вида $\langle Y_i, x_i \rangle$ можно выразить как

$$M_0 = \chi_6 M, \quad (4)$$

где χ_6 - отношение числа пар к числу микрокоманд.

Выражения (1)-(4) позволяют выразить аппаратные затраты в различных схемах автомата.

$$k_1 = \text{int}(M/q);$$

$$k_2 = \text{int} \left(\left(\text{int}(\log_2(L+1)) + \text{int}(\log_2(T+1)) + \text{int}(\log_2 M) \right) / t \right);$$

$$k_3 = \text{int}(M/q);$$

$$k_4 = \text{int} \left(\left(\text{int}(\log_2 M_0) + \text{int}(\log_2 M) \right) / t \right); \quad (5)$$

$$k_5 = \text{int}(M_0/q);$$

$$k_6 = \text{int} \left(\left(\log_2(T+1) \text{int}(\log_2(L+1)) \right) / t \right);$$

$$V_1 = k_1 k_2; \quad V_2 = k_3 k_4; \quad V_3 = k_5 k_6;$$

$$\eta = V_1 / (V_2 + V_3),$$

где V_1, V_2 - количество микросхем в ММР автомата с традиционной структурой и совмещением функций полей соответственно, V_3 - количество микросхем в FCC.

Графики функции η приведены на рисунках 5 - 8, где $\chi_4 = \chi_5 = 0.5$, $\chi_6 \in [0.4; 0.8]$. Из анализа этих графиков можно сделать следующие выводы:

- выигрыш η увеличивается по мере уменьшения ёмкости ПЗУ и числа пар вида $\langle Y_i, x_i \rangle$ в микропрограмме (увеличение числа микрокоманд с одинаковыми кодами в поле FMOLC);

- существуют сочетания параметров ГСА и элементного базиса, при которых введение схемы ЭС приводит к росту аппаратных затрат по сравнению с традиционным автоматом с КА;

- уменьшение параметров k_5 и k_6 связано с ростом числа выходов и ёмкости микросхем в схеме ЭС, при этом для оптимизации аппаратных затрат целесообразно использовать в качестве элементного базиса ПЛИС;

- применение ПЗУ в схемах ММР и FCC не нарушает универсальности схемы, то есть при изменении базиса на ОЗУ автомат с FCC может быть использован при динамическом микропрограммировании.

- выигрыш η увеличивается по мере роста разности $R-(m+1)$, то есть чем больше доля полей FMO FLC в формате микрокоманды по сравнению с полем FAF.

Литература

- Майоров С.А., Новиков Г.И. Структура электронных вычислительных машин. - Л.: Машиностроение, 1979. - 432с.
- Баркалов А.А. Синтез микропрограммных устройств управления. - Донецк: ДПИ, 1992. - 48с.
- Крылова Л.В. Сравнительные оценки способов естественной и функциональной адресации микрокоманд. // Известия вузов СССР. Приборостроение. - 1978, № 12. - с. 47-51.