

## СИНТЕЗ УСТРОЙСТВА УПРАВЛЕНИЯ С ЭЛЕМЕНТАРНЫМИ ОПЕРАТОРНЫМИ ЛИНЕЙНЫМИ ЦЕПЯМИ

Ковалев С.А., Черкашин В.А., Науменко А.А.

Кафедра ЭВМ ДонГТУ

### Abstract

*Kovalyov A.A., Cherkashin V.A., Naumenko A.A. Synthesis of the control unit with elementary operational linear chains. A method of synthesis a control unit as a composition of automata with «hardwired» and «programmable» logic is proposed. The method is based on a formation of elementary operational linear chains with one input. Such approach, permits to decrease the amount of input and output variables of «hardwired» logic automata and, hence, to minimize the number of microcircuits in its logical circuit.*

### Введение

Устройство управления является одним из основных блоков цифровых систем [1]. При синтезе устройств управления (УУ) в определенном элементном базисе на практике часто возникает задача минимизации числа микросхем в логической схеме устройства. В настоящей работе предлагается метод оптимизации композиционного микропрограммного устройства управления (КМУУ) [2] в базисе программируемых логических интегральных схем (ПЛИС), который в настоящее время широко используется при синтезе цифровых систем [3].

### 1. Структура композиционного устройства управления

КМУУ представляет собой композицию автоматов с «жесткой» (АЖЛ) и «программируемой» (АПЛ) логикой, имеющих общую память (Рис. 1). В этой схеме АЖЛ  $S_1$  реализуется на комбинационной схеме КС и счетчике СТ, являющемся источником кодов состояний автомата; АПЛ  $S_2$  реализуется на комбинационной схеме КС и счетчике СТ, который служит источником адресов управляющей памяти УП. Центральным понятием при синтезе КМУУ является понятие операторной линейной цепи (ОЛЦ) [2], под которым понимается некоторая последовательность операторных вершин исходной граф-схемы алгоритма (ГСА), в которой отсутствуют условные вершины. В пределах каждой ОЛЦ выполняется естественная адресация микрокоманд.

В КМУУ автомат  $S_1$  анализирует логические условия  $X=\{x_1, \dots, x_L\}$  и сигналы обратной связи  $T=\{T_1, \dots, T_R\}$ , отображающие код состояния автомата, и формирует функции возбуждения счетчика  $\Phi=\{\phi_1, \dots, \phi_R\}$ , где  $R=\lceil \log_2 Q \rceil$ ,  $Q$  – число операторных вершин исходной ГСА. Автомат  $S_2$  формирует микрооперации  $Y=\{y_1, \dots, y_N\}$  и признак продолжения ОЛЦ  $y_0$ .

Подобная организация имеет существенный недостаток: код состояния автомата  $S_1$  жестко задается адресом автомата  $S_2$ . При этом невозможно использовать известные методы оптимизации автомата Мура [4]. Кроме того, параметр  $R$  может

превышать минимальное число переменных, требуемых для кодирования состояний автомата  $S_1$ , что приводит к увеличению числа ПЛИС в схеме КС.

В настоящей работе предлагается метод синтеза, свободный от отмеченных недостатков.

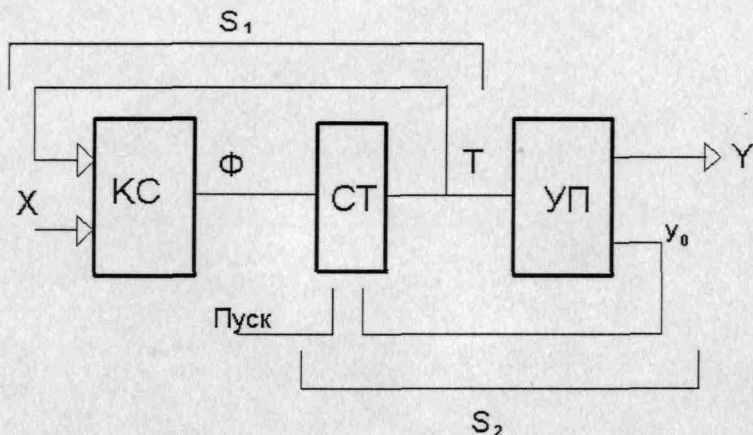


Рис.1. Структурная схема устройства управления

## 2. Метод синтеза

Элементарной ОЛЦ ГСА  $\Gamma$  называется цепь, имеющая точно один вход и один выход.

Входом ОЛЦ называется вершина  $b_q$ , вход которой связан с выходом начальной вершины, условной вершины или операторной вершины, входящей в другую ОЛЦ.

Пусть для исходной ГСА  $\Gamma$  сформированы множества элементарных ОЛЦ  $C = \{\alpha_1, \dots, \alpha_G\}$ , входов ОЛЦ  $I(\Gamma)$  и выходов ОЛЦ  $O(\Gamma)$ . Пусть в пределах каждой ОЛЦ  $\alpha_g \in C$  выполняется естественная адресация микрокоманд, соответствующих вершинам ОЛЦ.

Представим адрес  $A(Y_i)$  каждой микрокоманды  $Y_i$ , соответствующей операторной вершине  $b_i$  ГСА, в виде конкатенации кодов  $A(\alpha_g)$  ОЛЦ  $\alpha_g$ , включающей вершину  $b_i$ , и адреса  $A_{i,g}$  микрокоманды  $Y_i$  в цепи  $\alpha_g$ :

$$A(b_i) = A(\alpha_g) * A_{i,g}, \tag{1}$$

где  $*$  – знак конкатенации. Разрядность адреса  $A(b_i)$   $R_0$  определяется как сумма

$$R_0 = R_1 + R_2, \tag{2}$$

где  $R_1 = \lceil \log_2 G \rceil$  – разрядность кода ОЛЦ,  $R_2 = \lceil \log_2 L_{\max} \rceil$  – разрядность адреса микрокоманды в ОЛЦ,  $L_{\max}$  – максимальное число элементов в ОЛЦ,

Теперь множество  $T$  включает  $R_0$  элементов, множество  $\Phi$  включает  $R_1$  элементов, на схему КС поступает  $R_1$  сигналов обратной связи. Последнее возможно, если вход каждой ОЛЦ  $\alpha_g \in C$  имеет нулевой адрес  $A_{i,g}$ .

Рассмотрим пример синтеза КМУУ, интерпретирующего элементарные ОЛЦ, по граф-схеме алгоритма  $\Gamma_1$  (Рис. 2).

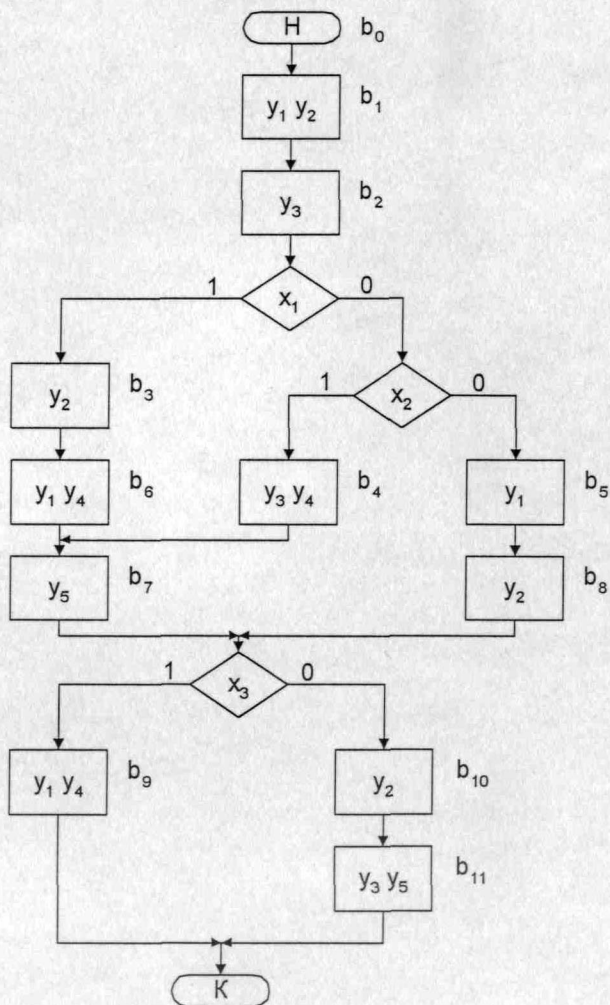


Рис. 2. Исходная граф-схема алгоритма  $\Gamma_1$

1. Сформируем множество входов  $I(\Gamma_1)$ . Согласно определению входа ОЛЦ имеем  $I(\Gamma_1)=\{b_1, b_3, b_4, b_5, b_7, b_9, b_{10}\}$ . Таким образом, ГСА  $\Gamma_1$  включает  $G=7$  элементарных ОЛЦ.

2. Построим множество  $C$  элементарных ОЛЦ, используя методику [2]. Для нашего примера  $C=\{\alpha_1, \dots, \alpha_7\}$ , где  $\alpha_1=\langle b_1, b_2 \rangle$ ,  $\alpha_2=\langle b_3, b_6 \rangle$ ,  $\alpha_3=\langle b_4 \rangle$ ,  $\alpha_4=\langle b_7 \rangle$ ,  $\alpha_5=\langle b_5, b_8 \rangle$ ,  $\alpha_6=\langle b_9 \rangle$ ,  $\alpha_7=\langle b_{10}, b_{11} \rangle$ . Очевидно,  $L_{\max}=2$ ,  $R_1=3$ ,  $R_2=1$ ,  $R_0=4$ .

3. Разобьем множество  $C$  на классы эквивалентных элементарных ОЛЦ  $C_1, \dots, C_4$ . Под эквивалентными ОЛЦ понимаются ОЛЦ, выходы которых соединены с входом одной и той же вершины. Такое разбиение соответствует разбиению множества состояний автомата Мура на классы псевдоэквивалентных состояний [4].

4. Закодируем ОЛЦ  $\alpha_g \in C$  так, чтобы коды ОЛЦ, входящих в один класс разбиения  $C_j$ , входили в один обобщенный интервал  $R_i$ -мерного булева пространства. Для кодирования применимы методы оптимального кодирования из работы [5]. Для нашего примера имеем  $A(\alpha_1)=000$ ,  $A(\alpha_2)=001$ ,  $A(\alpha_3)=011$ ,  $A(\alpha_4)=100$ ,  $A(\alpha_5)=101$ ,  $A(\alpha_6)=110$ ,  $A(\alpha_7)=111$ . Теперь классу  $C_2$  соответствует интервал  $0^*1$ , классу  $C_3$  –  $10^*$ , классу  $C_4$  –  $11^*$ .

5. Закодируем микрокоманды в пределах каждой ОЛЦ  $R_2$ -разрядными кодами  $A_{t,g}$ . Обозначим эти адреса как  $A(Y_t)$ , где индекс  $t$  соответствует индексу вершины в ОЛЦ.

Для нашего примера  $A(Y_1)=0$ ,  $A(Y_2)=1$ ,  $A(Y_3)=0$ ,  $A(Y_6)=1$ ,  $A(Y_4)=0$ ,  $A(Y_7)=0$ ,  $A(Y_5)=0$ ,  $A(Y_8)=1$ ,  $A(Y_9)=0$ ,  $A(Y_{10})=0$ ,  $A(Y_{11})=1$ .

6. Построим таблицу переходов автомата  $S_1$  со столбцами:  $C_j$  – класс разбиения множества ОЛЦ;  $K(C_j)$  – код класса  $C_j \subseteq C$ ;  $\alpha_g$  – ОЛЦ из множества  $C$ , в которую есть переход из выхода ОЛЦ  $\alpha_{\Phi_g} \in C_j$ ;  $A(\alpha_g)$  – код ОЛЦ  $\alpha_g \in C$ ;  $X_h$  – входной сигнал, определяющий переход  $\langle C_j, \alpha_g \rangle$ ;  $\Phi_h$  – набор функций возбуждения  $\langle \Phi_1, \dots, \Phi_{R1} \rangle$ , формирующих в счетчике СТ код ОЛЦ  $\alpha_g$ ;  $h=1..N$  – номер перехода.

Для нашего примера таблица переходов автомата приведена в табл. 1.

Таблица 1

Таблица переходов автомата  $S_1$

$C_j$	$K(C_j)$	$\alpha_g$	$A(\alpha_g)$	$X_h$	$\Phi_h$	$h$
$C_1$	000	$\alpha_2$	001	$x_1$	$D_3$	1
		$\alpha_3$	011	$\lceil x_1 x_2$	$D_2 D_3$	2
		$\alpha_5$	101	$\lceil x_1 \rceil x_2$	$D_1 D_3$	3
$C_2$	$0^*1$	$\alpha_4$	100	1	$D_1$	4
$C_3$	$10^*$	$\alpha_6$	110	$x_3$	$D_1 D_2$	5
		$\alpha_7$	111	$\lceil x_3$	$D_1 D_2 D_3$	6
$C_4$	$11^*$	$\alpha_1$	000	1	—	7

Здесь в качестве элементов памяти использованы D-триггера, что отражает сложившуюся практику синтеза автоматов на ПЛИС.

7. Построим таблицу содержимого управляющей памяти, при этом во все микрокоманды, кроме выходов ОЛЦ, включается сигнал  $y_0$  [2] (Табл. 2).

Таблица 2  
Содержимое управляющей памяти автомата  $S_2$

Адрес	$Y_t$	Микрооперации	Адрес	$Y_t$	Микрооперации
0000	$Y_1$	$y_0 y_1 y_2$	1000	$Y_7$	$y_5$
0001	$Y_2$	$y_3$	1001	—	—
0010	$Y_3$	$y_0 y_2$	1010	$Y_5$	$y_0 y_1$
0011	$Y_6$	$y_1 y_4$	1011	$Y_8$	$y_2$
0100	—	—	1100	$Y_9$	$y_1 y_4$
0101	—	—	1101	—	—
0110	$Y_4$	$y_3 y_4$	1110	$Y_{10}$	$y_0 y_2$
0111	—	—	1111	$Y_{11}$	$y_3 y_5$

8. Построим схему КМУУ, при этом схема КС строится на ПЛИС по Табл. 1, а управляющая память УП строится на ПЗУ по Табл. 2. Для нашего примера схема автомата приведена на рис. 3.

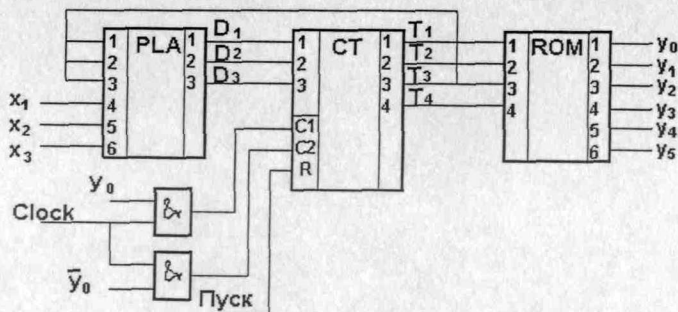


Рис. 3. Функциональная схема КМУУ, интерпретирующего элементарные ОЛЦ граф-схемы алгоритма  $\Gamma_1$ .

### **Заключение**

Предложенный метод синтеза позволяет:

1. Минимизировать число входов и выходов ПЛИС схемы КС по сравнению с исходной схемой КМУУ.

2. Применить методы кодирования состояний автомата Мура, позволяющие уменьшить число переходов в автомате S1 по сравнению с исходной схемой КМУУ.

Таким образом достигается минимизация числа ПЛИС в логической схеме КС по сравнению с исходной схемой КМУУ.

Как показали исследования, предложенный метод синтеза позволяет получать схемы КМУУ, содержащие на 25 - 30% меньше ПЛИС, чем в КМУУ, интерпретирующем не элементарные ОЛЦ.

### **Литература**

1. Майоров С.А., Новиков Г.И. Структура электронных вычислительных машин. – Л.: Машиностроение, 1979 – 384 с.
2. Баркалов А.А. Микропрограммное устройство управления как композиция автоматов с программируемой и жесткой логикой // АВТ. – 1983, № 4. – С. 42-50.
3. Соловьев В.В. Проектирование функциональных узлов цифровых систем на программируемых логических устройствах. – Минск: Бестпринт, 1996. – 252 с.
4. Баркалов А.А. Разработка формализованных методов структурного синтеза композиционных автоматов. – Дисс. ... докт. техн. наук. : 05.13.08. – Донецк: ДГТУ, 1995. – 301 с.
5. Ачасова С.Н. Алгоритмы синтеза автоматов на программируемых матрицах. – М.: Радио и связь, 1987. – 136 с.