

УДК 681.3

МОДИФИКАЦИЯ МЕТОДА РАЗДЕЛЕНИЯ КОДОВ В КОМПОЗИЦИОННОМ МИКРОПРОГРАММНОМ УСТРОЙСТВЕ УПРАВЛЕНИЯ

Мирошкин А.Н.

Донецкий национальный технический университет

miroshkin@cs.dgtu.donetsk.ua

1 Введение

При проектировании цифровых управляющих устройств (УУ) одной из актуальных задач является соблюдение ограничений на аппаратные затраты в его схеме [1]. Для реализации линейных алгоритмов управления, доля операторных вершин в которых больше 75%, целесообразно использовать УУ класса композиционных микропрограммных устройств управления (КМУУ) [2]. В настоящее время базис FPGA (field-programmable gate array) [3,4] широко используется для реализации схем цифровых устройств управления [5,6]. Проблема минимизации аппаратных затрат может быть решена путем различной организации схемы самого УУ. В работе [2] был предложен метод реализации устройства в качестве КМУУ с разделением кодов. В настоящей работе предлагается модификация данного метода: алгоритм определения оптимальной разрядности двоичных комбинаций для кодирования операторных линейных цепей (ОЛЦ) и их компонент.

Целью исследования является оптимизация комбинационной схемы КМУУ за счет оптимального разбиения последовательностей операторных вершин на операторные линейные цепи (ОЛЦ) и кодирования их компонент. Задачей исследования является разработка алгоритма выбора оптимальной разрядности двоичных комбинаций для кодирования номера ОЛЦ и ее компонент. При этом алгоритм управления представляется в виде граф-схемы алгоритма (ГСА) [7].

2 Особенности КМУУ с разделением кодов

Операторная линейная цепь (ОЛЦ) является последовательностью операторных вершин граф-схемы алгоритма. Сформируем множество ОЛЦ $C = \{\alpha_1, \dots, \alpha_G\}$. Каждая ОЛЦ $\alpha_g \in C$ имеет произвольное число входов и только один выход O_g . Формальные определения ОЛЦ, их входов и выходов можно найти в [2]. Отметим, что каждая вершина $b_q \in E_1$ соответствует микрокоманде $M_{i,q}$, хранимой в управляющей памяти (УП) по адресу A_q . Для адресации всех микрокоманд достаточно

$$R = \lceil \log_2 M \rceil, \quad (1)$$

бит, где M - количество операторных вершин ГСА. Пусть каждая ОЛЦ $\alpha_g \in C$ включает F_g компонент, а длину максимальной ОЛЦ обозначим через $Q = \max(F_1, \dots, F_G)$. Закодируем каждую ОЛЦ $\alpha_g \in C$ двоичным кодом $K(\alpha_g)$ разрядности

$$R_1 = \lceil \log_2 G \rceil, \quad (2)$$

а каждую компоненту $b_q \in E_1$ - двоичным кодом $K(b_q)$ разрядности

$$R_2 = \lceil \log_2 Q \rceil. \quad (3)$$

Используем для кодирования ОЛЦ элементы $\tau_r \in \tau$, а для кодирования компонент - элементы $T_r \in T$, где количества элементов определяются как $|\tau| = R_1$ и $|T| = R_2$ соответственно. Кодирование компонент выполняется в естественном порядке:

$$K(b_{gi}) = K(b_{gi-1}) + 1, \quad (4)$$

где $g = 1, \dots, G$, $i = 1, \dots, F_g - 1$. Если для ГСА Γ выполняется условие

$$R_1 + R_2 = R, \quad (5)$$

то в этом случае для её интерпретации может быть использована модель КМУУ с разделением кодов [2] (Рис.1).

Число термов в схеме САМ может быть уменьшено путем введения преобразователя кодов ОЛЦ в коды классов псевдоэквивалентных ОЛЦ (ПОЛЦ) [2].

Псевдоэквивалентными называются ОЛЦ $\alpha_i, \alpha_j \in C$, выходы которых связаны со входом одной и той же вершины ГСА.

В настоящей работе наряду с использованием псевдоэквивалентности некоторых ОЛЦ предлагается алгоритм выбора такой разрядности комбинаций для кодирования ОЛЦ и их компонент, которая приводит к уменьшению аппаратных затрат при реализации устройства управления.

3 Основная идея предлагаемого метода

Для некоторых ГСА условие (5) может не выполняться, но метод разделения кодов может быть применим после определенных преобразований исходной граф-схемы алгоритма. Изначально количество ОЛЦ в ГСА равно G , а разрядность R_1 кода для их кодирования определяется по формуле (2). Количество компонент в ОЛЦ максимальной длины равно Q , а кодирование компонент требует R_2 бит, где для определения R_2 используется формула (3). Предположим возможность уменьшения параметра R_2 за счет разбиения всех ОЛЦ, длина которых превышает 2^{R_2-1} компонент

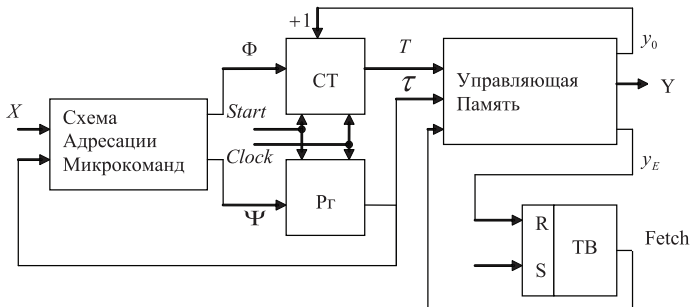


Рисунок 1 – Структурная схема КМУУ с разделением кодов

на две ОЛЦ. При этом параметр G увеличится на количество ОЛЦ, которые подверглись разбиению. Если при этом разрядность R_1 останется неизменной, следовательно, условие (5) может выполняться, и метод разделения кодов применим. Для нахождения оптимального соотношения между значениями R_1 и R_2 должна быть решена следующая система уравнений:

$$\begin{cases} R_1 = \left\lceil \log_2 \left(G + \sum_{i=1}^G \left\lceil \frac{Q_i}{2^{R_2 - P}} \right\rceil \right) \right\rceil; \\ R_2 = \lceil \log_2(Q) \rceil - P; \\ P = (1, \dots, \lceil \log_2(Q) \rceil); \\ R = R_1 + R_2; \\ R \rightarrow \min. \end{cases} \quad (6)$$

Решение данной системы может дать несколько решений $(R_1; R_2)$. При выборе решения необходимо помнить, что меньшее значение R_1 ведет к меньшему количеству выходов схемы адресации микрокоманд, но увеличению сложности формул схемы САМ. Данный выбор целесообразен для систем, высокие временные показатели работы которой не являются приоритетными. Большее значение параметра R_1 позволит получить формулы, реализация которых займет меньше каскадов LUT-элементов, вследствие чего временная задержка схемы САМ будет меньше.

4 Заключение

Предлагаемая модификация метода разделения кодов в композиционном микропрограммном устройстве управления ориентирована на уменьшение разрядности кодов вершин ГСА. Данная модификация позволяет применять метод разделения кодов для ГСА даже при невыполнении условия (5).

Недостатком предлагаемого метода является увеличение количества классов ПОЛЦ, что может вызвать усложнение формул, реализуемых блоками устройства.

Достоинством метода является наличие множества

решений, что позволяет по-разному решить поставленную задачу в зависимости от критерия минимизации. Напомним, что применение этого метода возможно только для линейных ГСА.

Научная новизна предложенного метода состоит в модификации метода разделения кодов вершин ГСА. Практическая значимость метода заключается в уменьшении числа микросхем при реализации схемы КМУУ.

Дальнейшие направления исследований связаны с разработкой САПР для синтеза схем КМУУ, а также с проверкой применимости предложенного метода для других элементарных базисов.

Литература

- [1] De Micheli G. Synthesis and Optimization of Digital Circuits. – NY: McGraw-Hill, 1994. – 636 pp.
- [2] Logic Synthesis for Fsm-based Control Units : Alexander Barkalov, Larysa Titarenko - 2009.
- [3] Embedded memory in Altera FPGA's // <http://www.altera.com/technology/memory/embedded/mem-embedded.html>
- [4] Embedded memory in Altera FPGA's // http://www.xilinx.com/products/design_resources/mem_corner/resource/hawembedded.htm.
- [5] Грушвицкий Р.И., Мурсаев А.Х., Угрюмов Е.П. Проектирование систем с использованием микросхем программируемой логики. – СПб: БХВ. – Петербург, 2002. – 608 с.
- [6] Соловьев В.В. Проектирование цифровых схем на основе программируемых логических интегральных схем. – М.: Горячая линия-ТЕЛЕКОМ, 2001. – 636 с.
- [7] Baranov S. Logic Synthesis for Control Automata – Boston: Kluwer Academic Publishers, 1994 – 312 pp.