

Ю.Е. Зинченко (канд.техн.наук, доц.),
А.А. Корченко (аспирант)
Донецкий национальный технический университет
zinchenko@donntu.edu.ua

АДАПТИВНЫЙ ПОДХОД К ГЕНЕРАЦИИ ПСЕВДОСЛУЧАЙНЫХ ТЕСТОВ ЦИФРОВЫХ УСТРОЙСТВ

Предлагается адаптивный подход к генерации псевдослучайных тестов цифровых устройств как альтернатива традиционному псевдослучайному тестированию (ПСТ). В отличие от последнего предлагаемый подход подразумевает построение на «линейном участке» PST так называемого адаптивного графа объекта диагностики, что является своеобразным способом распознавания объекта, и «блужданию» по этому графу на «нелинейном участке» с целью повышения эффективности PST. Приводятся результаты экспериментальных исследований на типовых элементах замены (ТЭЗ), проводится сравнительный анализ традиционного и предлагаемого подходов PST.

псевдослучайное тестирование, цифровое устройство, граф состояний и переходов, распознавание объекта диагностики, константная неисправность, ТЭЗ

Введение

Современные цифровые устройства (ЦУ) в процессе производства и в ходе эксплуатации нуждаются в контроле правильности изготовления и функционирования соответственно. Для этого используются различные методы тестирования, которые позволяют обнаруживать неисправности ЦУ. Однако существующие методы зачастую не справляются с увеличением сложности схем, особенно это касается схем с памятью. В настоящей статье предлагается модификация метода псевдослучайной генерации тестов с использованием адаптивного подхода для улучшения качества тестирования.

Целью исследования является уменьшение затрат на построение тестов ЦУ, а также увеличение полноты покрытия неисправностей созданным тестом. Задачей исследования является разработка адаптивной генерации тестов ЦУ на основе псевдослучайных последовательностей.

Проблема эффективности PST

В теории диагностики под диагностическим тестом понимают такую входную последовательность сигналов, которая позволяет локализовать неисправность в ЦУ. Контролирующий же тест – это входная последовательность сигналов, для которой анализ выходных реакций объекта диагностики (ОД) позволяет сделать заключение об исправности схемы.

При рассмотрении неисправностей ЦУ на логическом уровне часто используется модель константных неисправностей (КН). К подобным неисправностям относят такие дефекты, как короткое замыкание

проводников и обрыв проводника. В этом случае дефект на входе логического элемента можно считать эквивалентным подаче на этот вход значений логического нуля или единицы. Константные неисправности могут быть одиночными, когда в устройстве присутствует только одна неисправность, либо кратными, когда в ЦУ одновременно может быть несколько одиночных КН [1].

Среди методов построения диагностических и контролирующих тестов для ЦУ выделяют детерминированные и случайные методы [2]. Детерминированные методы позволяют найти для любой неисправности устройства f_i такой набор входных воздействий $T = \{t_0, t_1, \dots, t_{ij}\}$, который бы обеспечивал обнаружение данной неисправности. Однако, процесс поиска зачастую связан с большим количеством вычислений, что для больших ЦУ приводит к огромным затратам вычислительных мощностей.

Для уменьшения сложности вычислений используются методы случайной генерации тестов, которые позволяют обнаружить существенное число неисправностей устройства и при этом требуют значительно меньших затрат машинного времени. Случайные методы хорошо показали себя при построении тестов для комбинационных устройств, хотя для устройств с памятью эти методы не так эффективны [3].

Одной из самых простых, но, в то же время, эффективных реализаций метода случайного тестирования является генератор псевдослучайных тестов (ГПСТ) на регистре сдвига с обратными связями (РСЛОС) [4]. Недостаток ГПСТ проявляется в том, что при построении теста последовательность входных сигналов не зависит от состояния устройства, что для ЦУ с памятью часто приводит к тупиковой ситуации.

В статье рассматривается модификация метода псевдослучайного тестирования для построения контролирующего теста минимальной длины на основе модели одиночной константной неисправности. Основным критерием оптимальности теста при этом считается полнота покрытия неисправностей ЦУ.

Адаптивный подход к построению теста

Исправное ЦУ с памятью представляет собой конечный автомат, описываемый функцией $A = \{Y, X, Z, \delta, \lambda\}$, где Y , X и Z – конечные множества состояний, входных и выходных сигналов соответственно; $\delta = Y \times X \rightarrow Y$ – функция переходов, определяющая следующее состояние автомата; $\lambda = Y \times X \rightarrow Z$ – функция выходов, определяющая выходной сигнал. При построении теста автомат выполняет ряд переходов из состояния в состояние, от чего зависит процесс обнаружения неисправностей.

Рассмотрим пример ЦУ (рис.1), для которого построен тест методом псевдослучайной генерации, и переходы состояний для этого теста (табл. 1).

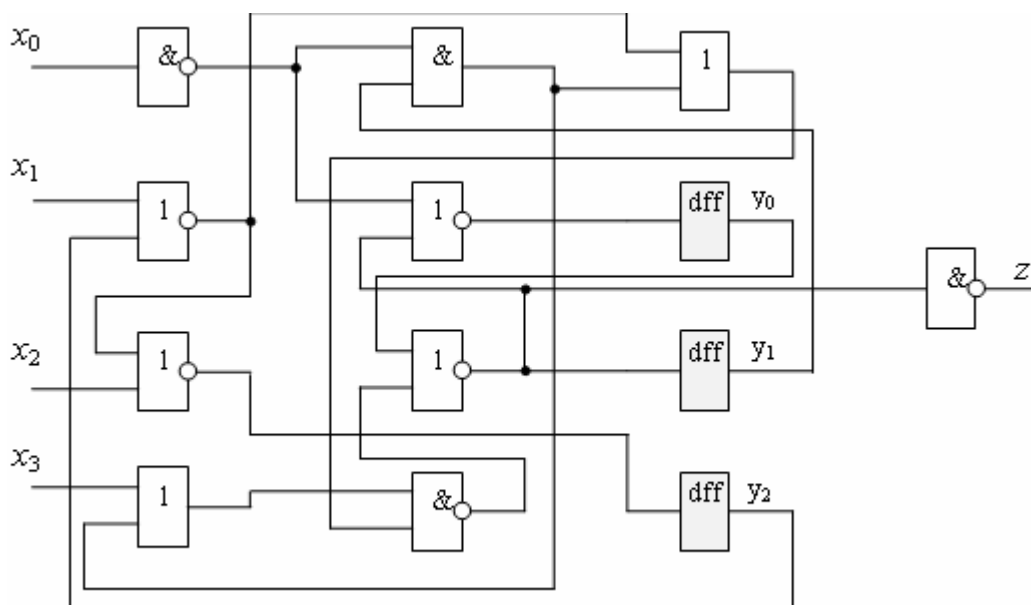


Рисунок 1 – Пример ЦУ

Таблица 1. Данные, полученные при построении теста

№	Входные сигналы ($x_0x_1x_2x_3$)	Исходное состояние ($y_0y_1y_2$)	Конечное состояние ($y_0'y_1'y_2'$)	Количество обнаруженных неисправностей
1	1000	xxx	101	-
2	0011	101	101	2
3	1111	101	000	7
4	1001	000	100	6
5	0010	100	001	2
6	0001	001	000	17
7	0100	000	010	6
8	1011	010	011	5
9	0000	011	100	0
10	1010	100	000	3
11	0001	000	100	0
12	1011	100	000	1
13	0101	000	010	1

В ходе моделирования векторов, полученных в процессе генерации теста, устройство переключается из состояния в состояние, при этом обеспечивая обнаружение неисправностей. При рассмотрении последовательности переходов можно заметить, что в тесте присутствуют векторы, при подаче которых на входы ЦУ не происходит обнаружение неисправностей. Однако эти векторы способствуют переводу устройства в такое состояние, из которого может быть продолжена генерация теста.

При псевдослучайной генерации выход из тупикового состояния происходит случайным образом, что зависит от длины цикла входной последовательности. Количество перебираемых входных векторов при этом тем больше, чем больше разрядность входов ЦУ.

Описанная особенность возникает при генерации теста для большинства ЦУ с памятью, но классический метод псевдослучайной генерации [5] не учитывает ее. Предлагаемый подход адаптивной генерации тестов основывается на учете переходов состояний устройства и принудительном переводе автомата из тупиковых состояний, что позволяет сократить время построения теста.

На рисунке 2 приведен граф состояний автомата для рассмотренного выше теста.

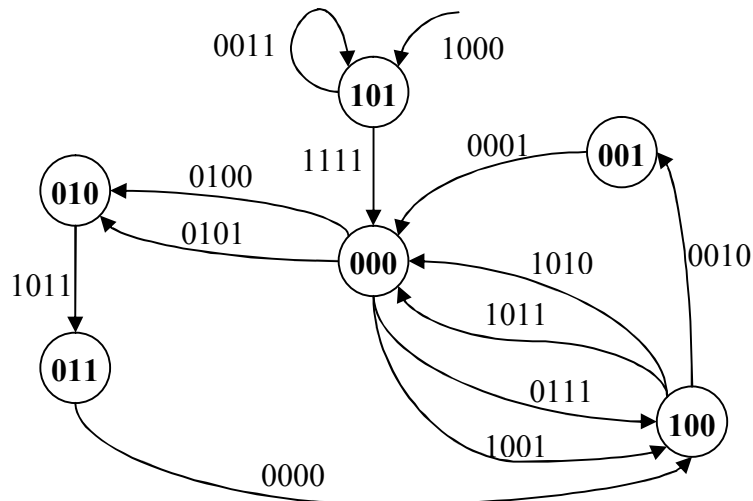


Рисунок 2 – Граф состояний автомата

Переходы $011 \rightarrow 100$ (0000) и $000 \rightarrow 100$ (0001) не являются полезными с точки зрения обнаружения неисправностей. Однако данные переходы переводят устройство в другое состояние, что дает больше возможностей для дальнейшей генерации. Кроме того, все полученные ранее переходы могут быть использованы для ускорения выхода автомата из тупикового состояния.

Обобщив частные моменты, можно описать адаптивный подход построения псевдослучайных тестов следующим образом:

1. Поскольку часто при тестировании объект диагностики представляется в виде модели «черного ящика», т.е. неизвестен принцип его функционирования, возникает проблема начальной установки. Прежде всего, неизвестно начальное состояние ЦУ после включения питания. Поэтому первым этапом при генерации теста для устройств с памятью является перевод из неопределенного состояния y_x в некоторое известное y_i путем подачи на входы схемы установочной последовательности. Установочный сегмент теста генерируется псевдослучайным методом до тех пор, пока все элементы памяти ЦУ не перейдут в известное состояние.

2. Далее выполняется генерация псевдослучайных входных последовательностей и моделирование схемы, в ходе чего происходит построение последовательности тестовых векторов, обнаруживающих неисправности. Кроме того, на этом этапе выполняется распознавание ОД, результатом которого является информация о состояниях автомата и переходах между ними (граф состояний).

3. Адаптивный подход начинает работу в моменты, когда схема остается в одном и том же состоянии без нахождения полезных тестовых векторов в течение некоторого промежутка времени. Этот промежуток определяется эмпирически для каждой схемы и зависит от параметров схемы: $\tau = f(Y, X, Z, \varphi)$, где X и Z – количество входов и выходов, Y – количество состояний, φ – коэффициент, характеризующий параметры генератора псевдослучайных тестов.

После принятия решения о принудительном переводе схемы в другое состояние один из возможных переходов выбирается из вариантов, присутствующих в графе состояний. Каждый вариант имеет свой вероятностный вес $\lambda = f(k_p, k_f)$, где k_p – коэффициент, определяющий успешность предыстории переходов по этому пути, k_f – коэффициент обнаружения неисправностей при данном переходе. Вероятностный вес пересчитывается каждый раз после выполнения перехода и, таким образом, алгоритм генерации адаптируется под особенности конкретного объекта диагностики.

Если граф не содержит данных о переходах из текущей тупиковой вершины y_t , то выполняется возврат теста на шаг назад, в предыдущее состояние y_{t-1} . При этом в графе отмечается, что переход $y_t \rightarrow y_{t-1}$ является непродуктивным, и в дальнейшем не будет участвовать в выборе возможного пути.

4. Процесс построения теста продолжается до достижения заданных ограничений, основным из которых является полнота покрытия неисправностей.

Экспериментальные исследования

Предложенная модификация метода псевдослучайной генерации тестов была реализована в составе программного комплекса AGAT, в структуру которого входят система моделирования неисправностей, генератор псевдослучайных последовательностей, модуль управления графом состояний и другие компоненты. Система позволяет загружать модель ЦУ и осуществляет построение теста с заданной полнотой покрытия неисправностей.

Экспериментальные исследования проводились для набора ТЭЗ, которые по своей структуре и сложности аналогичны схемам набора ISCAS'89 [6]. Полученные результаты представлены в таблице 2.

Таблица 2. Сравнительные результаты эксперимента

ТЭЗ	Триггеры/ лог. Элем.	Полнота теста		Длина теста	
		А*	П*	А*	П*
1	25 / 355	59%	54%	50	45
2	72 / 503	73%	43%	162	143
3	9 / 307	91%	43%	55	17

4	16 / 796	82%	34%	83	74
5	17 / 206	95%	65%	105	95
6	13 / 267	71%	55%	50	45
7	48 / 238	75%	56%	69	49
8	14 / 63	70%	45%	28	12
9	27 / 190	79%	74%	55	48
10	40 / 386	57%	48%	33	31
11	19 / 142	81%	54%	95	45
12	36 / 255	78%	65%	81	84
13	40 / 504	79%	68%	82	61
14	32 / 650	83%	85%	68	65
15	14 / 601	53%	43%	26	13

*Примечание: П / А – данные, полученные традиционным/адаптивным ПСТ.

Исследования проводились для псевдослучайного метода и его адаптивной модификации в одинаковых условиях с фиксированным временем генерации теста, равным 2 минутам. Результаты показали, что практически во всех случаях адаптивный подход к построению теста дает прибавку полноты покрытия теста в пределах 10-30%. Таким образом, эксперимент подтвердил эффективность адаптивного подхода при построении тестов ЦУ.

Заключение

В статье предложен подход построения тестов ЦУ, повышающий эффективность традиционного ПСТ, что подтверждается результатами экспериментальных исследований. Это достигается за счет специальных приемов использования графа состояния и переходов ОД, который формируется в ходе распознавания объекта диагностики.

Практическая значимость подхода заключается в сокращении вычислительных затрат на генерацию теста, а также в увеличении качества теста на 10-30%.

Дальнейшие исследования планируется проводить в плане оптимизации вычислений, а также для реализации предложенного подхода на ЦУ, построенных на базе FPGA.

Список литературы

1. Miron Abramovici. Digital Systems Testing and Testable Design / Miron Abramovici, Melvin A. Breuer, Arthur D. Friedman – Wiley-IEEE Press, 1994. – 652 p.
2. M.L.Bushnell. Essentials of electronic testing for digital, memory and mixed-signal VLSI circuits / M.L.Bushnell, V.D.Agrawal. – Kluwer academic publishers, 2001. – 690 p.
3. Ярмолик В.Н. Генерирование и применение псевдослучайных сигналов в системах испытания и контроля / В.Н. Ярмолик, С.И. Демиденко. – Минск: Наука и техника, 1986. – 200 с.

4. Гилл А. Линейные последовательностные машины / А. Гилл. – М.: Наука, 1974. – 288 с.
5. Rene David. Random testing of digital circuits. – CRC Press, 1998. – 496 p.
6. Brgles F. Combinational profiles of sequential benchmark circuits / F. Brgles, D. Bryan, K. Kozminski // International symposium of circuits and systems, ISCAS-89. – 1989.– p. 1929-1934.

Надійшла до редакції 15.10.2010

Рецензент: канд.техн.наук, доц. Дяченко О.М.

Ю.Є. Зінченко, О.О. Корченко

Донецький національний технічний університет

Адаптивний підхід генерації псевдовипадкових тестів. У статті розглядається метод псевдовипадкової генерації контролюючих тестів для комбінаційних та послідовних схем. Для побудови тестів використовується граф станів і переходів схеми. Під час генерації вирішується задача розпізнання об'єкта діагностики, а також задача пошуку оптимального способу перемикання станів схеми при побудові тесту. Наведено результати експериментальних досліджень на типовому наборі схем.

псевдовипадкове тестування, цифрова схема, граф станів, розпізнання об'єкта діагностики, константна несправність

Y.E. Zinchenko, A.A. Korchenko

Donetsk National Technical University

Adaptive Pseudorandom Test Generation. The article discusses a method of the pseudo-random tests generation for combinational and sequential circuits. To construct a test a graph of states and transitions of the circuit is used. In the generation process the problem of object recognition is considered, as well as the problem of finding optimal ways of switching states of the circuit in the construction of the test. The results of experimental studies on a set of typical circuits are included.

pseudo-random testing, digital circuit, the graph of states, recognizing the object of diagnosis, stuck-at-fault.