

МИКРОПРОЦЕССОРНЫЕ СИСТЕМЫ С ДИНАМИЧЕСКИ ИЗМЕНЯЕМОЙ АРХИТЕКТУРОЙ

Звонарев А.Г., студент; Чашко М.В., доц., к.т.н.

*(Донецкий национальный технический университет,
г. Донецк, Украина)*

С внедрением микропроцессорных (МП) систем контроля в различные сферы человеческой деятельности возникает вопрос о повышении гибкости, производительности, надежности, функциональности этих систем. Это относится к исследовательским МП системам и различным встраиваемым системам управления.

Развитие элементной базы современной микроэлектроники и новые формы программирования (фаззи – логика, генетические и нейронных сетей алгоритмы) сделали возможными новые решения в области проектирования МП систем. **Цель работы** – создание и исследование МП системы с динамически изменяемой архитектурой.

МП системой с динамически изменяемой архитектурой названа такая МП система, функциональные элементы которой могут быть аппаратно изменены пользовательской программой. Такая перереализация не перепрограммирование функционального элемента, возможности которого были бы все равно ограничены, а непосредственно перестройка самой физической схемы элемента, возможности которой шире.

Такая МП система при необходимости может создать дополнительные устройства (порты обмена информацией, управляюще - контролирующие устройства) на базе существующих физических элементов (ИМС), не требуя других дополнительных устройств: плат расширения, адаптеров, контроллеров и т.д.

Основные характеристики разработанной мп системы приведены в таблице 1.

Таблица 1 – Характеристики МП системы

Процес- сор	Длитель- ность машинного такта	Постоян- ная память	Оператив- ная память	Память про- грамм	EEPROM/ Flash
Z80, бит	8 250 нс	72 Кб	32 Кб	32 Кб	4 Кб

В структуру МП системы (рис. 1) наряду со стандартными составляющими: процессором, постоянной и оперативной памятью, входят специфические компоненты: программируемая логика, системный супервизор. Рассмотрим подробнее структурные составляющие МП системы.

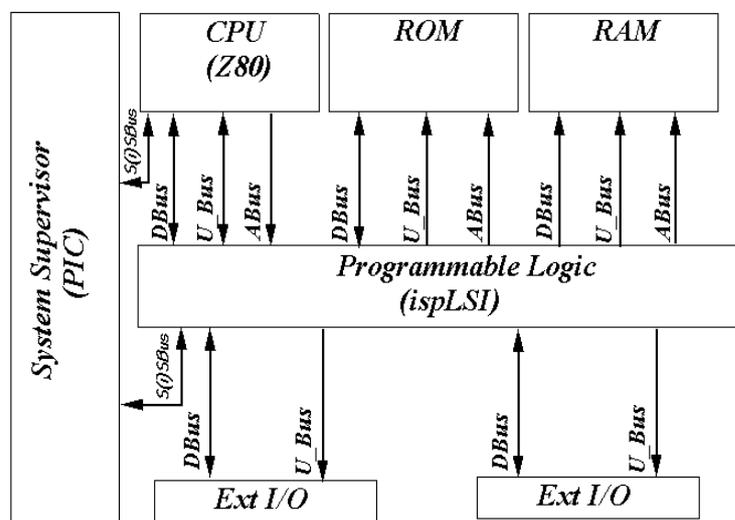


Рисунок 1 – Структурная схема МП системы

Именно в ИМС, содержащих ПЛ, реализована большая часть системы. ИМС такого уровня получили широкое применение относительно недавно, предлагая большие функциональные возможности по созданию в одном кристалле десятков логических устройств различного назначения. Если ранее переконфигурация программируемой логики требовала применения программаторов и занимала достаточно длительное время, то с внедрением протоколов *isp* и *JTAG* появилась возможность перестройки логических связей ИМС непосредственно на плате, причем длительность цикла перестройки соизмерима с длительностью машинного такта процессора [1], [2].

Особенностью МП системы с динамически изменяемой архитектурой является необходимость *анализа ее целостности* не только при запуске, но и непосредственно в любой момент времени, так как пользовательская программа своими действиями может нарушить работоспособность системы. Переконфигурацию ИМС ПЛ, алгоритмы которой достаточно сложны и объемны, следует реализовать по возможности при помощи отдельного элемента – системного супервизора, функционирующего независимо от остальной части системы. Системный супервизор

составляющие МП системы.

Ядро системы – 8-битный микропроцессор **Z80**. Являясь наиболее развитым процессором своего семейства, он позволяет решать широкий класс задач контроля и управления.

Важнейшим элементом МП системы является модуль программируемой логики (ПЛ).

осуществляет первичный контроль целостности системы. При явных ее нарушениях он организует и обслуживает запуск подпрограмм комплексного анализа и делает попытку восстановления целостности, приостанавливая выполнение пользовательской программы. При этом результаты анализа, последовательность инструкций восстановления сохраняются в специальной области памяти с возможностью дальнейшего использования отладочными средствами.

К повреждениям целостности МП системы приводят не только недопустимые действия управляющей программы, но и различные физические неисправности элементов системы. Здесь также возможно восстановление работоспособности МП системы путем перереализации функциональных элементов, находящихся и в поврежденном модуле, и в исправном. Для этой цели применимы различные нейросетевые модели. Возможностью восстановления представляемая система выгодно отличается от стандартных решений, где выход из строя элементов приводит к потере работоспособности.

Кроме этого, системный супервизор выполняет задачу, управления перестройкой программируемой логики. На любом этапе пользовательская программа может послать запрос на изменение логической структуры ПЛ, системный супервизор осуществляет переконфигурацию логических связей ПЛ.

Целесообразно создание систем нового класса – МП систем с динамически изменяемой архитектурой. Их преимущества:

- высокая гибкость (возможность практически полной аппаратной перестройки в зависимости от реальной задачи);
- высокая надежность (функциональные элементы системы не привязаны к конкретной ИМС);
- ориентированность на адаптивные алгоритмы.

Недостатки таких систем: сложность программного обеспечения и необходимость постоянного анализа целостности, что снижает быстродействие и дополнительно усложняет ПО.

Перечень ссылок

1. Smith D. Programmable Logic Devices //EDN, 1986
Ozguner F. Deductive fault simulation of internal faults of inverter-free circuits and programmable logic arrays //IEEE transactions on computers, 1990, Vol. C-35, N1.