

ОПТИМИЗАЦИЯ СХЕМЫ АДРЕСАЦИИ КОМПОЗИЦИОННОГО МИКРОПРОГРАММНОГО УСТРОЙСТВА УПРАВЛЕНИЯ

Баркалов А.А., Аль-Рабие Аднан, Ковалев С.А.

Донецкий национальный технический университет,
кафедра ЭВМ

E-mail: barkalov@cs.dgtu.donetsk.ua

Abstract. *Barkalov A.A., Al-Rabie Adnan, Kovalev S.A. The optimization method of microinstruction's addressing circuits for compositional microprogram control unit is proposed. Method is based on the encoding of state codes of control memory. Given method allows to reduce the number of LSI with the same performance of operational unit. The method is illustrated by example of its application.*

Введение. Одной из проблем, возникающих при синтезе схем композиционных микропрограммных устройств управления (КМУУ) [1] в базисе программируемых логических устройств (ПЛУ) [2,3], является проблема уменьшения аппаратных затрат. В настоящей работе представляется метод решения этой проблемы при реализации схемы адресации КМУУ, организованной в виде автомата Мили. Метод основан на формировании функций возбуждения памяти автомата адресации управляющей памятью (УП) КМУУ. Такой подход позволяет уменьшить требования к числу выходов БИС автомата адресации и — при выполнении определенных условий — число ПЛУ в схеме.

Методика синтеза. Пусть для граф-схемы алгоритма (ГСА) Γ получено множество операторных линейных цепей (ОЛЦ) $C = \{\alpha_1, \dots, \alpha_G\}$. Под ОЛЦ $\alpha_g \in C$ понимается [1,4] последовательность операторных вершин ГСА $\alpha_g = \langle bg_1, \dots, bg_i, bg_{i+1}, \dots, bg_{Fg} \rangle$ такая, что для каждой пары $\langle bg_i, bg_{i+1} \rangle$ существует дуга в исходной ГСА Γ . Любая ОЛЦ $\alpha_g \in C$ соответствует последовательности микрокоманд, выполняемых в естественном порядке следования. В каждой ОЛЦ $\alpha_g \in C$ имеется хотя бы один вход и точно один выход [1]. После выполнения естественной адресации микрокоманд ГСА Γ может быть интерпретирована КМУУ U_1 (Рис.1), представляющим собой композицию автоматов с "жесткой" S_1 (КС, RG) и с "программируемой" логикой S_2 (СТ, УП).

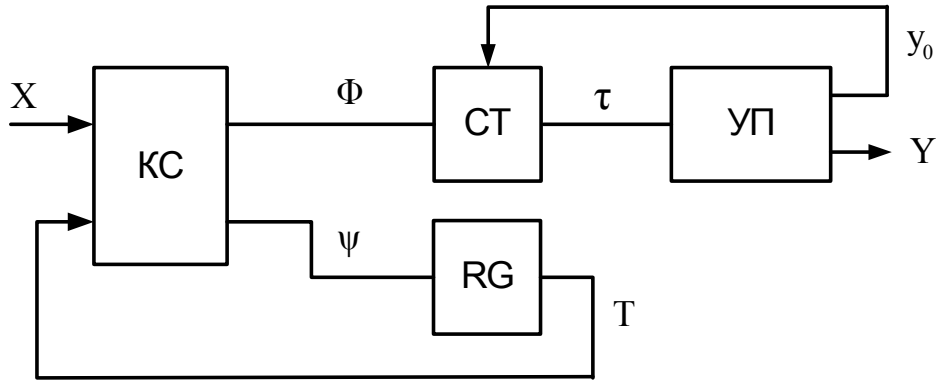


Рисунок 1 — Структурная схема композиционного микропрограммного устройства управления U_1

Комбинационная схема КС автомата S_1 строится по прямой структурной таблице (ПСТ) со столбцами: a_m — исходное состояние, $a_m \in A$, где $A = \{a_1, \dots, a_M\}$; $K(a_m)$ — код состояния $a_m \in A$ разрядности $R_1 = \lceil \log_2 M \rceil$, для кодирования используются внутренние переменные $T_r \in T = \{T_1, \dots, T_R\}$; $a_s, K(a_s)$ — состояние перехода и его код. X_h — входной сигнал, определяющий переход $\langle a_m, a_s \rangle$ и равный конъюнкции некоторых элементов (или их отрицаний) множества логических условий $X = \{x_1, \dots, x_L\}$; Φ_h — набор функций возбуждения счетчика СТ, принимающих единичное значение для записи в СТ адреса входа очередной ОЛЦ, $\Phi_h \subseteq \Phi = \{\varphi_1, \dots, \varphi_{R_2}\}$, где $R_2 = \lceil \log_2 M_1 \rceil$, M_1 — число операторных вершин ГСА Γ , для адресации используются переменные $\tau_r \in \tau = \{\tau_1, \dots, \tau_{R_2}\}$; ψ_h — набор функций возбуждения регистра RG памяти автомата S_1 , принимающих единичное значение для перехода памяти из $K(a_m)$ в $K(a_s)$; $h = 1, n$ — номер перехода. Управляющая память УП строится по таблице микроопераций и формирует микрооперации $y_n \in Y = \{y_1, \dots, y_N\}$ и специальный сигнал y_o . Если $y_o=1$, то к содержимому СТ прибавляется единица для адресации очередной микрокоманды текущей ОЛЦ $\alpha_g \in C$. Если $y_o=0$, то в СТ и RG заносится новая информация по функциям Φ и ψ соответственно, тем самым происходит переход к очередной ОЛЦ.

В КМУУ U_1 ПЛУ схемы КС должны иметь

$$R = R_1 + R_2 \quad (1)$$

выходов. Пусть $t_{ПЛУ}$ — число выходных контактов ПЛУ схемы КС. При выполнении условия

$$R > t_{ПЛУ} \quad (2)$$

необходимо расширение ПЛУ по выходам [2], что приводит к увеличению аппаратных затрат. Если выполняются (2) и условие

$$R_2 \leq t_{ПЛУ}, \quad (3)$$

то для уменьшения аппаратных затрат в настоящей работе предлагается КМУУ U_2 (Рис.2).

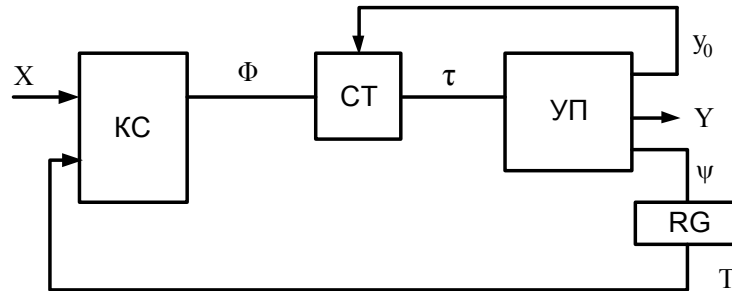


Рисунок 2 — Структурная схема композиционного микропрограммного устройства управления U_2

В КМУУ U_2 функции возбуждения регистра RG формируются схемой УП. При этом число функций, формируемых УП, увеличивается с $N+1$ до $N+R_1+1$. При выполнении условия

$$n_1 = \left\lceil \frac{N+1}{t_{ПЗУ}} \right\rceil < \left\lceil \frac{N+1+R_1}{t_{ПЗУ}} \right\rceil = n_2, \quad (4)$$

где $t_{пзу}$ – число выходов ПЗУ, число БИС в УП увеличивается на $\Delta n = n_2 - n_1$. Применение предложенного метода целесообразно, если стоимость Δn ПЗУ меньше стоимости удаляемой части КС.

В настоящей работе предлагается методика синтеза КМУУ U_2 , иллюстрируемая на примере ГСА Γ_1 (Рис.3).

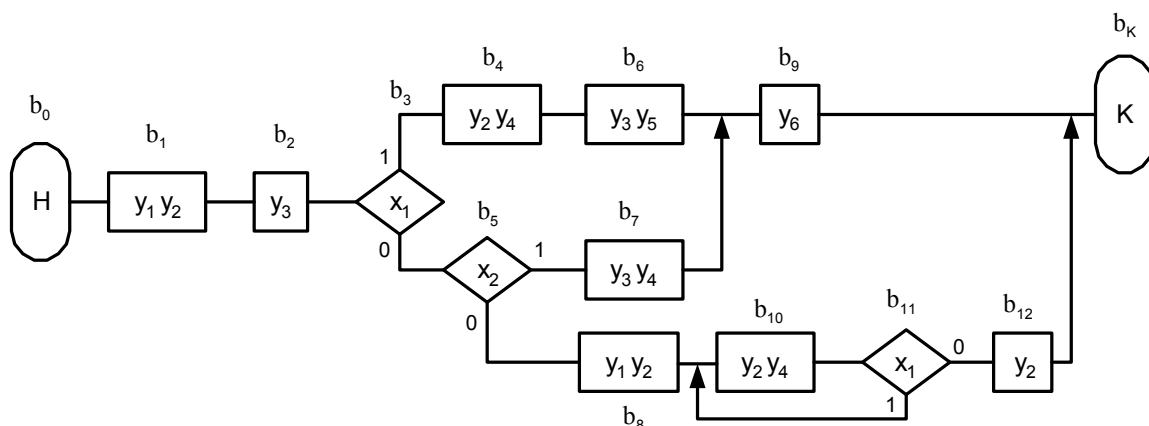


Рисунок 3 — Исходная граф-схема алгоритма Γ_1

1. Формирование множества C исходной ГСА. Используя методику [1], имеем $C = \{\alpha_1, \dots, \alpha_5\}$, где $\alpha_1 = \langle b_1, b_2 \rangle$, $\alpha_2 = \langle b_4, b_6, b_9 \rangle$, $\alpha_3 = \langle b_7 \rangle$, $\alpha_4 = \langle b_8, b_{10} \rangle$, $\alpha_5 = \langle b_{12} \rangle$. Пусть I_g^i — i -й вход ОЛЦ α_g , тогда $I_1^1 = b_4$, $I_2^1 = b_4$, $I_2^2 = b_9$, $I_3^1 = b_7$, $I_4^1 = b_8$, $I_4^2 = b_{10}$, $I_5^1 = b_{12}$. Пусть O_g — выход ОЛЦ $\alpha_g \in C$, тогда $O_1 = b_2$, $O_2 = b_9$, $O_3 = b_7$, $O_4 = b_{10}$, $O_5 = b_{12}$.

2. Естественная адресация микрокоманд в пределах каждой ОЛЦ. Используя методику [1], имеем $M_1 = 9$, $R_2 = 4$, $\tau = \{\tau_1, \dots, \tau_4\}$, $A(b_1) = 0000$, $A(b_2) = 0001$, $A(b_4) = 0010$, $A(b_6) = 0011$, $A(b_9) = 0100$, $A(b_7) = 0101$, $A(b_8) = 0110$, $A(b_{10}) = 0111$, $A(b_{12}) = 1000$.

3. Построение преобразованной ГСА Γ' . В преобразованной ГСА Γ' содержатся только вершины, соответствующие входам, и условные вершины [1]. В операторных вершинах записываются функции возбуждения СТ, формирующие в нем адреса соответствующих входов. Отметим, что СТ и RG имеют информационные входы D-типа. Для нашего примера ГСА Γ' показана на рис.4.

4. Построение прямой структурной таблицы автомата S_1 . Как видно из рис.4, $M = 4$, $R_1 = 2$, $T = \{T_1, T_2\}$. Пусть $K(\alpha_1) = 00$, \dots , $K(\alpha_4) = 11$, тогда ПСТ автомата S_1 приведена в табл.1.

5. Формирование содержимого УП. Этот этап выполняется по методике [1], причем во все микрокоманды, записанные в вершинах, которые не являются выходами ОЛЦ, добавляется сигнал y_0 . Отличительная черта этого этапа для U_2 — в вершины-входы ОЛЦ вносятся функции ψ из ПСТ автомата S_1 . Если в h -й строке ПСТ записаны функции Φ_h , формирующие в СТ адрес входа I_g^i , то в строку таблицы УП, соответствующую входу I_g^i заносятся функции Φ_h из h -й строки ПСТ.

Таблица 1 — Прямая структурная таблица автомата S_1

a_m	$K(a_m)$	α_s	$K(\alpha_s)$	X_h	Φ_h	ψ_h	h
α_1	00	α_2	01	1	—	D_6	1
α_2	01	α_1	00	x_1	D_3	—	2
		α_4	11	$\bar{x}_1 x_2$	$D_2 D_4$	$D_5 D_6$	3
		α_3	10	$\bar{x}_1 \bar{x}_2$	$D_2 D_3$	D_5	4
α_3	10	α_3	10	x_3	$D_2 D_3 D_4$	D_5	5
		α_1	00	\bar{x}_3	D_1	—	6
α_4	11	α_1	00	1	D_2	—	7

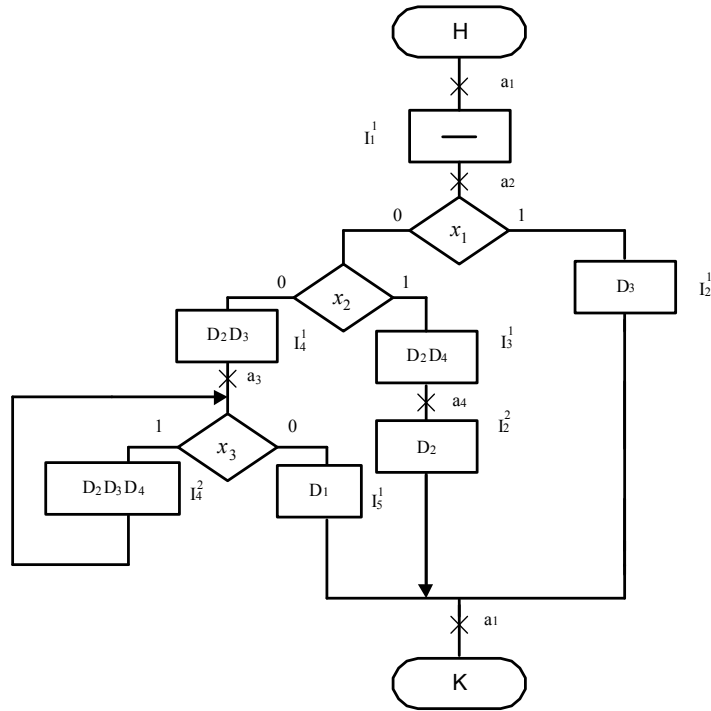


Рисунок 4 — Преобразованная Граф-схема алгоритма Γ_1'

Для нашего примера таблица содержимого УП (Табл.2) имеет $N+R_1+1=9$ выходов и $M_1=9$ строк.

Таблица 2 — Таблица содержимого УП КМУУ U_2

Адрес УП				Содержимое ячейки УП						Примечание				
τ_1	τ_2	τ_3	τ_4	y_0	y_1	y_2	y_3	y_4	y_5		y_6	D_5	D_6	
0	0	0	0	1	1	1	0	0	0	0	0	1	I_1^1	b_1
0	0	0	1	0	0	0	1	0	0	0	0	0	O_1	b_2
0	0	1	0	1	0	1	0	1	0	0	0	0	I_2^1	b_4
0	0	1	1	1	0	0	1	0	1	0	0	0		b_6
0	1	0	0	0	0	0	0	0	0	1	0	0	I_2^2, O_2	b_9
0	1	0	1	0	0	0	1	1	0	0	1	1	I_3^1, O_3	b_7
0	1	1	0	1	1	1	0	0	0	0	1	0	I_4	b_8
0	1	1	1	0	0	1	0	1	0	0	1	0	I_4^2, O_4	b_{10}
1	0	0	0	0	0	1	0	0	0	0	0	0	I_5^1, O_5	b_{12}

6. Формирование системы функций возбуждения счетчика. Этот этап выполняется по ПСТ автомата S_1 и система Φ имеет вид

$$H$$

$$\varphi_r = \bigvee_{h=1} C_{rh} A_m^h X_h \quad (r = 1, \dots, R_2), \quad (5)$$

где C_{rh} — булева переменная, равная единице, если и только если в h -й строке ПСТ записана переменная – конъюнкция внутренних переменных, соответствующая коду $K(\alpha_m)$ состояния α_m из h -й строки ПСТ. Например, из табл.1 имеем: $D_1 = A_3 X_6 = T_1 \bar{T}_2 \bar{x}_3, \dots, D_4 = A_2 X_3 \vee A_3 X_5 = \bar{T}_1 T_2 \bar{x}_1 x_2 \vee T_1 \bar{T}_2 x_3$.

7. Синтез логической схемы КМУУ в заданном элементном базисе. Схема КС строится на ПЛМ или ПМЛ по системе (5), схема УП строится на ПЗУ. Вопросы синтеза схем на ПЛУ достаточно рассмотрены в литературе [2, 5], поэтому здесь они не рассматриваются.

Пусть C_1 — вход прибавления единицы к счетчику, C_2 — вход приема параллельного кода, тогда $C_1 = y_0 \cdot \text{Clock}$, $C_2 = \bar{y}_0 \cdot \text{Clock}$, где Clock — импульс синхронизации КМУУ. Отметим, что синхронизация RG должна быть задержана по отношению к синхронизации СТ на время срабатывания СТ и УП, так как к моменту синхронизации RG используется сигнал y_0 из предыдущей микрокоманды. С этой целью сигнал y_0 запоминается на триггере ТУ0 с выходом \bar{y}_0' . Сигнал синхронизации C регистра RG определяется как $C = \bar{y}_0' \cdot \text{Clock}_1$, где Clock_1 — задержанный сигнал Clock .

Схема КМУУ U_2 для нашего примера приведена на рис.5.

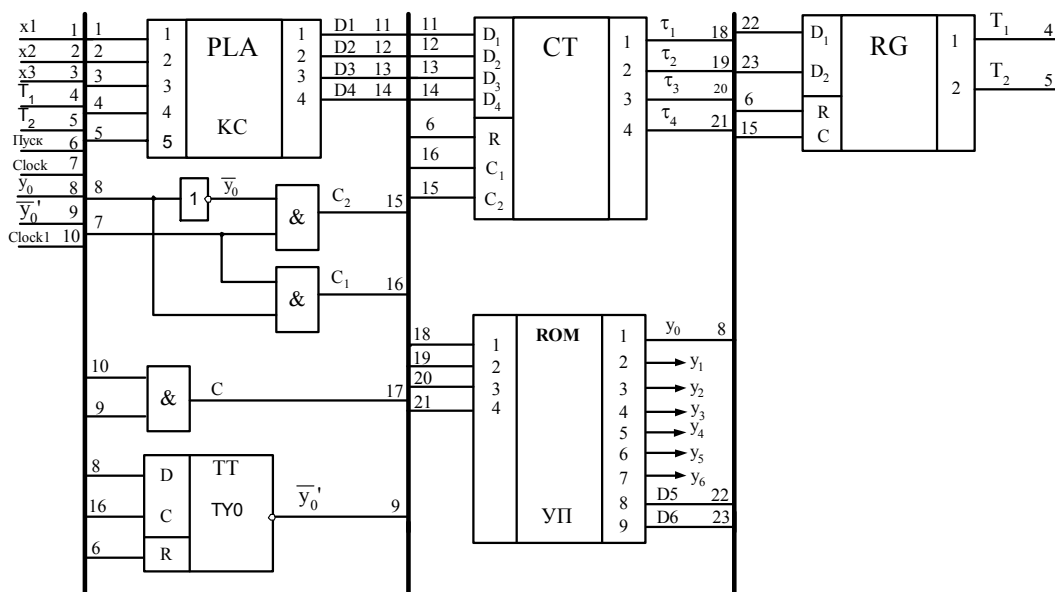


Рисунок 5 — Функциональна схема КМУУ U_2

Заклучение. Как показали исследования авторов, проведенные на основе технических характеристик микросхем семейства ALTERA [6] по методике [7], при выполнении условий (2) – (3) стоимость реализации автомата S_1 КМУУ U_2 на 25-30% меньше, чем в КМУУ U_1 . При этом, как правило $\Delta n=1$, то есть число ПЗУ в УП КМУУ U_2 увеличивается на единицу. Выигрыш от использования предложенного метода повышается по мере роста числа микроопераций из-за уменьшения отношения $n_2:n_1$ (при $N \rightarrow \infty$ $n_2=n_1$). Отметим, что быстродействие КМУУ U_1 и U_2 совпадает, так как наличие преобразователя адресов микрокоманд в коды состояний не влияет на время формирования микроопераций, которое совпадает для КМУУ U_1 и U_2 . Таким образом, при выполнении условий (2) – (3) предложенный метод позволяет уменьшить стоимость реализации схемы КМУУ без уменьшения быстродействия операционного устройства.

Литература

1. Баркалов А. А Палагин А. В. Синтез микропрограммных устройств управления. — Киев: ИК НАН Украины, 1997. — 156 с.
2. Соловьёв В. В. Проектирование цифровых систем на основе программных логических интегральных схем. — М.: Горячая линия – Телеком, 2001. — 636 с.
3. Baranov S. Logic synthesis for control automata. — Kluwer Academic Publishers, 1994. — 312 p.
4. Баркалов А. А. Синтез устройств управления на программируемых логических устройствах. — Донецк: ДонНТУ, 2002. — 262 с.
5. Hennessy J.L., Patterson D.A. Computer Architecture: A Quantitative Approach. — Morgan Kaufmann Publishers, San Mateo, CA, second ed., 2001. — 424p.
6. Altera Corp. The Programmable Logic Data Book. 2001.
7. Баркалов А.А., Зеленева И.Я., Бабаков Р.М. Структуры логических схем управляющих автоматов на программируемых БИС. / Зб. наукових праць ДДТУ. Серія “Інформатика, кібернетика та обчислювальна техніка”. Вип. 6. — Донецьк: ДонДТУ, 1999. — С. 208–211.

Сдано в редакцию: 28.02.2003г.

Рекомендовано к печати: д.т.н., проф. Спорыхин В.Я.