

УДК 004.274

А. А. Баркалов¹ (д-р техн. наук, проф.),
Р. В. Мальчева² (канд. техн. наук, доц.),
К. А. Солдатов² (аспирант),

¹University of Zielona Gora, Poland

²Донецкий национальный технический университет, Донецк, Украина

РЕАЛИЗАЦИЯ НА ПЛИС АВТОМАТА МУРА С ИДЕНТИФИКАЦИЕЙ СОСТОЯНИЙ

Предложен метод уменьшения числа макроячеек ПМЛ в схеме автомата Мура, ориентированный на ПЛИС типа CPLD. Метод основан на идентификации состояний МПА внутри классов псевдоэквивалентных состояний. Дан пример применения предложенного метода.

Ключевые слова: автомат Мура, граф-схема алгоритма, псевдоэквивалентные состояния, ПЛИС, макроячейки.

Введение

Модель микропрограммного автомата (МПА) Мура [1] широко применяется при реализации устройств управления цифровых систем [2,3]. Развитие полупроводниковых технологий привело к появлению программируемых логических интегральных систем [4]. Одним из важных представителей ПЛИС являются CPLD (Complex Programmable Logic Devices) [5,6]. В основе CPLD находятся макроячейки программируемой матричной логики (ПМЛ), обладающие ограниченным числом промежуточных термов (порядка 8).

При реализации схемы МПА Мура в базисе CPLD возникает задача уменьшения числа используемых ПМЛ. Одним из путей решения этой задачи является раздельная минимизация булевых функций, представляющих схемы МПА [7]. Второй подход основан на использовании классов псевдоэквивалентных состояний автомата [8]. В работе [9] предложен метод решения этой задачи, основанный на идентификации состояний МПА кодами классов псевдоэквивалентных состояний (ПЭС) и частичными кодами состояний (ЧКС). Метод [9] ориентирован на заказные матрицы. В настоящей работе мы рассматриваем этот метод применительно к реализации схемы МПА на CPLD.

Целью исследования является оптимизация схемы МПА Мура, основанная на идентификации состояния внутри класса ПЭС.

Задачей исследования является разработка метода синтеза МПА Мура, позволяющего уменьшить число макроячеек ПМЛ в его логической

схеме. При этом алгоритм управления представлен в виде граф-схемы алгоритма (ГСА) [1].

Основные положения и идея предлагаемого метода

Пусть по ГСА Γ построена прямая структурная таблица (ПСТ) со столбцами [3]: $a_m, K(a_m), a_s, K(a_s), X_h, \Phi_h, h$. Здесь a_m – исходное состояние автомата, $a_m \in A$, где A – множество состояний МПА, $|A| = M$; $K(a_m)$ – код состояния $a_m \in A$ разрядности $R = \lceil \log_2 M \rceil$; $a_s, K(a_s)$ – соответственно состояние перехода и его код; X_h – конъюнкция некоторых элементов множества логических условий (ЛУ) $X = \{x_1, \dots, x_L\}$ (или их отрицаний), определяющая переход из $a_m \in A$ в $a_s \in A$; Φ_h – набор функций возбуждения триггеров регистра состояний (Рг) автомата, принимающих единичные значения для переключения регистра из $K(a_m)$ в $K(a_s)$, $\Phi \subseteq \Phi = \{D_1, \dots, D_R\}$; $h = \overline{1, N}$ – номер перехода. Для кодирования состояний $a_m \in A$ используются внутренние переменные, образующие множество $T = \{T_1, \dots, T_R\}$. В столбце a_m ПСТ записывается набор микроопераций $Y(a_m)$, формируемый в состоянии $a_m \in A$. При этом $Y(a_m) \subseteq Y$, где $Y = \{y_1, \dots, y_N\}$ – множество микроопераций (МО).

Эта таблица является основой для формирования систем функций

$$\Phi = \Phi(T, X), \quad (1)$$

$$Y = Y(T). \quad (2)$$

Функции (1)-(2) задают схему МПА Мура, структура которой приведена на рис. 1. Условимся обозначать такой МПА символом U_1 .

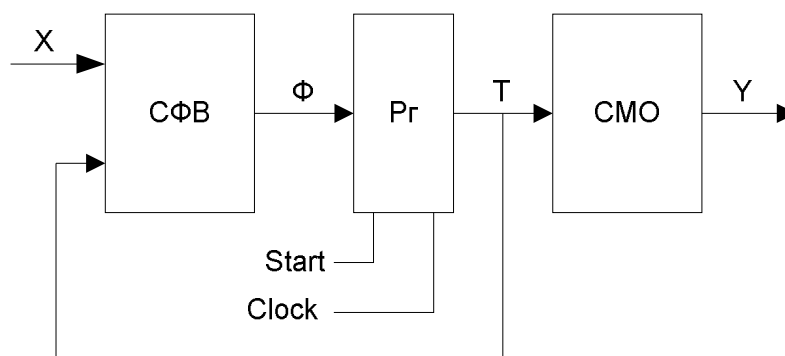


Рисунок 1 – Структурная схема МПА Мура U_1

В МПА U_1 схема формирования функций возбуждения (СФВ) реализует систему (1), а схема формирования микроопераций (СМО) –

систему (2). По сигналу $Start = 1$ в регистр R_r записується нулевой код, что соответствует начальному состоянию МПА. Переключение регистра (смена состояний МПА) происходит по фронту импульса синхронизации $Clock$. Как правило, регистр R_r имеет информационные входы типа D [3]. Поэтому множество Φ было определено как $\{D_1, \dots, D_R\}$.

Недостатком автомата U_1 является значительное число термов (N), реализуемых схемой СФВ. Как правило, параметр N значительно превосходит число термов N_0 в системе (1) для эквивалентного автомата Мили [1]. Сокращение параметра N возможно за счёт оптимального кодирования состояний или введения преобразователя кодов [3]. В первом случае нет гарантии достижения величины N_0 , а во втором – некоторые ресурсы кристалла потребляются схемой преобразователя. В настоящей работе предлагается метод, гарантирующий уменьшение числа термов в системе (1) до N_0 без введения преобразователя.

Одной из особенностей МПА Мура является наличие псевдоэквивалентных состояний [8], то есть состояний с одинаковыми переходами под воздействием одинаковых входных сигналов. Такие состояния соответствуют операторным вершинам [1] алгоритма управления, выходы которых связаны со входом одной и той же вершины алгоритма.

Пусть $\Pi_A = \{B_1, \dots, B_i\}$ - разбиение множества A на классы псевдоэквивалентных состояний. Закодируем классы $B_i \in \Pi_A$ двоичными кодами $K(B_i)$ разрядности

$$R_B = \lceil \log_2 I \rceil. \quad (3)$$

Пусть класс $B_i \in \Pi_A$ включает M_i состояний и пусть $M_0 = \max\{M_1, \dots, M_i\}$. Закодируем состояния $a_m \in B_i$ двоичными кодами $C(a_m)$ разрядности

$$R_A = \lceil \log_2 M_0 \rceil. \quad (4)$$

Используем для такого кодирования элементы множества $Z = \{z_r | r = R_A\}$. Очевидно, что коды различных состояний для различных классов совпадают. Будем рассматривать коды $C(a_m)$ как идентификаторы состояний $a_m \in B_i$. В этом случае код $K(a_m)$ состояния $a_m \in B_i$ можно представить в виде конкатенации

$$K(a_m) = K(B_i) * C(a_m), \quad (5)$$

где $*$ - знак операции конкатенации.

Представление кодов состояний в виде (5) позволяет перейти к структурной схеме МПА Мура U_2 (Рис. 2).

В МПА U_2 схема СФВ реализует систему

$$\Phi_0 = \Phi_0(\tau, X), \quad (6)$$

где $|\Phi_0| = R_B + R_A$. Как правило, выполняются следующие условия:

$$R \leq R_B + R_A; \quad (7)$$

$$R_B < R. \quad (8)$$

Если $R_A + R_B > R$, то число функций реализуемых блоком СФВ автомата U_2 будет больше, чем в МПА U_1 . Однако этот недостаток компенсируется тем, что число термов в системе (6) гарантировано равно

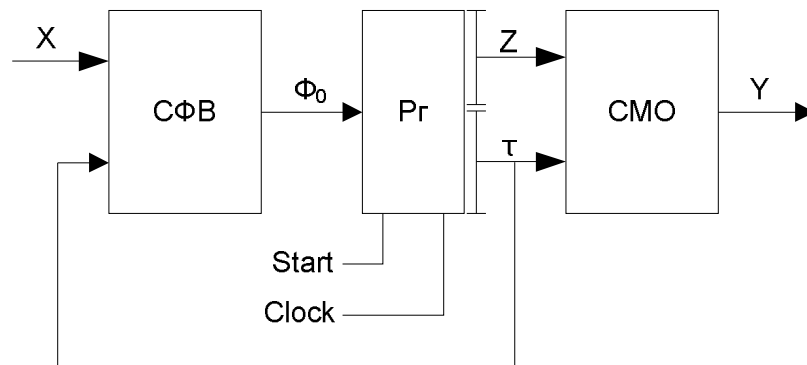


Рисунок 2 – Структурная схема МПА Мура U_2

N_0 . Для реальных ПЛИС число термов в реализуемой системе функций является решающим фактором [7].

Блок СМО реализует систему функций

$$Y = Y(\tau, Z), \quad (9)$$

которая в общем случае имеет больше входных аргументов, чем система (2). Однако в реальных ПЛИС число входов макроячеек ПМЛ достаточно большое (несколько десятков) [5,6]. В этой связи увеличение числа входов на 1 или 2 редко отражается на увеличении аппаратных затрат [2].

Назовем МПА U_2 автоматом Мура с идентификацией состояний.

Метод синтеза МПА Мура с идентификацией состояний

В данной работе предлагается метод синтеза МПА Мура U_2 по ГСА Γ , включающий следующие этапы:

1. Отметка ГСА Γ и формирование множества состояний A .
2. Разбиение множества A на классы псевдоэквивалентных состояний.
3. Кодирование классов $B_i \in \Pi_A$.
4. Кодирование состояний $a_m \in B_i$ кодами $C(a_m)$.
5. Формирование преобразованной прямой структурной таблицы МПА.

6. Формирование системы булевых функций Φ_0 .
7. Формирование таблицы блока микроопераций.
8. Формирование системы булевских функций Y .
9. Синтез логической схемы автомата в базисе ПЛИС.

Первый этап выполняется по известной методике [1], когда каждая операторная вершина отмечается отдельным состоянием.

Второй этап выполняется тривиальным образом, используя определение псевдоэквивалентных состояний [3]. Напомним, что состояния $a_m, a_s \in A$, называются псевдоэквивалентными, если отмеченные ими операторные вершины ГСА связаны со входом одной и той же вершины.

Кодирование классов $B_i \in \Pi_A$ не влияет на длину ПСТ, так как она гарантировано равна N_0 . Поэтому кодирование классов $B_i \in \Pi_A$ и состояний $a_m \in B_i$ необходимо выполнить так, чтобы минимизировать число термов в функциях системы (9).

Один из возможных подходов к кодированию заключается в следующем. Пусть микрооперация $y_n \in Y$ формируется в состояниях

$a_m \in B_i$ и $a_s \in B_j$. Если $C(a_m) = C(a_s)$, а классы B_i и B_j закодированы

соседними кодами, то дизъюнктивная нормальная форма (ДНФ) функции y_n для этих состояний содержит только один терм. Естественно, для минимизации системы (9) может быть использован известный алгоритм ESPRESSO [7].

Преобразованная ПСТ содержит столбцы $B_i, K(B_i), a_s, K(a_s), X_h, \Phi_h, h$. Назначение этих столбцов очевидно. Таблица блока микроопераций включает столбцы: $a_m, K(a_m), Y_m, m$, где m – номер строки таблицы, $Y_m \subseteq Y$ – набор микроопераций, записанных в вершине, отмеченной состоянием $a_m \in A$.

Пример применения предложенного метода

Рассмотрим пример синтеза МПА Мура $U_2(\Gamma_1)$, заданного ГСА Γ_1 (рис. 3). В общем случае символ $U_i(\Gamma_j)$ обозначает, что ГСА Γ_j интерпретируется моделью автомата U_i . Как следует из ГСА Γ_1 множество A включает $M=8$ элементов, которые включены в $I=4$ класса разбиения Π_A .

Это разбиение включает классы $B_1 = \{a_1\}$, $B_2 = \{a_2, a_3, a_4\}$, $B_3 = \{a_5, a_6\}$, $B_4 = \{a_7, a_8\}$.

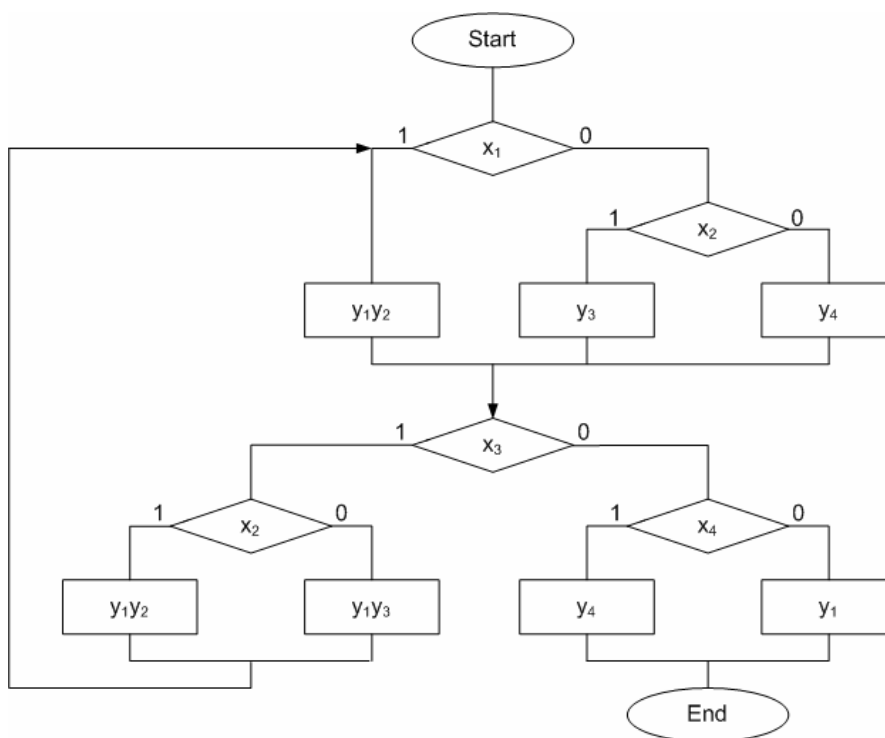


Рисунок 3 – Исходная ГСА Γ_1

Для рассматриваемого примера $R=3$, $R_A=2$, $R_B=2$, $\tau = \{\tau_1, \tau_2\}$, $Z = \{z_1, z_2\}$. Закодируем классы $B_i \in \Pi_A$ и состояния $a_m \in B_i$ так, чтобы минимизировать число термов в ДНФ функций $y_n \in Y$.

Не будем подробно останавливаться на проведенном нами анализе, который позволил получить следующие коды: $K(B_1)=C(a_1)=00$, $K(B_2)=C(a_2)=C(a_5)=C(a_8)=01$, $K(B_4)=C(a_3)=C(a_6)=10$, $K(B_3)=C(a_4)=C(a_7)=11$. Теперь можно определить коды $K(a_m)$ состояний $a_m \in A$ (рис.4).

$\tau_1, \tau_2 \backslash z_1, z_2$	00	01	11	10
00	a_1	*	*	*
01	*	a_2	a_4	a_3
11	*	a_5	*	a_6
10	*	a_8	a_7	*

Рисунок 4 – Коды состояний автомата Мура $U_2(\Gamma_1)$

Коды из карты Карно (рис.4) фигурируют в столбце $K(a_s)$ преобразованной ПСТ (табл.1).

Таблица 1. Преобразование ПСТ автомата Мура U_2 (Γ_1)

B_i	$K(B_i)$	a_s	$K(a_s)$	X_h	Φ_h	h
B_1	00	a_2	0101	x_1	D_2D_4	1
		a_3	0110	\bar{x}_1x_2	D_2D_3	2
		a_4	0111	$\bar{x}_1\bar{x}_2$	$D_2D_3D_4$	3
B_2	01	a_5	1101	x_3x_2	$D_1D_2D_4$	4
		a_6	1110	$x_3\bar{x}_2$	$D_1D_2D_3$	5
		a_7	1011	\bar{x}_3x_4	$D_1D_3D_4$	6
		a_8	1001	$\bar{x}_3\bar{x}_4$	D_1D_4	7
B_3	11	a_2	0101	1	D_2D_4	8
B_4	10	a_1	0000	1	-	9

Из преобразованной ПСТ формируются функции (6). Например, из табл. 1 можно получить функцию $D_2 = F_1VF_2VF_3VF_4VF_5VF_8$. Таблица блока микроопераций строится тривиальным образом (табл. 2). Коды состояний $a_m \in A$ берутся из карты Карно (рис. 4).

Таблица 2. Таблица блока микроопераций МПА Мура U_2 (Γ_1)

a_m	$K(a_m)$	Y_m	M
a_1	0000	-	1
a_2	0101	y_1y_2	2
a_3	0110	y_3	3
a_4	0111	y_4	4
a_5	1101	y_1y_2	5
a_6	1110	y_1y_3	6
a_7	1011	y_4	7
a_8	1001	y_1	8

Из табл. 2 формируются и функции (9). Например, из табл. 2 можно получить уравнение $y_1 = A_2VA_5VA_8$. С учетом кодов состояний из рис. 4, эта система представляется следующим образом: $y_1 = \bar{z}_1z_2$ (для минимизации использован набор 0001). Аналогичным образом можно получить остальные функции $y_n \in Y$.

$$\begin{aligned}
 y_2 &= A_2VA_5 = \tau_2\bar{z}_1; \\
 y_3 &= A_3VA_6 = z_1\bar{z}_2; \\
 y_4 &= A_4VA_7 = z_1z_2.
 \end{aligned}
 \tag{10}$$

Таким образом все микрооперации $y_n \in Y$ автомата $U_2(\Gamma_1)$ представлены в виде ДНФ, имеющих только один терм. Ясно, что при этом сложность блоков для автоматов $U_1(\Gamma_1)$ и $U_2(\Gamma_1)$ совпадает.

Синтез логической схемы МПА Мура сводится к использованию некоторого промышленного пакета САПР [5,6]. Входной информацией для пакета являются системы уравнений (6) и (9), выходной информацией является схема автомата. Однако этот этап в настоящей работе не рассматривается.

Заключение

Предлагаемый метод идентификации кодов состояний автомата Мура ориентирован на уменьшение числа макроячеек ПМЛ при реализации схемы МПА на ПЛИС типа CPLD. Предложенный подход гарантировано уменьшает число термов в системе функций возбуждения памяти МПА Мура до соответствующего параметра эквивалентного автомата Мили.

Предложенный метод связан с незначительным увеличением числа входов в блоке формирования микроопераций. Однако это не влияет на число макроячеек ПМЛ в схеме, так как макроячейки имеют число входов, значительно превышающее число внутренних переменных в МПА реальной сложности [10]. Для минимизации числа макроячеек в блоке СМО необходимо разработать алгоритм кодирования классов $B_i \in P_A$ и состояний $a_m \in B_i$.

Исследование эффективности предложенного метода на стандартных примерах [10] показало, что в среднем число макроячеек ПМЛ уменьшается на 22% по сравнению с исходным МПА Мура. При этом быстрое действие увеличивалось до 12% за счёт уменьшения числа уровней макроячеек в схеме формирования функций возбуждения памяти МПА.

Научная новизна предложенного метода заключается в использовании особенностей автомата Мура (наличие классов псевдоэквивалентных состояний) для уменьшения числа макроячеек ПЛИС в схеме МПА.

Практическая значимость метода заключается в уменьшении площади кристалла, занимаемой комбинационной схемой МПА, что позволяет получить схемы, которые обладают меньшей стоимостью, чем известные из литературы аналоги.

Дальнейшие направления работы связаны с исследованием возможности применения предложенного метода для случая реализации устройства управления в базисе FPGA.

Список літератури

1. Baranov S. Logic and System Design of Digital Systems / S. Baranov. – Tallin: TUT Press, 2008. – 328 p.
2. Соловьев В.В. Проектирование цифровых систем на основе программируемых логических интегральных схем / В.В. Соловьев. – М.: Горячая линия - Телеком, 2001. – 636 с.
3. Barkalov A. Logic Synthesis for FSM-based Control Units / A. Barkalov, L. Titarenko. – Berlin: Springer, 2009. – 233 p.
4. Грушницкий Р.И. Проектирование систем с использованием микросхем программируемой логики / Р.И. Грушницкий, А.Х. Мурзаев, Е.П. Угрюмов. – СПб.: БХВ. - Петербург, 2002. – 608 с.
5. FPGA, CPLD, and ASIC from Altera [Электронный ресурс]. – Режим доступа к ресурсу: www.altera.com.
6. FPGA and CPLD Solutions from Xilinx, Inc [Электронный ресурс]. – Режим доступа к ресурсу: www.xilinx.com.
7. DeMicheli G. Synthesis and Optimization of Digital Circuits / G. DeMicheli. – N.Y.: McGraw-Hill, 199. – 636 p.
8. Баркалов А.А. Принципы оптимизации логической схемы микропрограммного автомата Мура / А.А. Баркалов // Кибернетика и системный анализ. – 1998. – № 1. – С. 65-72.
9. Баркалов А.А. Синтез автомата Мура с идентификацией состояний / А.А. Баркалов, Р.В. Мальчева, К.А. Солдатов // Наукові праці Донецького національного технічного університету. Серія «Інформатика, кібернетика та обчислювальна техніка» (ІКОТ-2009). – 2009. – Вип. 10 (153). – С. 180-183.
10. Yang S. Logic Synthesis and Optimization Benchmarks user guide: Technical report №1991/S.Yang. – IWLS-UG-Saryang.-Microelectronics center of North Carolina. – 1991. –45p.

Надійшла до редакції 15.10.2011.

Рецензент: д-р техн. наук, проф. Скобцов Ю.О.

О.О. Баркалов¹, Р.В. Мальчева², К.А. Солдатов²

¹University of Zielona Gora, Poland, ²Донецький національний технічний університет

Реалізація на ПЛІС автомату Мура з ідентифікацією станів. Пропонується метод зменшення кількості макрокомірок ПМЛ в схемі автомату Мура, який орієнтується на ПЛІС типа CPLD. Метод заснований на ідентифікації станів МПА всередині класів псевдоеквівалентних станів. Наведено приклад застосування запропонованого методу.

Ключові слова: автомат Мура, граф-схема алгоритму, псевдоеквівалентні стани, ПЛІС, макрокомірки

A.A. Barkalov¹, R.V. Malcheva², K.A. Soldatov²

¹University of Zielona Gora, Poland, ²Donetsk National Technical University

Implementation of Moore FSM with Identification of States with CPLD. An approach is proposed targeting decreasing the number of PAL macrocells in logic circuit of Moore FSM implemented with CPLD. The method is based on identification of FSM's states inside classes of pseudoequivalent states. An example is given for application of the proposed method.

Keywords: Moore finite state machine, graph-scheme of algorithm, pseudoequivalent states, CPLD, macrocells.

