



СОЮЗ СОВЕТСКИХ СОЦИАЛИСТИЧЕСКИХ РЕСПУБЛИК

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

АВТОРСКОЕ СВИДЕТЕЛЬСТВО

№ 798849

На основании полномочий, предоставленных Правительством СССР,
Государственный комитет СССР по делам изобретений и открытий
выдал настоящее авторское свидетельство на изобретение:
"Устройство для диагностики неисправностей
многоярусных пирамидальных схем"

Автор (авторы): Авксентьева Ольга Александровна и Литвин
Леонид Алексеевич

Заявитель:

Заявка №

2624218 Приоритет изобретения 5 июня 1978г.

Зарегистрировано в Государственном реестре
изобретений СССР

22 сентября 1980г.

Действие авторского свидетельства распро-
страняется на всю территорию Союза ССР.

Председатель Комитета

Начальник отдела



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ

(11) 798849

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(61) Дополнительное к авт. свид-ву —

(22) Заявлено 05.06.78 (21) 2624218/18-24

с присоединением заявки № —

(23) Приоритет —

Опубликовано 23.01.81. Бюллетень № 3

Дата опубликования описания 23.01.81

(51) М. Кл.³

G 06 F 11/22

(53) УДК 681.326.7
(088.8)

(72) Авторы
изобретения

О.А.Авксентьева и Л.А.Литвин

(71) Заявитель

(54) УСТРОЙСТВО ДЛЯ ДИАГНОСТИКИ
НЕИСПРАВНОСТЕЙ МНОГОЯРУСНЫХ
ПИРАМИДАЛЬНЫХ СХЕМ

1
Изобретение относится к вычислительной технике и может быть использовано в схемах контроля и диагностики неисправностей многоярусных пирамидальных схем в изделиях радиоэлектронной аппаратуры.

Известны устройства для контроля схемы свертки по модулю Р, содержащие двухходовые схемы И, число которых равно числу сочетаний с Р элементов по 2, Р инверторов, элементы ИЛИ.

В известном устройстве при увеличении значения модуля Р выше 3 значительно возрастает количество контрольного оборудования для обнаружения ошибки в схеме свертки [1].

Однако при использовании известного устройства для диагностики неисправностей многоярусных пирамидальных схем сверток вследствие значительного количества контрольного оборудования возможно возникновение ошибок на его выходах, что приводит к ложной информации о неисправностях. 20

Наиболее близким по технической сущности к предлагаемому устройству для диагностики неисправностей многоярусных пирамидальных схем является устройство, содержащее регистры на-

5

боров входного, положительного и отрицательного результатов, дешифратор, группы конъюнктивных и дизъюнктивных элементов, схему фиксации результата проверки, триггер управления, регистры номера яруса и элемента.

10

При наличии неисправностей в одной из схем свертки на регистр входного набора подается определенный входной набор с регистров положительного и отрицательного наборов, выходы которых управляются возбужденными выходными шинами дешифратора. Возбуждение определенной комбинации выходов дешифратора происходит однозначно в зависимости от данного содержимого регистров номера яруса и элемента.

15

В зависимости от положительного или отрицательного исхода очередной проверки в определенные разряды регистров номера яруса или элемента сигналом от схемы фиксации результата проверки заносятся в "1". Полученное состояние регистров определяет новую комбинацию возбужденных выходов дешифратора и, следовательно, новый входной набор.

25

30

Таким образом происходит по определенному алгоритму последовательный поиск неисправной свертки.

В конце операции диагностики триггер управления устанавливается в "0", координаты неисправной свертки однозначно определяются по состоянию триггеров регистра номера яруса, номера элемента и триггера управления [2].

Однако когда неисправная свертка находится в нижнем ярусе, для определения ее координат необходимо произвести $(K-1) \cdot 2$ проверок, где K - число ярусов пирамидальной схемы. При значениях K , равных четырем и более, время поиска неисправной свертки становится значительным, что отрицательно оказывается на быстродействии устройства.

Часть набора, приводящая к положительному исходу, и часть набора, приводящая к отрицательному исходу, подаваемые на один и те же входы регистра входного набора в двух последовательных проверках одного яруса, не должны быть сравнимы по модулю P , иначе поиск неисправности пойдет по ложному пути. Данное требование приводит к необходимости иметь в соответствие каждому набору отрицательного исхода определенный набор положительного исхода, что приводит к увеличению дополнительного оборудования устройства.

Цель изобретения - сокращение оборудования и повышение быстродействия устройства в режиме диагностики.

Поставленная цель достигается тем, что в устройство для диагностики неисправностей многоярусных пирамидальных схем, содержащее К-элементов ИЛИ, $(K-1)$ элементов НЕ, $\frac{n-1}{2}$ элементов И, образующих $(K-1)$ групп, регистр результата проверки, триггер управления, элемент И управления и n триггеров, причем выход регистра результата проверки соединен с нулевым входом триггера управления, нулевой выход которого соединен с первым входом элемента И управления, установочный вход устройства соединен с единичным входом триггера управления, введены первый и второй счетчики по модулю P , сумматор по модулю P , первый, второй и третий дешифраторы и n схем сравнения, образующих К-группы, причем первые входы всех схем сравнения являются группой входов устройства, выходы каждой схемы сравнения первой группы соединены с единичными входами соответствующего триггера и с соответствующими входами первого элемента ИЛИ, выход каждого элемента ИЛИ соединен с соответствующим входом регистра результата проверки и со входом соответствующего элемента НЕ, выходы схем срав-

нения всех групп, кроме первой, соединены с информационными входами соответствующих элементов И группы, выход каждого элемента НЕ соединен с соответствующим управляющим входом элементов И всех последующих групп, выход каждого элемента И группы соединен с соответствующим входом соответствующего элемента ИЛИ группы и с единичным входом соответствующего триггера, установочные входы счетчиков по модулю P соединены с установочным входом устройства, выход элемента И управления соединен со счетным входом первого счетчика по модулю P , первый выход которого соединен со входом первого дешифратора, второй выход первого счетчика по модулю P соединен со счетным входом второго счетчика по модулю P и с первым входом сумматора по модулю P , первый и второй выходы второго счетчика по модулю P соединены соответственно со входом второго дешифратора и со вторым входом сумматора по модулю P , выход которого соединен со входом третьего дешифратора, выходы дешифраторов соединены со вторыми входами схем сравнений и являются группой выходов устройства, второй вход элемента И управления соединен с тактовым входом устройства.

На фиг.1 показана схема устройства для диагностики неисправностей многоярусных пирамидальных схем; на фиг.2 - схема свертки.

Устройство содержит:

К-групп схем сравнений 1.1, ..., 1. $\frac{n+1}{2}$, 1. $\frac{n+3}{2}$, 1.и, где K - количество ярусов, а n - число матриц многоярусной пирамидальной схемы, $\frac{n+1}{2}$ - количество схем сравнения в первой группе, $K-1$ групп элементов и $2.1, \dots, 2i, \dots, 2. \frac{n-5}{2}, 2. \frac{n-3}{2}, 2. \frac{n-1}{2}$;

элементы ИЛИ 3.1, 3.2, ..., 3K ; инверторы 4.1, 4.2, ..., 4. $(K-1)$; триггеры 5.1-5h, регистр 6 результата проверки, триггер 7 управления, элемент 8 И управления. Первый счетчик 9.1 по модулю P , второй счетчик 9.2 по модулю P , сумматор 10 по модулю P , первый, второй и третий дешифраторы 11.1, 11.2 и 11.3, шину 12 установки в исходное состояние, первые входы 13 схем сравнений 1.1-1.n, тактовый вход устройства 14.

Выходы схем сравнений 1.1, ..., 1. $\frac{n+1}{2}$ первой группы соединены со входами элемента ИЛИ 3.1 и соответственно со входами триггеров 5.1, ..., 5. $\frac{n+1}{2}$.

Выходы остальных схем сравнений подключены ко входам групп элементов И 2.1, ..., 2.1, ..., 2. $\frac{n-5}{2}$, 2. $\frac{n-3}{2}$, 2. $\frac{n-1}{2}$, выходы каждой группы элементов И 2.1, ..., 2.1, ..., 2. $\frac{n-5}{2}$, 2. $\frac{n-3}{2}$, 2. $\frac{n-1}{2}$ соединены со входами элементов ИЛИ 3.2, ..., 3К, выходы элементов ИЛИ 3.1, 3.2, ..., 3К соединены со входами 6 схемы фиксации результата проверки и соответственно со входами инверторов 4.1, 4.2, ..., 4. (К-1), выход каждого из которых соединен со входами всех элементов И последующих групп. Выходы групп элементов И 2.1, ..., 2.1, ..., 2. $\frac{n-5}{2}$, 2. $\frac{n-3}{2}$, 2. $\frac{n-1}{2}$ соединены соответственно со входами триггеров 5. $\frac{n+3}{2}$, ..., 5.1, ..., 5. (n-2), 5. (n-1), 5n.

Выход регистра 6 результата проверки соединен с нулевым входом триггера 7 управления, выход которого соединен с первым входом элемента 8 И. Вход 14 управления тактовых сигналов соединен со вторым входом элемента 8 И, а его выход - со счетным входом первого счетчика 9.1, выход которого соединен с первыми входами счетчика 9.2 и сумматора 10.

Выход счетчика 9.2 соединен со вторым входом сумматора 10.

Единичный вход триггера 7 управления и входы установки в "0" счетчиков 9.1 и 9.2 соединены с установочным входом устройства 12 в исходное состояние.

Выходы счетчиков 9.1, 9.2 и сумматора 10 соединены соответственно со входами дешифраторов 11.1, 11.2 и 11.3.

Каждый из дешифраторов 11.1, 11.2 и 11.3 представляет собой обычную схему дешифрации двоичного кода в позиционный код, состоит из логических элементов И-НЕ и имеет выход в виде двух групп по Р шин в каждой. При наличии на входе дешифратора двоичного кода, имеющего m разрядов, на одной из Р выходных шин ($P < 2^m$) одной группы будет присутствовать сигнал, определяющий остаток "a" числа по модулю Р, а на одной из Р выходных шин другой группы - сигнал, определяющий обратный код остатка: " \bar{a} " * Р - "a".

Каждому состоянию счетчиков 9.1, 9.2 и сумматора 10, соответственно α , β и γ , на выходах дешифраторов 11.1, 11.2 и 11.3 соответствует позиционный код α , $\bar{\alpha}$, β , $\bar{\beta}$, γ и $\bar{\gamma}$, где $\gamma \equiv \alpha + \beta \pmod{P}$, $\bar{\gamma} \equiv \alpha + \beta \pmod{P}$.

Выходы дешифраторов 11.1, 11.2 и 11.3, представляющие каждый две группы по Р шин в каждой, соединены со входами матриц нижнего (первого) яруса таким образом, что на выходе

каждой матрицы пирамидальной схемы присутствует сигнал, определяющий остаток вида α , $\bar{\alpha}$, β , $\bar{\beta}$, γ и $\bar{\gamma}$, что легко сделать, рассматривая пирамидальную схему матриц с вершиной, например, для пирамидальной схемы, состоящей из трех матриц (два яруса), подключение входов матриц нижнего яруса к дешифраторам можно сделать следующим образом. Пусть сигнал выхода матрицы верхнего яруса равен α , тогда сигналы выходов первой и второй матриц нижнего яруса равны соответственно $\bar{\alpha}$ и β , следовательно на выходе первой матрицы необходимо подать с дешифраторов сигналы α и β , на выходе второй $\bar{\alpha}$ и $\bar{\beta}$. Выходы каждой матрицы соединяются со вторым входом 13 соответствующей ей схемы сравнения 1, на первый вход которой подается соответствующая выходу матрицы одна из групп из дешифраторов 11.1, 11.2, 11.3, $\bar{\alpha}$, $\bar{\beta}$, $\bar{\gamma}$ и $\bar{\beta}$. Дальнейшее описание схемы ведется на основе принципа двоичности неисправностей параллельной схемы схемы дешифрации двоичного двоичного числа по модулю $P = 2^m$ (если $m=1$). Схема содержит 7 матриц 15.1, ..., 15.7 (3 яруса), 7 схем сравнения 6.1, ..., 6.7, 3 дешифратора 11.1, ..., 11.3, каждый из которых имеет две группы выходных шин α , $\bar{\alpha}$, β , $\bar{\beta}$, γ и $\bar{\gamma}$, соответствующие единичному и обратному двоичному числам. Ключение дешифратора с матрицами нижнего яруса 15.1, ..., 15.4 и схемами сравнения 1.1, ..., 1.7.

Примем схемы вычисления четности верхнего яруса равные 4. Тогда единичные сигналы матрицы 15.7, единичные выходные сигналы матрицы 15.6 и 15.6 второго яруса, единичные сигналы $\bar{\beta}$ и $\bar{\gamma}$, а единичные сигналы матриц 15.5 и 15.6, единичные единичные сигналы соответствующие выходам 15.1 и 15.2, 15.3 и 15.4, единичные сигналы 15.1 и 15.2, 15.3 и 15.4, единичные для чего на входы матриц 15.1, ..., 15.4 поданы сигналы с дешифраторов 11.1, 11.2 и 11.3 соответственно $\bar{\alpha}$ и $\bar{\beta}$, $\bar{\beta}$ и $\bar{\gamma}$, $\bar{\beta}$ и $\bar{\gamma}$.

Неисправность матрицы выражается в несоответствии позиционных единиц на ее выходе и выходе дешифратора, соединенного со схемой сравнения, которая подключена к данной матрице.

Работа схемы начинается по сигналу на шине 12, устанавливающему триггер 7 управления в единичное состояние и 3-х разрядные счетчики 9.1, 9.2, имеющие $P=7$ устойчивых состояний, в нулевое состояние. Тактовые сигналы по шине 14 через схему 8 И поступают на счетный вход счетчика 9.2.

На сумматоре 10 получаем сумму по модулю 7 значений счетчиков 9.1,

9.2 и на 7 прямых и 7 обратных выходах каждого из дешифраторов 11.1, 11.2 и 11.3 получаем соответственно позиционные коды α_i и $\bar{\alpha}_i$, β_i и $\bar{\beta}_i$, γ_i и $\bar{\gamma}_i$, которые поступают на входы матриц 15.1, 15.2, 15.3, 15.4 и входы схем сравнений 1.1, ..., 1.7.

Пусть в матрице 15.1 имеется неисправность и α_i и β_i - позиционные коды, вызывающие работу неисправных элементов матрицы. Тогда при подаче кодов α_i , β_i с дешифраторов 11.1, 11.2 на входы матрицы 15.1 возбуждаются неисправные цепи и сигнал, получаемый на выходе матрицы, не совпадает с кодом $\bar{\gamma}_i$ дешифратора 11.3, подаваемым на схему сравнения 1.1, в результате чего последняя выдает сигнал ошибки $\Psi = 1$, который устанавливает триггер 5.1, регистр 6 результата проверки в "1". Регистр 6 устанавливает триггер 7 управления в нулевое состояние и тем самым запрещает подачу тактовых импульсов на счетный вход счетчика 9.1.

Ошибка в матрице 15.1 влечет за собой несоответствие выходных позиционных кодов матриц 15.5, 15.7 кодам дешифраторов, подаваемых на схемы сравнения 1.5, 1.7, в результате чего на их выходах также присутствуют сигналы ошибок.

Сигнал "1" со схемы сравнения 1.1 устанавливает в "1" элемент ИЛИ 3.1, на выходе инвертора 4.1 устанавливается сигнал "0", который запрещает прохождение сигналов ложных ошибок на регистр номера матрицы со схемами сравнения второго и третьего яруса.

Координаты неисправной матрицы однозначно определяются по состоянию триггеров 5.1, ..., 5.7.

Таким образом, наличие двух счетчиков, работающих циклически, позволяет за один цикл их работы проверить одновременно работоспособность всех элементов матриц, что повышает быстродействие и сокращает оборудование устройства для диагностики неисправностей многоярусных пирамидальных схем.

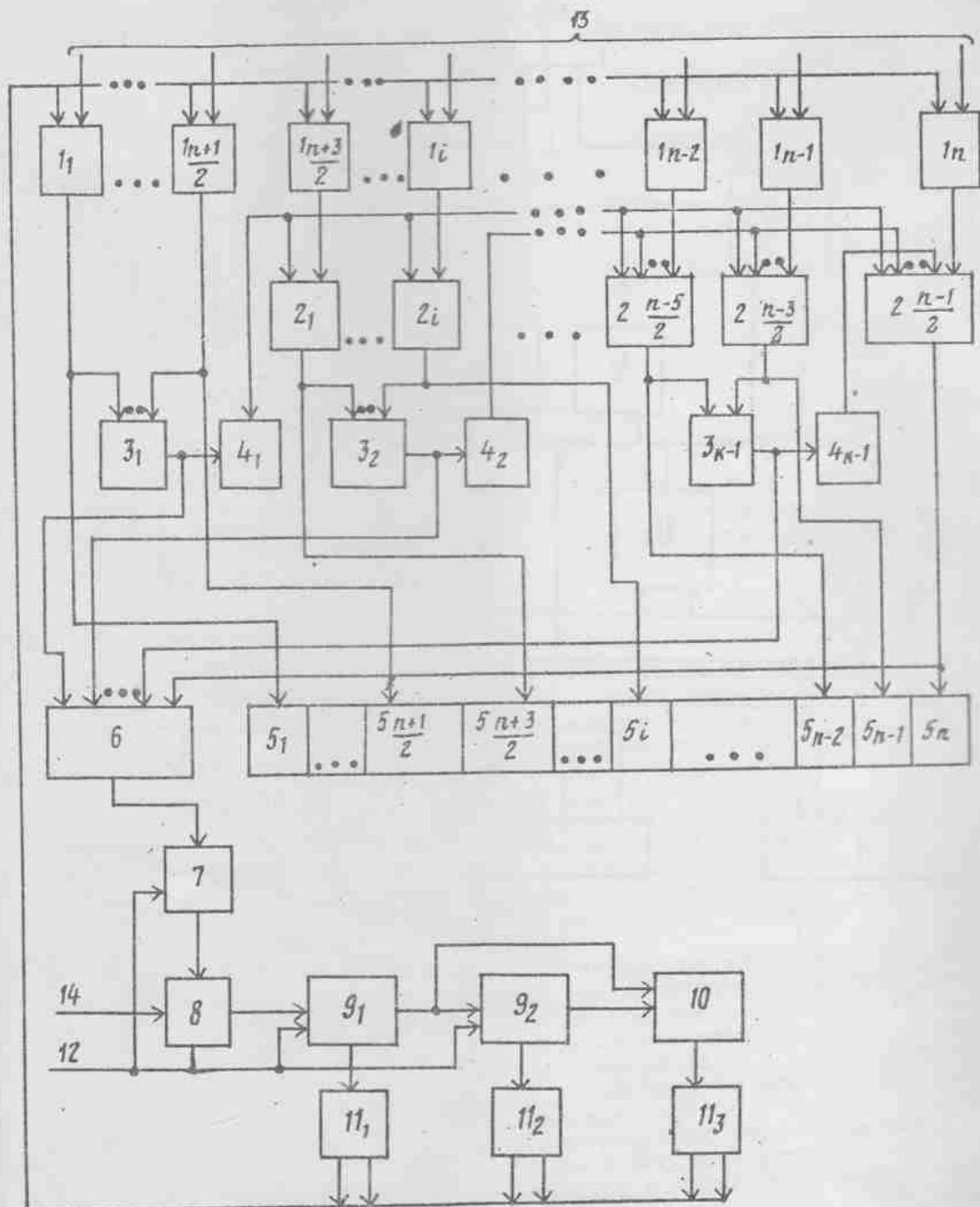
Формула изобретения

Устройство для диагностики неисправностей многоярусных пирамидальных схем, содержащее К-элементов ИЛИ, $(K-1)$ элементов НЕ, $\left(\frac{n-1}{2}\right)$ элементов И, образующих $(K-1)$ групп, регистр результата проверки, триггер управления, элемент И управления и n -триггеров, причем выход регистра

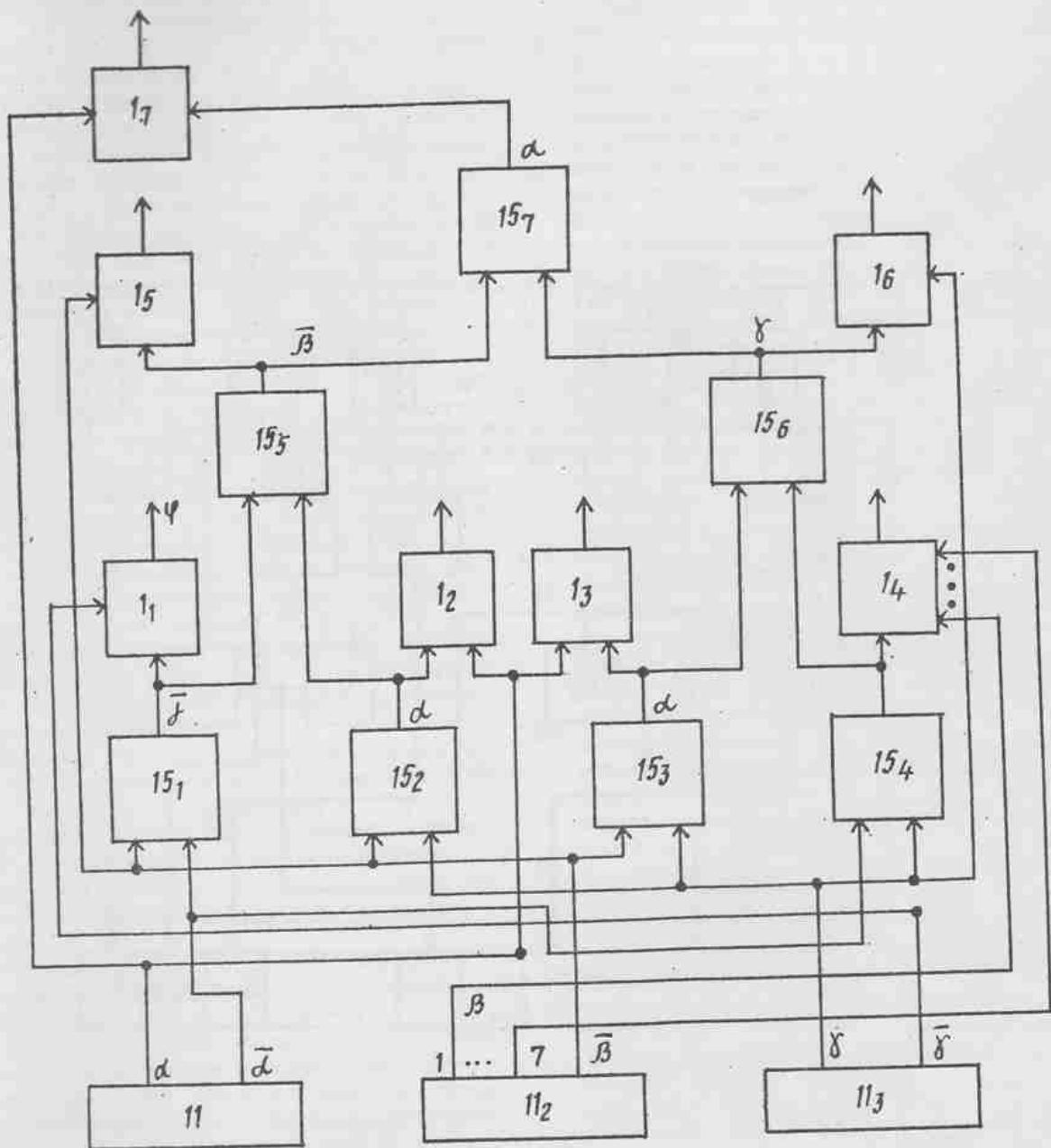
результата проверки соединен с первым входом триггера управления, единичный выход которого соединен с первым входом элемента И управления, установочный вход устройства соединен с единичным входом триггера управления, отличаясь тем, что, с целью сокращения оборудования и повышения быстродействия, в устройство введены первый и второй счетчики по модулю Р, сумматор по модулю Р, первый, второй и третий дешифраторы и n -схемы сравнения, образующих К-группы, причем первые входы всех схем сравнения являются группой входов устройства, выходы схем сравнения первой группы соединены с единичными входами соответствующего триггера и с соответствующими входами первого элемента ИЛИ, выход каждого элемента ИЛИ соединен с соответствующим выходом регистра результата проверки и со входом соответствующего элемента НЕ, выходы схем сравнения всех групп, кроме первой, соединены с информационными входами соответствующих элементов И группы, выход каждого элемента НЕ соединен с соответствующим управляемым входом элементов И всех последующих групп, выход каждого элемента И группы соединен с соответствующим выходом соответствующего элемента ИЛИ и с единичным входом соответствующего триггера, установочные входы счетчиков по модулю Р соединены с установочным входом устройства, выход элемента И управления соединен со счетным входом первого счетчика по модулю Р, первый выход которого соединен со входом первого дешифратора, второй выход первого счетчика по модулю Р соединен со счетным входом второго счетчика по модулю Р и с первым входом сумматора по модулю Р, первый и второй выходы второго счетчика по модулю Р соединены соответственно со входом второго дешифратора и со вторым входом сумматора по модулю Р, выход которого соединен со входом третьего дешифратора, выходы дешифраторов соединены со вторыми входами схем сравнения и являются группой выходов устройства, второй вход элемента И управления соединен с тактовым входом устройства.

Источники информации, принятые во внимание при экспертизе
1. Авторское свидетельство СССР № 345490, кл. G 06 F 11/00, 1968.

2. Авторское свидетельство СССР № 367422, кл. G 06 F 11/00, 1969.



Фиг. 1



Фиг.2

Составитель И. Сигалов
 Редактор Н. Рогулич Техред Н. Ковалева Корректор С. Шекмар

Заказ 10057/68 Тираж 756 Подписьное

ВНИИПИ Государственного комитета СССР

по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4