



## ПРИЛОЖЕНИЕ

### I. Методические указания по проектированию блоков обработки данных на основе микропроцессорных секций К1804ВС1 и К1804ВС2

#### Микропроцессорная секция К1804ВС1

Микропроцессорная секция (МПС) К1804ВС1 предназначена для приема, оперативного хранения и обработки двоичной информации. Одна секция имеет четыре разряда. При соединении с БИС МПС возможна обработка 4n-разрядных слов с последовательным и параллельным (при применении схемы ускоренного переноса) переносом.

Структурная схема МПС приведена на рис. П1,а. В ее состав входят: АЛУ, блок РОН, два сдвигателя СДВ1 и СДВ2, два буферных регистра RGA и RGB, два мультиплексора MX, рабочий регистр и декодер микрокоманд.

На структурной схеме приняты следующие обозначения:

AA (3-0) - входы адреса РОН по каналу А;

AB (3-0) - входы адреса РОН по каналу В;

I (8-0) - входы кода микрокоманды;

CLK - вход синхронизации;

PF3, PFD, PQ3, PQ0 - двунаправленные цепи сдвига информации в АЛУ и рабочем регистре RQ;

D (3-0) - входы информации;

Y (3-0) - выходы информации с тремя состояниями;

$\overline{OE}$  - вход управления выдачей информации;

CO - вход переноса АЛУ;

C4 - выход переноса АЛУ;

Z - выход (с открытым коллектором) признака нулевого результата АЛУ;

OVR - выход признака переполнения результата АЛУ;

F3 - выход знака результата (старший разряд АЛУ);

$\overline{P}$ ,  $\overline{C}$  - выходы разрешения и распространения параллельного переноса.

Основными элементами структурной схемы МПС К1804ВС1 являются блок РОН (16 регистров по 4 разряда) с двумя выходными портами и быстродействующее АЛУ.

Под управлением 4-разрядного адресного слова AA любое из 16 слов РОН может быть считано через порт А. Одновременно через выходной порт В можно производить считывание любого регистра РОН.

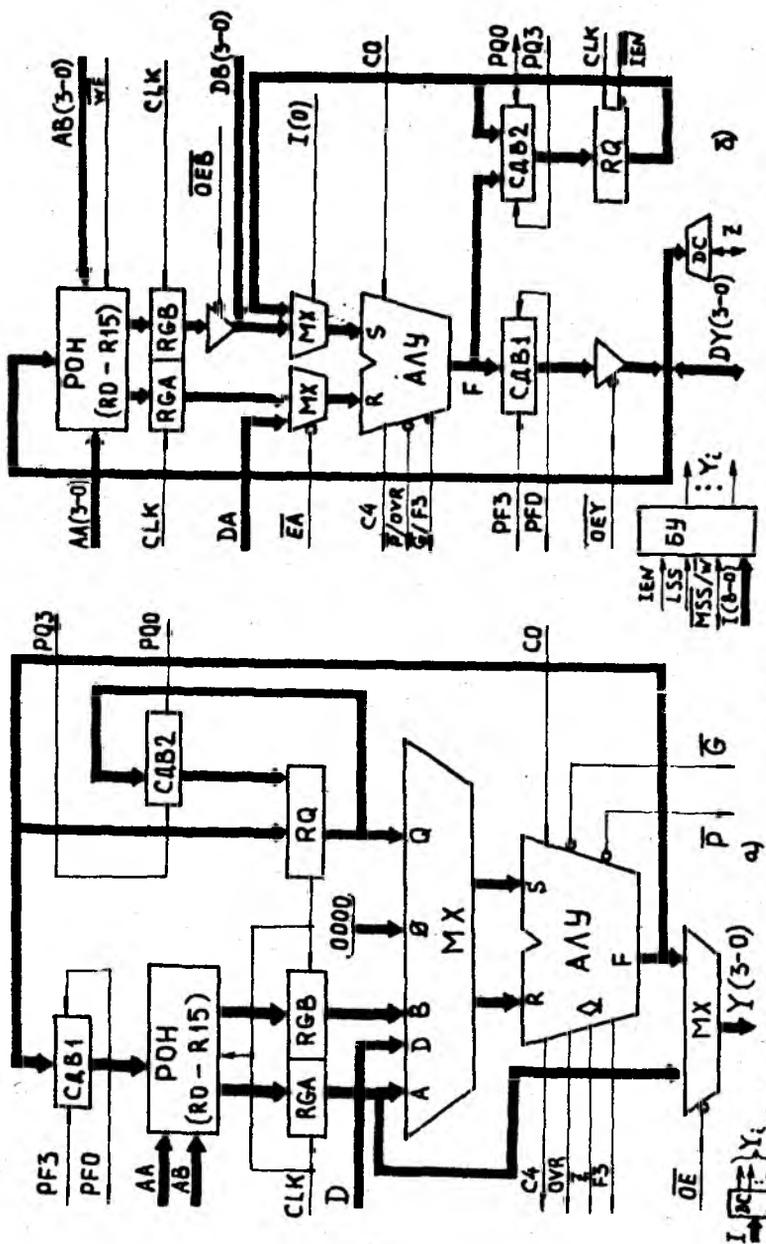


Рис.11. Структуры процессорных элементов : а)-BC1 ; б)-BC2

определяемого адресным словом АВ. Запись новой информации в РОН может производиться только по адресу АВ. Данные поступают в РОН через сдвигатель СДВ1. Это позволяет, когда требуется, произвести сдвиг выходных данных АЛУ (шина F) на один разряд вправо или влево.

К обоим выходным портам РОН подключены буферные регистры RGA и RGV для исключения "гонок" при записи новых данных в РОН.

АЛУ могут выполнять 3 арифметических и 5 логических операций над двумя двоичными 4-разрядными словами R и S, данные на которые подаются через мультиплексор МХ. Такая схема подключения дает возможность выбирать различные пары входных сигналов A, B, D, Q, 0 в качестве операндов АЛУ (см. табл. П1).

Рабочий регистр RQ предназначен для реализации операций умножения и деления, а также может использоваться в качестве аккумулятора. С помощью сдвигателя СДВ2 его содержимое может быть сдвинуто на один разряд влево или вправо.

Выбор операций АЛУ и приемников результата производится с помощью табл. П2 - П4.

Для каскадного соединения нескольких БИС служат сигналы входного С0 и выходного С4 переносов. С целью установления факта получения нулевого результата необходимо объединить выходы Z всех микропроцессорных секций по схеме "ИЛИ". Когда все выходы F АЛУ принимают нулевое состояние, на выходе Z устанавливается высокий уровень сигнала.

При несовпадении переносов в знаковый и из знакового разрядов АЛУ формируется признак переполнения результата (на выходе OVR устанавливается высокий уровень напряжения).

Вывод данных из процессорной секции производится с помощью схем с тремя состояниями, выходы которых Y могут быть подключены к магистрали. Для выдачи данных с порта F АЛУ или с порта A РОН необходимо подать сигнал  $\overline{OE} = 0$ .

Загрузка данных в регистр RQ производится по переднему фронту сигнала CLK, когда имеется разрешение на запись. Если на вход CLK поступает высокий уровень, регистры RGA и RGV находятся в открытом состоянии и пропускают данные с РОН; при низком уровне сигнала CLK регистры находятся в состоянии хранения информации. Запись данных в РОН производится по адресу АВ при низком уровне сигнала CLK и наличии внутреннего разрешающего сигнала EN.

Сигналы признаков C4, F3, Z и OVR могут

ТАБЛИЦА П1  
Выбор источников операций

Микроком.		Источники	
I2	I1	I0	S
0	0	0	A
0	0	1	A
0	1	0	B
0	1	1	B
1	0	0	A
1	0	1	A
1	1	0	D
1	1	1	D

ТАБЛИЦА П2  
Выбор применников АЛУ

Микроком.		РОН		RQ		Выбор Y
I2	I1	СДВИГ	ЗАГРУЗКА	СДВИГ	ЗАГРУЗКА	
0	0	0	-	-	F → RQ	F
0	0	1	-	-	-	F
0	1	0	-	F → R(F)	-	A
0	1	1	-	F → R(B)	-	F
1	0	0	ВРАБО	ВРАБО	RQ/2 → RQ	F
1	0	1	ВРАБО	-	-	F
1	1	0	ВЛВВВ	ВЛВВВ	2RQ → RQ	F
1	1	1	ВЛВВВ	ВЛВВВ	-	F

ТАБЛИЦА П3  
Управление АЛУ

Микроком.		Операция АЛУ
I5	I4	
0	0	R+S+CO
0	0	S-R-1+CO
0	1	R-S-1+CO
0	1	RVS
1	0	RAS
1	0	RAS
1	1	R⊕S
1	1	R⊗S

ТАБЛИЦА П4

Выбор регистра РОН

Адрес по каналу АА (Чтение) и АБ (Судение и запись)		Код АА или АБ		№ регистра	
Код АА	Код АБ	Код АА	Код АБ	№ регистра	№ регистра
0	0	0	0	R0	R8
0	0	0	1	R1	R9
0	0	1	0	R2	R10
0	0	1	1	R3	R11
0	1	0	0	R4	R12
0	1	0	1	R5	R13
0	1	1	0	R6	R14
0	1	1	1	R7	R15

быть поданы на регистр состояния для контроля правильности выполнения вычислений и организации условных переходов в программе.

Для организации ускоренных параллельных переносов при выполнении арифметических операций над многоразрядными операндами служит схема ускоренного переноса (СУП) К1804ВР1. Одна схеме СУП позволяет организовать параллельные цепи переноса над 16-разрядными операндами (рис. П2). На схеме приняты следующие обозначения входных и выходных сигналов:

$\overline{C}$  (3-0) - входы генерации переноса;

$\overline{P}$  (3-0) - входы распространения переноса;

$\overline{P}$  - выход распространения переноса;

$\overline{C}$  - выход генерации переноса;

$CX, CY, CZ$  - выходы переносов старшей, средней и младшей групп соответственно;

$CQ$  - вход переноса.

При выполнении сдвиговых операций необходимо с помощью внешних схем организовать коммутацию информации на двунаправленных шинах крайних МПС. Это можно сделать с помощью мультиплексоров с тристабильными выходами (рис. П3). В качестве последних могут быть использованы микросхемы К531КП11. Седьмой разряд микрокоманды Г7 используют для управления мультиплексорами, определяя, какой из них, первый или второй, является активным. Выходы неактивного мультиплексора находятся в третьем состоянии и не влияют на функционирование схемы. Сигналы микрокоманды SD и S1 определяют тип реализуемого сдвига (табл. П5).

#### Микропроцессорная секция К1804ВС2

Микропроцессорная секция К1804ВС2 по назначению и принципу построения аналогична БИС К1804ВС1, кроме следующих особенностей:

- наличие АЛУ, выполняющего не только арифметические и логические, но и специальные функции;
- наличие сдвигателя данных АЛУ, выполняющего логические и арифметические сдвиги;
- наличие встроенных схем для программно-аппаратной реализации умножения, деления, нормализации, преобразования в дополнительный код и других операций;
- наличие двух дополнительных двунаправленных шин ввода-вывода информации.

Структурная схема МПС К1804ВС2 показана на рис. П1,б. Микро-

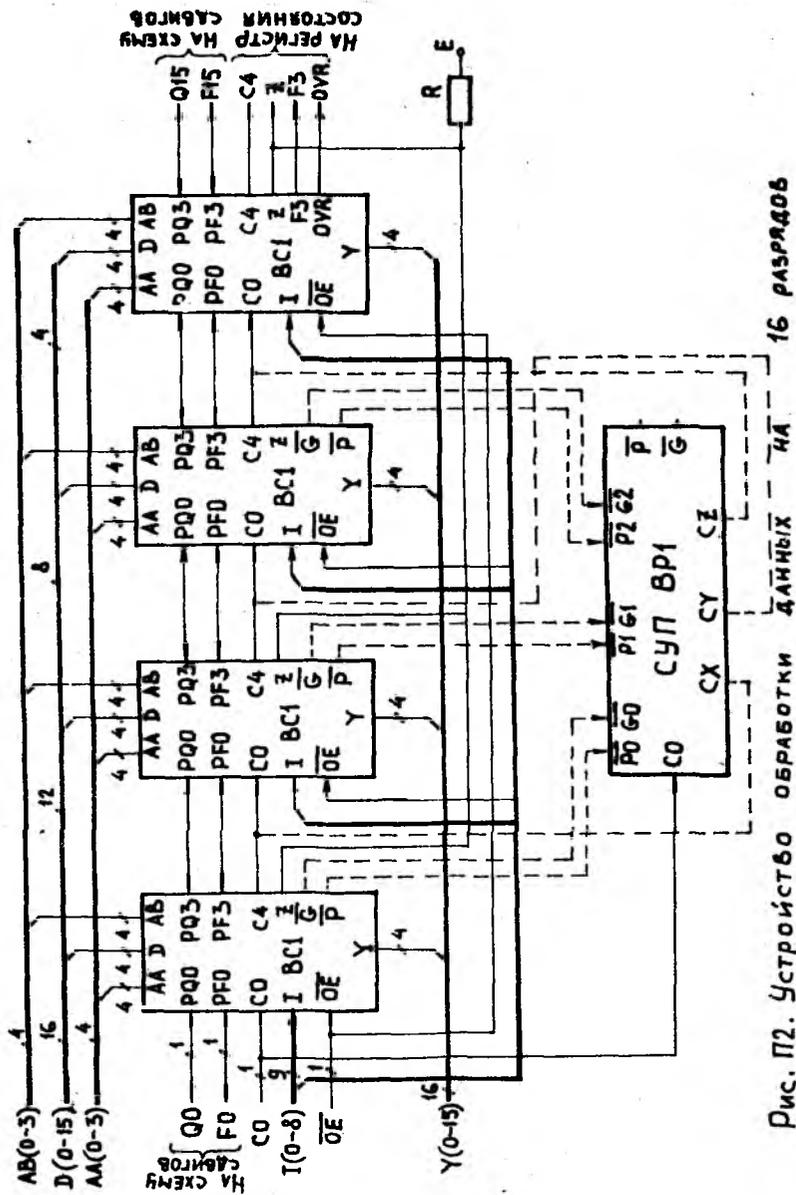


Рис. П2. Устройство обработки данных на 16 разрядов

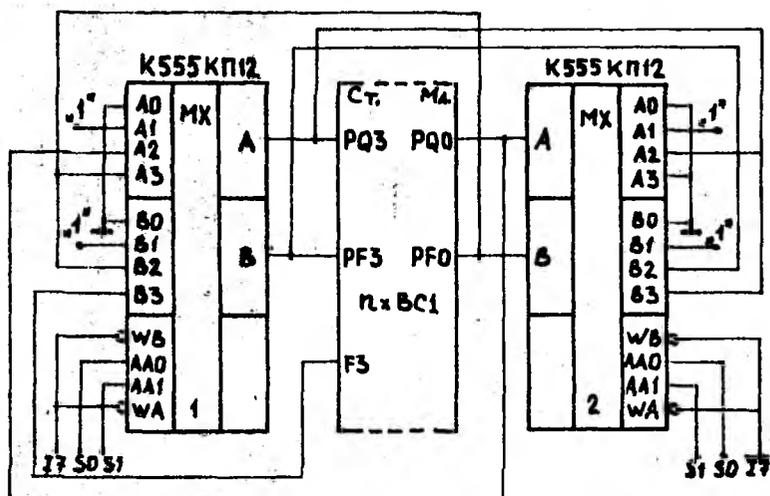


Рис. П3. Схема организации сдвигов

УПРАВЛЕНИЕ СДВИГАМИ ВС1 ТАБЛИЦА П5

МИКРОКОМАНДА			F (Выход АЛУ)	RQ
I7	S1	S0		
0	0	0	→ 0 ←	→ 0 ←
0	0	1	→ 1 ←	→ 1 ←
0	1	0	← 0 →	← 0 →
0	1	1	→ F3 ←	→ F3 ←
1	0	0	← 0 →	← 0 →
1	0	1	← 1 →	← 1 →
1	1	0	← 0 →	← 0 →
1	1	1	← 0 →	← 0 →

программирование БИС выполняется в соответствии с табл. П6 - табл. П9.

В качестве операндов  $R$  и  $S$  АЛУ в зависимости от управляющих сигналов  $\overline{EA}$ ,  $\overline{OE}$  и  $IO$  могут быть выбраны из РОН, рабочего регистра  $RQ$  или с шин  $DA$ ,  $DB$  (см. табл. П6). Перечень микроинструкций, выполняемых АЛУ над операндами  $R$  и  $S$  с учетом входного переноса  $CO$  и в зависимости от кода микрокоманды  $I1 \dots I4$ , приведен в табл. П7.

Выбор приемника результата АЛУ (РОН, выход  $DY$  или регистр  $RQ$ ), вида и направления сдвига производится сигналами  $I5 \dots I8$  кода микрокоманды при условии, что хотя бы один из разрядов  $IO \dots I4$  принимает значение 1 и управляющий сигнал  $\overline{IEN} = 0$  (см. табл. П8). Выходные данные АЛУ выводятся на выход  $DY$  БИС при  $\overline{OE} = 0$ . Одновременно они могут быть записаны в РОН по адресу  $AB$  при  $\overline{WE} = 0$  и  $CLK = 0$ . Запись данных в РОН для младшей МПС сопровождается сигналом  $\overline{W} = 0$ . Специальные функции АЛУ выбираются по коду  $I5 \dots I8$  при нулевых сигналах на всех входах  $IO \dots I4$  (см. табл. П9).

При выполнении специальных функций двунаправленный вывод  $Z$  становится входом, на который подается управляющий сигнал.

При соединении нескольких БИС МПС для обработки операндов с разрядностью, кратной четырем, необходимо настроить МПС на заданное положение (старшая, средняя или младшая МПС). Для этого в БИС предусмотрены выходы  $LSS$  и  $MSS/W$  ( $LSS = 1$  для средней и младшей МПС и  $LSS = 0$  для младшей МПС;  $MSS = 1$  для старшей МПС,  $MSS = 0$  для средней МПС (для младшей МПС  $MSS$  представляет собой выход микросхемы)). Выводы  $\overline{F}/OVR$  и  $\overline{G}/F3$  старшей МПС используются для выдачи признака переполнения  $OVR$  и знака  $F3$  результата. У остальных МПС эти выходы используются для организации ускоренных переносов с применением СЛП К1804ВР1.

Условные графические обозначения БИС обработки данных представлены на рис. П4. На этом же рисунке приведено обозначение параллельного регистра К1804ИР1, предназначенного для построения регистров различного назначения с разрядностью, кратной четырем. Параллельный регистр построен на  $D$ -триггерах и имеет две выходные шины:  $Q$  - стандартная биполярная и  $Y$  - шина с возможностью управления третьим состоянием с помощью сигнала  $\overline{OE}$  (при  $\overline{OE} = 1$  шина  $Y$  находится в третьем состоянии). Запись информации в регистр со входов происходит по переднему фронту сигнала  $CLK$ .

ТАБЛИЦА П6  
ИСТОЧНИКИ ОПЕРАНДИ

Код на входе	Источники	
	EA	IO
EA	IO	DEB
0	0	0
0	0	0
0	0	1
1	0	0
1	1	1

ТАБЛИЦА П7

Код микроком.	Функция АЛУ			
	I4	I5	I2	I1
0	0	0	0	0
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	1	0	1	0
1	1	1	1	0
1	1	1	1	1

ТАБЛИЦА П8  
ВЫБОР ПРИЕМНИКА РЕЗУЛЬТАТА (IO, I1, I2, I3, I4, I5, IEN=0)

Микроком.	Функция СДВ1					W	Функция СДВ2
	I3	I4	I6	I5	I3		
0	0	0	0	0	0	0	ХРАНЕНИЕ
0	0	0	1	0	0	0	ХРАНЕНИЕ
0	0	1	0	0	0	0	Лог. RQ/2 → RQ
0	0	1	1	0	0	0	Лог. RQ/2 → RQ
0	1	0	0	0	0	0	ХРАНЕНИЕ
0	1	0	1	0	0	0	Лог. RQ/2 → RQ
0	1	1	0	0	0	0	ХРАНЕНИЕ
0	1	1	1	0	1	1	F → RQ
1	0	0	0	0	0	0	ХРАНЕНИЕ
1	0	0	1	0	0	0	ХРАНЕНИЕ
1	0	1	0	0	0	0	Лог. 2RQ → RQ
1	0	1	1	0	0	0	Лог. 2RQ → RQ
1	1	0	0	0	1	1	ХРАНЕНИЕ
1	1	0	1	0	1	1	Лог. 2RQ → RQ
1	1	1	0	0	0	0	ХРАНЕНИЕ
1	1	1	1	0	0	0	ХРАНЕНИЕ



ТАБЛИЦА П9

СПЕЦИАЛЬНЫЕ ФУНКЦИИ АЛУ БИС К1804ВС2  
( $I0=I1=I2=I3=I4=0, IEN=0$ )

Код микрокоман. 18 13 16 15	НАЗВАНИЕ ФУНКЦИИ АЛУ		ОПЕРАЦИЯ		АЛУ	ОПЕРАЦИЯ СДВИГАТ. F	ОПЕРАЦИЯ СДВИГАТ. RQ
	z=0	z=1	z=0	z=1			
0 0 0 0	Умножен. без знака		S + CO	R + S + CO	$F/2 \rightarrow DY$ ЛОГИЧ.	$RQ/2 \rightarrow RQ$ ЛОГИЧ.	
0 0 1 0	Умнож. в доп. коде		S + CO	R + S + CO	$F/2 \rightarrow DY$ PF3=F300H	$RQ/2 \rightarrow RQ$ ЛОГИЧ.	
0 1 0 0	Прибавление 1 или 2		S + 1 + CO	S + 1 + CO	F → DY	RQ → RQ	
0 1 0 1	Преобр. числа в д.к.		S + CO	$\bar{S} + CO$	F → DY	RQ → RQ	
0 1 1 0	Коррек. при умножен. в доп. коде		S + CO	S - R - 1 + CO	$F/2 \rightarrow DY$ ЛОГИЧ.	$RQ/2 \rightarrow RQ$ ЛОГИЧ.	
1 0 0 0	Нормализация слова одинарной длины		S + CO	S + CO	F → DY	$2RQ \rightarrow RQ$ ЛОГИЧ.	
1 0 1 0	Нормализация слова двойной длины		S + CO	S + CO	$2F \rightarrow DY$ ЛОГИЧ.	$2RQ \rightarrow RQ$ ЛОГИЧ.	
1 1 0 0	Деление в доп. коде		S + R + CO	S - R - 1 + CO	$2F \rightarrow DY$ ЛОГИЧ.	$2RQ \rightarrow RQ$ ЛОГИЧ.	
1 1 1 0	Коррекция при дел. в доп. коде		S + R + CO	S - R - 1 + CO	F → DY	$2RQ \rightarrow RQ$ ЛОГИЧ.	

