

В первом случае после каждого нажатия кнопки ПУСК в регистр микрокоманд (RG24) считывается текущая микрокоманда, а счетчик адреса ЗУ (RG АДР БМУ) увеличивает свое состояние на единицу. Содержимое этих регистров при этом можно наблюдать в каждом такте на индикаторах этих регистров. После выполнения последней микрокоманды (ИК14) RG АДР БМУ необходимо вручную сбросить в нуль и выполнение алгоритма начать сначала. В непрерывном режиме (НЕПР) после однократного нажатия кнопки ПУСК УМЗИ останавливается автоматически после выполнения ИК14. Для повторного запуска УМЗИ необходимо вручную установить счетчик адреса БМУ в нуль и нажать кнопку ПУСК.

Лабораторная работа № 10

Деление беззнаковых целых чисел

При выполнении деления выполняется деление целого четырнадцатиразрядного делимого (ДЛ) на целые восьмиразрядный делитель (ДТ). Длина целого частного при этом может составлять от

$$\Delta_D^{\min} = 14 - 8 + 1 = 7 \quad \text{до}$$

$$\Delta_D^{\max} = 14 - 1 + 1 = 14$$

Поэтому длину ДТ необходимо принимать такой, чтобы

$\Delta_D = \Delta_{ДЛ} - \Delta_{ДТ} + 1$ была не больше длины регистра частного РД, т.е. не больше восьми разрядов.

Деление выполняется по алгоритму а с во становлением остатка (СВО). В каждом шаге деления из регистра делимого (РР) вычитается делитель на ШИНХ (до начала деления этот делитель должен быть занесен в RGBХД). При этом определяется алгоритм дальнейших операций. При $РР > ДТ$ в следующем шаге выполняется вычитание остатка и делителя с последующим сдвигом остатка влево. При $РР < ДТ$ в следующем шаге выполняется только сдвиг остатка влево.

Цифра частного в каждом шаге заносится в младший разряд регистра РД при двойном сдвиге влево составного регистра РР и РД. Поэтому после окончания операции восьмиразрядное частное окажется в регистре РД, а остаток - в регистре РР. Результат будет правильным, если длина частного будет не больше восьми разрядов, т.е. не больше 256_{10} . Если длина правильного значе-

ния частного больше восьми, то результат в РД получается неправильным. Для сравнения остатка РР и ШИНВХ используется операция РР - ШИНВХ \rightarrow ШИНВХ. Путем контроля БЫХДАУ при выполнении этой операции определяется условие РР > ШИНВХ (БЫХДАУ = 1) или условие РР < ШИНВХ (РР - ШИНВХ < 0 и БЫХДАУ = 0). Если РР > ШИНВХ (ДТ), то осуществляется повторное вычитание РР и ШИНВХ (РР - ШВХ). Полученный результат циклически сдвигается влево совместно с РД с занесением нулевого знака результата в младший разряд РД. Старшая часть сдвинутой разности записывается в регистр РР, в младший разряд которого записывается следующий старший разряд регистра РД. В следующем шаге после сдвига влево РР и РД к содержимому РД добавляется +1 в младший разряд, код которого (+1) располагается после МК (РД + 1) в следующей по порядку ячейке ЗУ. Если РР < ШВХ (БЫХДАУ = 0) то разность (РР - ШВХ) не записывается в РР и управление передается МК двойного циклического сдвига влево РР, РД с записью в младший разряд сдвигаемую влево РД нулевого состояния старшего разряда РР. Схема алгоритма операции деления целых чисел показана на рис. 10.1.

При делении $3276:3 = 52$ в двоичной форме в регистр РР заносится код 0000 1100 - старшая часть делимого, в регистр РД - 1100 1100 - младшая часть делимого, а в регистр Р ВХД код делителя: 0011 1111 (63_{10}). В прямой счетчик РОН0 заносится количество сдвигов - 248_{10} . Схема микропрограммы деления беззнаковых с чисел приведена на рис. 10.2.

В нулевой и первой ячейке ЗУ записаны МК занесения исходного значения счетчика циклов в РОН0 (1111 1000 \rightarrow РОН0). При этом МК занесения кода записана в нулевой ячейке, а сам операнд - в следующей по порядку первой ячейке. При этом обработка информации в 0-й и 1-ой ячейках МП производится в одном цикле работы - в течение первых 16 тактов работы МП. В следующих двух циклах аналогичным образом информация заносится в регистр РД ($204 = 1100 1100 \rightarrow$ РД) и старшая половина делимого в РОН1 ($12 = 0000 1100 \rightarrow$ РОН1). Микрокоманда МК6 пересыпает РОН1 в регистр РР. Затем значения РР и РД выгаются на выходные регистры информации МП. В ячейке 9 осуществляется пробное вычитание делителя (ШИНВХ) из старших разрядов делимого (РР) и контроль возникающего при этом выходного переноса АДУ (БЫХДАУ). Если БЫХДАУ = 0, то в 10-й ячейке осуществляется только циклический сдвиг влево РР и РД.

Схема алгоритма двоичного деления

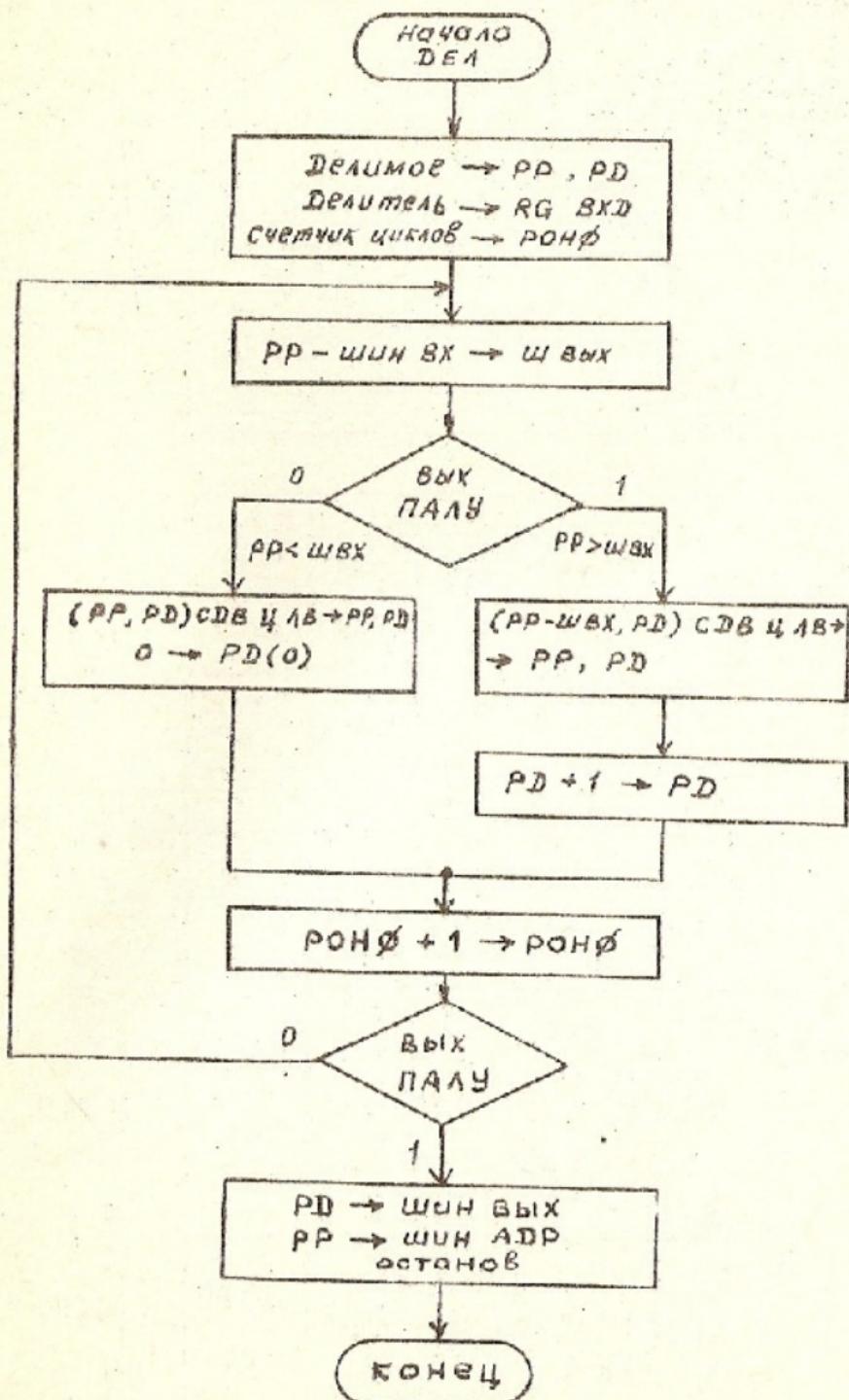


Рис. 10.1

Микропрограмма установки УМЗЧ алгоритма
деления целых беззнаковых чисел

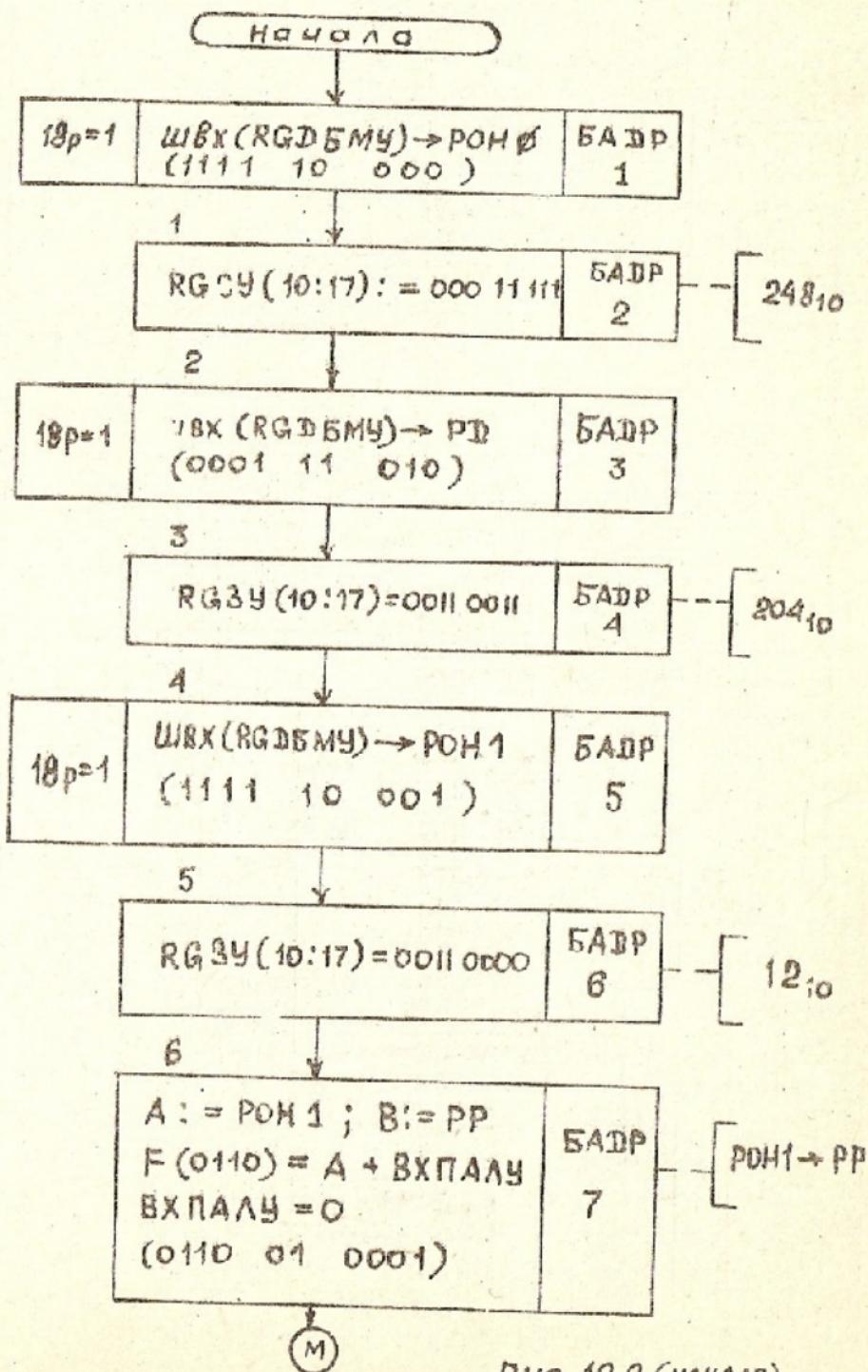
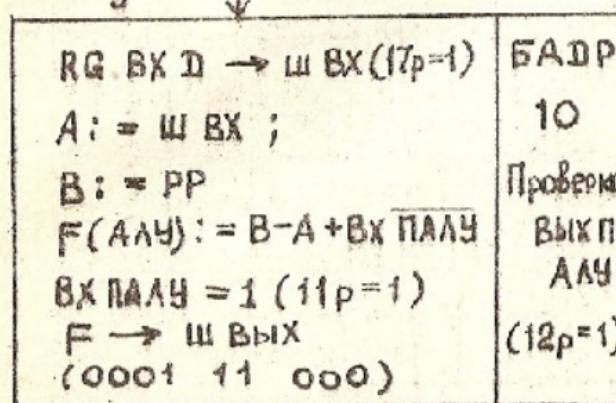
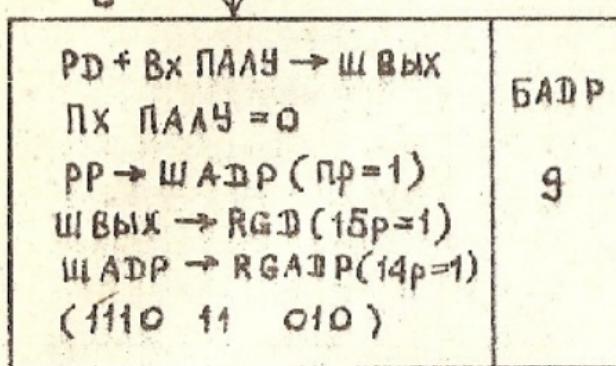
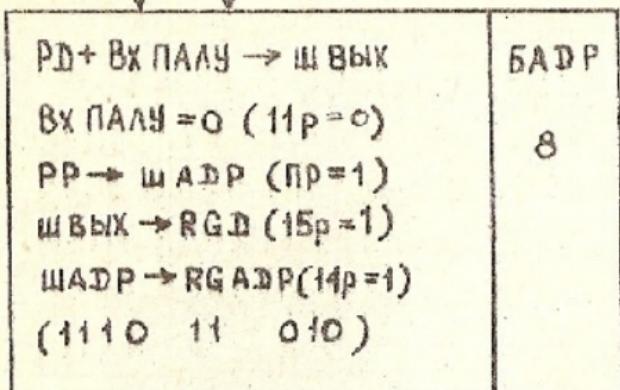


Рис. 10.2 (начало)



Пробное
вычитание
DT от DA
без занески
остатка

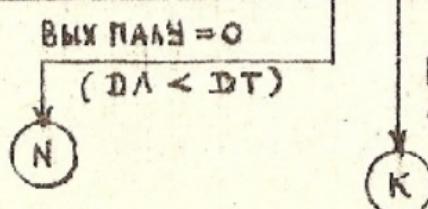


Рис. 10.2 (Продолжение 1)

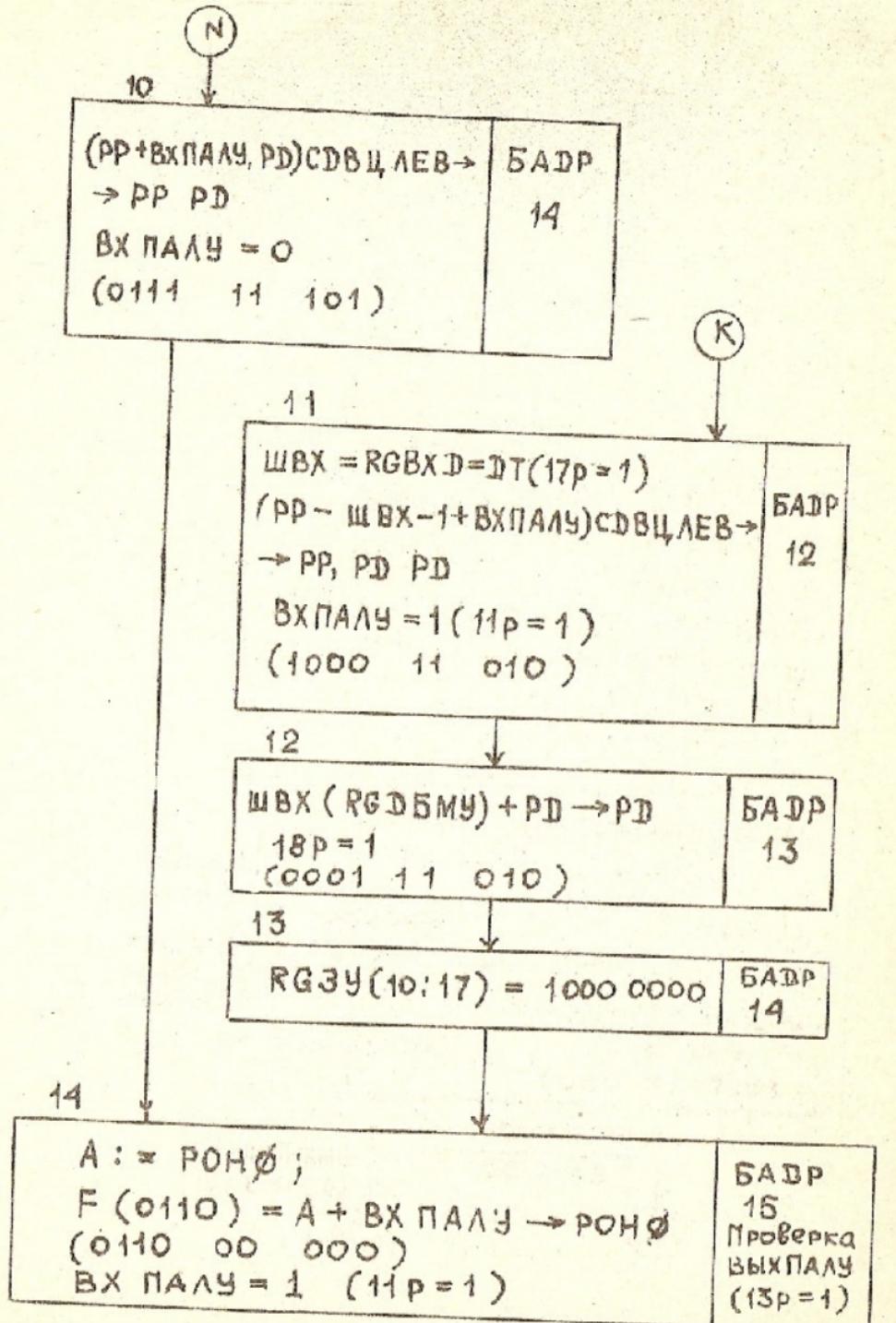


Рис. 10.2 (Продолжение 2)

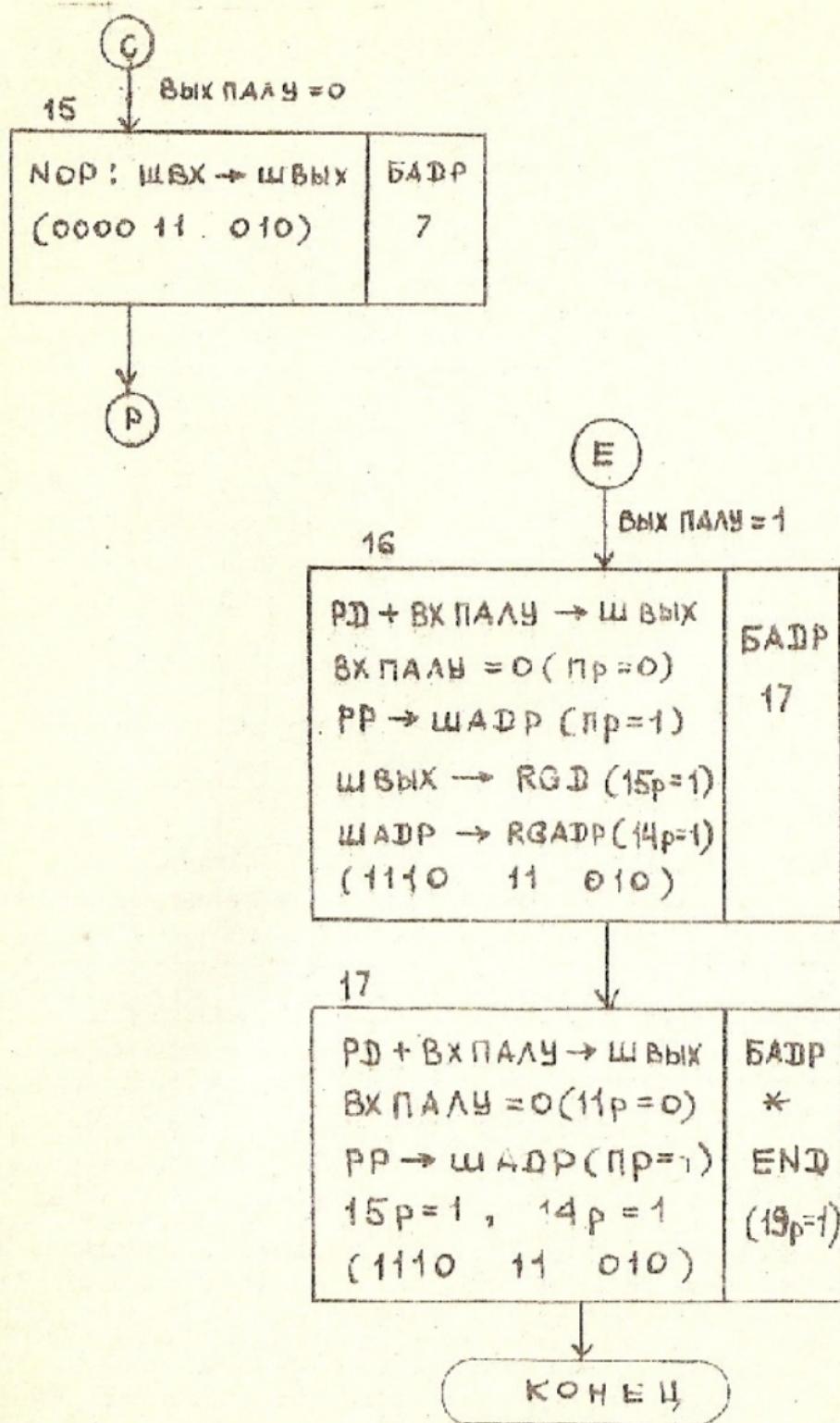


Рис. 10.2 (продолжение 3)

Габлица проприетарни зупинки при уноженици дезенкодови член

№ ст.	КОД МИКРОКОМПЮНТА	-												Бит последовательности				Битовий адрес			
		БК (0) AAY	PD (0)	БИХ (0) AAY	RG ADP	RG D	TP RD	УВІХ последовательности	END	Битовий адрес											
1	1 2 3 4 5 6 7 8 9 10 11	12	13	14	15	16	17	18	19	20	21	22	23	24							
0	1 1 1 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0																				
1	X X X X X X X X X X X X X X X X X X X X																				
2	0 0 0 1 1 1 0 1 0																				
3	X X X X X X X X X X X X X X X X X X X X																				
4	1 1 1 1 1 0 0 0 1																				
5	X X X X X X X X X X X X X X X X X X X X																				
6	0 1 0 0 1 0 0 1																				
7	1 1 0 1 1 0 1 0 1																				
8	1 1 0 1 1 0 1 0 1																				
9	0 0 0 1 1 0 0 0 1																				
10	0 1 1 1 1 0 1 1 0																				
11	1 0 0 0 1 0 1 0 1																				
12	1 1 1 1 1 0 1 0 1																				
13	X X X X X X X X X X X X X X X X X X X X																				
14	0 1 1 0 0 0 0 0 1																				
15	0 0 0 1 1 0 1 1 0																				
16	1 1 0 1 1 0 1 0 1																				
17	1 1 0 1 1 0 1 0 1																				

ческий сдвиг вправо регистра остатка (РР) и регистра частного (РД). При этом в младший разряд частного заносится нуль. Если $V_{\text{ЫХДАЦ}} = 1$, то в II-ой и I2-ой ячейках осуществляется вычитание делимого и остатка, сдвиг РР и РД, а затем в I2-ой и I3-ой ячейках занесения в младший разряд частного единицы. В ячейке I4 осуществляется прибавление единицы к счетчику тиков (РОНФ) и контроль $V_{\text{ЫХДАЦ}}$, по которому происходит окончание алгоритма или возврат в начало цикла.

Таблица прошивки ЗУ Мп приведена на рис. 10.3.

При выполнении работы в качестве делимого принять четыре последние цифры зачетки, а в качестве делителя – порядковый номер студента в журнале (при необходимости увеличенный для исключения ПЛ).

Лабораторная работа выполняется в режиме РАБ при однотактном (ОДИН) и непрерывном (НЕПР) режимах РИ установки.

Лабораторная работа № II

Умножение дополнительных кодов по алгоритму Бута

Как известно, при умножении по алгоритму Бута в каждом шаге выполняется анализ текущего разряда множителя (B_i) и выпавшего при сдвиге младшего разряда множителя ($B_i + 1$). При следовании двухразрядных групп $B_i B_{i+1} = 00$ или $B_i B_{i+1} = 11$ к сумме частичных произведений (Σ) прибавление множимого (A) не производится, а при следовании комбинации $B_i B_{i+1} = 01$ к сумме (Σ) прибавляется множимое (A). При комбинации $B_i B_{i+1} = 10$ от суммы (Σ) вычитается множимое. В первом шаге предполагается, что $B_{i+1} = 0$ (при восьмиразрядном множителе в первом шаге $B_{i+1} = B_9$, а $B_i = B_8$).

Поэтому при нечетном множителе ($B_8 = 1$), в первом шаге от исходного значения суммы ($\Sigma = 0$) вычитается множимое (A). В цикле осуществляется сдвиг вправо суммы (Σ) и множителя (B). Выпадающий при сдвиге разряд множителя (РД(0)) запоминается в ТРРД0 (рис. 2.15), что позволяет в БМУ осуществить условный переход по трем направлениям (рис. II.1). В конце умножения произведение получается в дополнительном коде. Если $A_{ДК} = (-3)_{ДК}$,

Схема алгоритма умножения дополнительных кодов
по алгоритму Бута

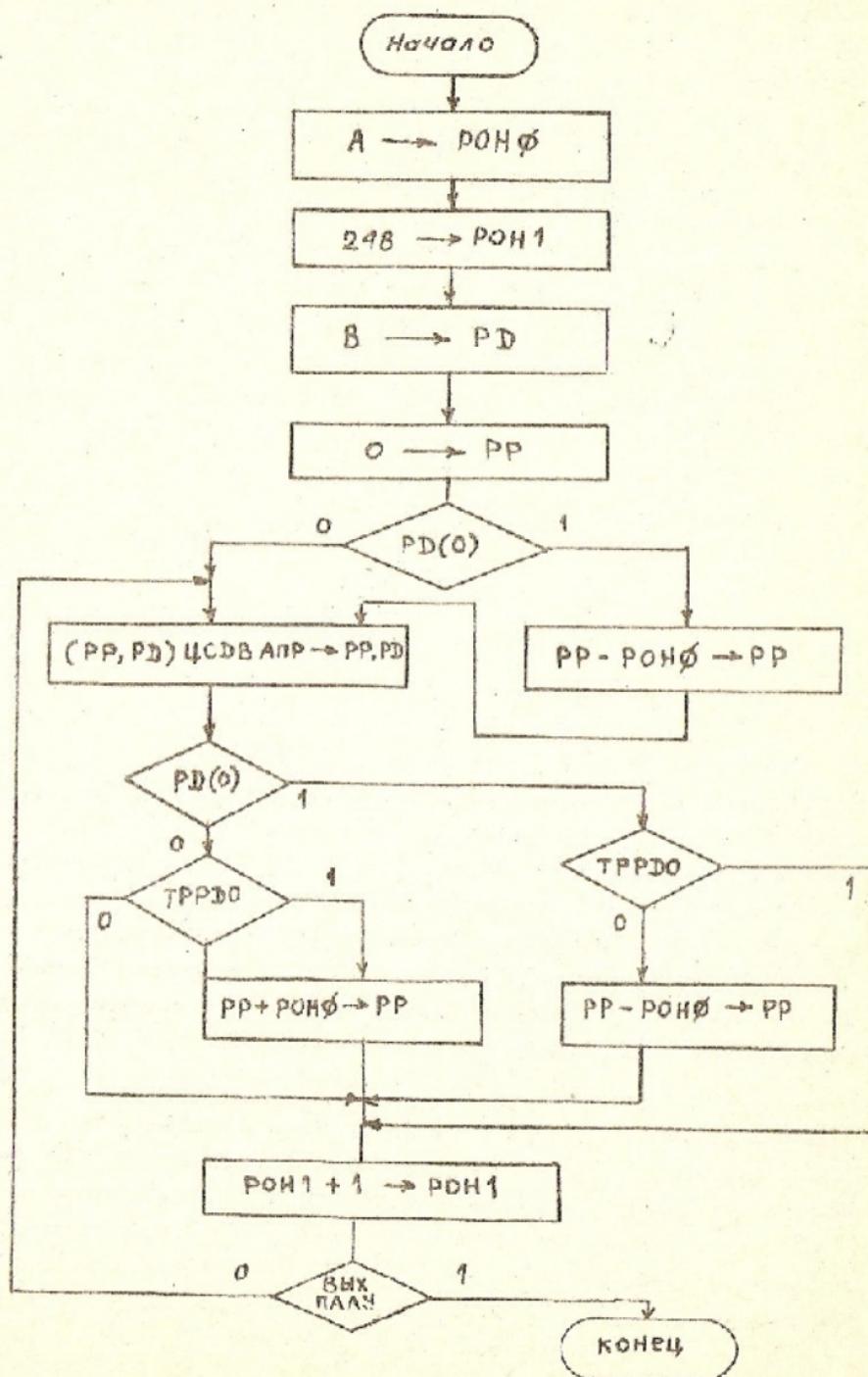


Рис. 14.1

= I.IIIIOI, $B_{ДК} = (-5)_{ДК} = I.IIIIOII$, то $(AB)_{ДК} = 0.000III = +16$. Число сдвигов суммы и множителя должно равняться восьми. Поэтому восьмиразрядный прямой счетчик цикла в начальном состоянии, очевидно, должен быть в состоянии $248_{10} = IIII1000$.

Микропрограмма K684BVI алгоритма умножения дополнительных кодов по схеме Бута показана на рис. II.2. Таблица прошивки ЗУ при выполнении умножения по Буту показана на рис. II.3. Микропрограмма занимает в ОЗУ 16 ячеек памяти. В ячейках 0-5 расположены МС и операнды для занесения соответственно множимого (0,1) в дополнительном коде, исходного значения счетчика (2,3) и множителя (4,5). В 6-й ячейке 0 — РР и осуществляется контроль младшего разряда множителя. Контроль в цикле младшего разряда множителя и выпавшего при сдвиге вправо разряда множителя осуществляется в ячейках 10, 11, 12, 13. В ячейках 14 и 15 осуществляется наращивание счетчика и возврат либо в начало цикла (9), либо на выход цикла. Младшие разряды в поле операнда и адреса МК при этом располагаются слева (в разрядах 10 и 20).

При выполнении работы выполнить следующие типы умножения: (+) x (+), (+) x (-), (-) x (+), (-) x (-). В качестве операндов принять порядковый номер студента в журнале и код, увеличенный по модулю на единицу.

Исследование алгоритма выполняется в микропрограммном режиме (РАБ) при одиночном (ОДН) и непрерывном (НЕП) режимах РИЕМУ.

ЛИТЕРАТУРА

1. Паспорт (объединенный) УМЭПС. Специальное конструкторское бюро.
2. Калабеков Б.А. Микропроцессоры и их применение в системах передачи и обработки сигналов. М., Радио и связь, 1988.
3. Хвощ С.Г. Микропроцессоры и микроЭВМ в системах автоматического управления. Справочник. - Л., Машиностроение. - 1987.

Микропрограмма установки ИМ З1 сavorितа чиновения АК
по схеме буто

МК₀(п0): 1111 10 000

начало

0

18Р=1	ШВХ(RGДБМУ) → РОН∅	БАДР 1
-------	--------------------	-----------

1

RG3Y(10:17):=10 111 111	БАДР 2
-------------------------	-----------

МК1(п0): 1111 10 001

2

18Р=1	ШВХ(RGДБМУ) → РОН1	БАДР 3
-------	--------------------	-----------

3

RG3Y(10:17):=000 11 111	БАДР 4
-------------------------	-----------

МК4(п0): 1111 11 0/0

4

18Р=1	ШВХ(RGДБМУ) → RD	БАДР 5
-------	------------------	-----------

МК6(п0):

0110 11 010

5

RG3Y(10:17):=110 11 111	БАДР 6
-------------------------	-----------

6

12Р=1 (пР РД(0))	ШВХ = RG BXД = 0 ШВХ → РР	БАДР 7 РД(0)
---------------------	------------------------------	--------------------

МК7(СЛ):

1110 11 010

7

РД → ВХ ПАЛУ → Швых РР → ШАДР (пР = 1) ВХ ПАЛУ = 0 14Р = 1, 15Р = 1	БАДР 9
--	-----------

МК8(АД):

0001 01 000

A := РОН∅ ; B := РР F(0001) := B - A + ВХ ПАЛУ ВХ ПАЛУ (11Р) = 1 ; F → РР	БАДР 9
--	-----------

Рис. 11.2 (начало)



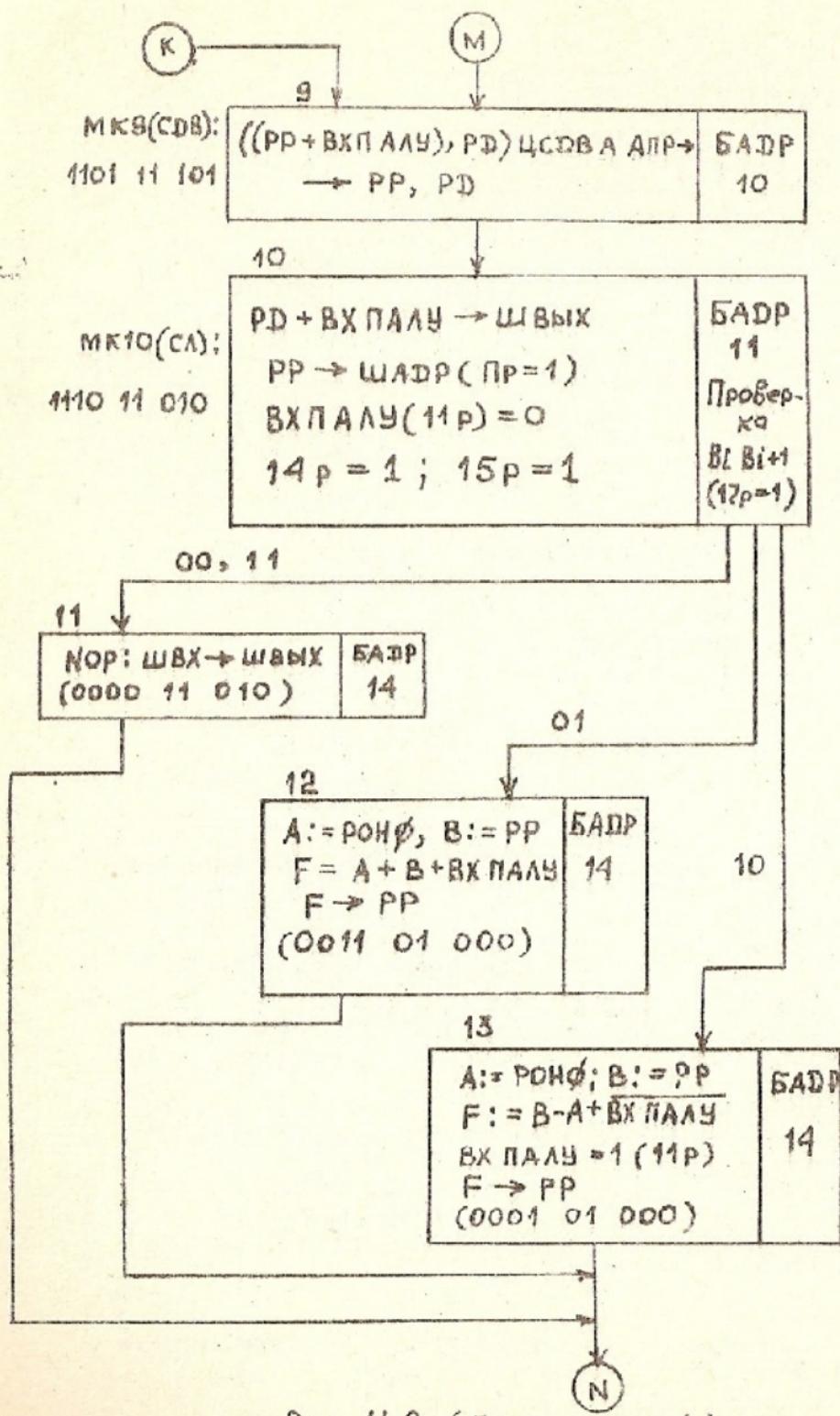


Рис. 11.2 (Продолжение 1)

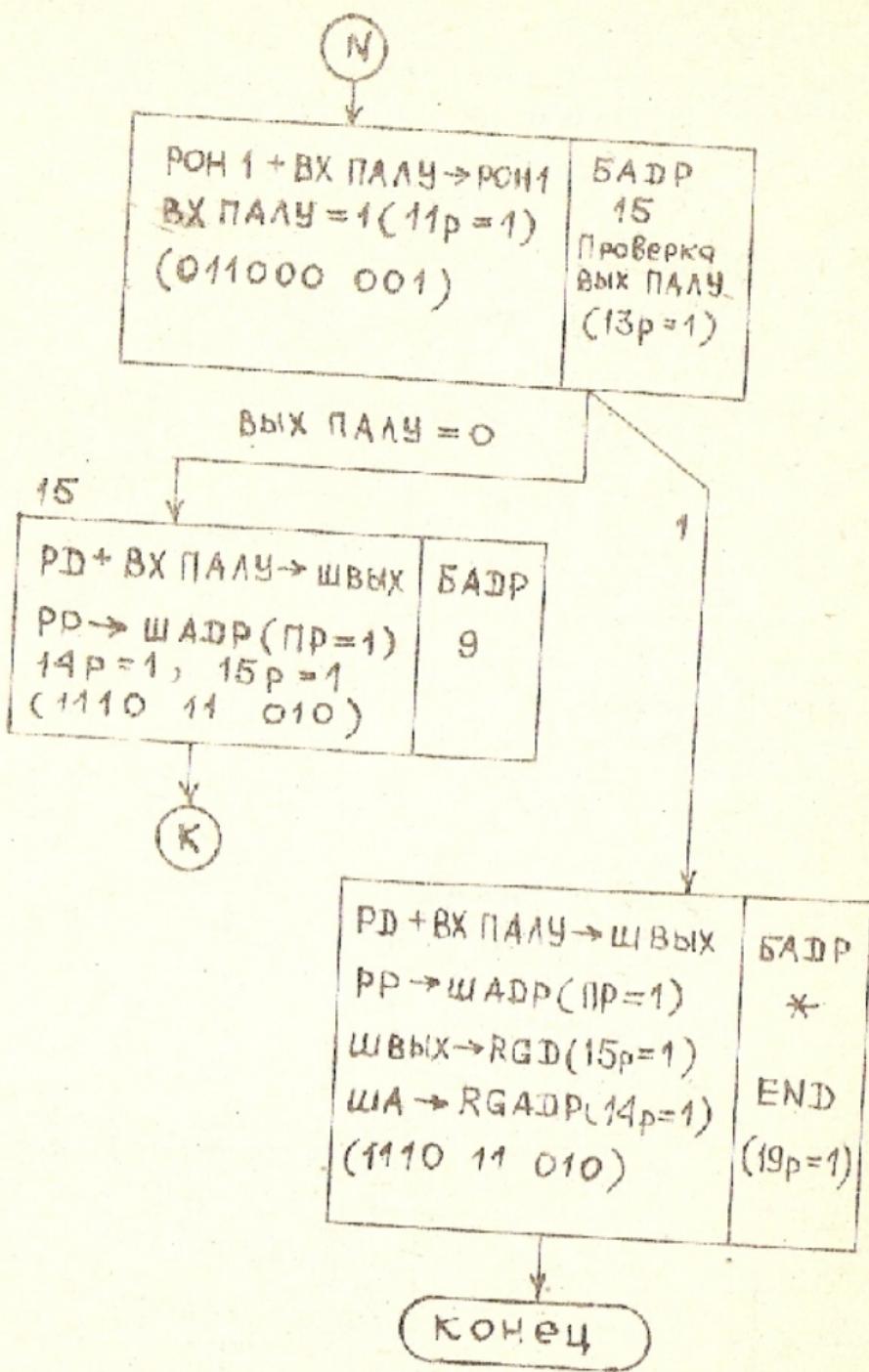


Рис. 11.2 (Продолжение 2)

