

## У1. ПРИМЕРНОЕ СОДЕРЖАНИЕ ПОЯСНИТЕЛЬНОЙ ЗАПИСКИ

### Введение

В основных направлениях экономического и социального развития СССР на 1985-1990 гг. и на период до 2000 г. подчеркивается необходимость широкого применения различных манипуляторов и встроенных систем автоматического управления. Предстоит осуществить автоматизацию производства, обеспечить широкое применение компьютеров и роботов, внедрение гибкой технологии, позволяющей быстро и эффективно перестраивать производство на изготовление новой продукции. Особую актуальность в этой связи приобретают вопросы разработки и внедрения микропроцессорных систем.

Здесь же должны быть определены цель курсового проектирования, возможные области применения микровычислителя, его связь с внешней средой и контроль работоспособности.

### I. Анализ реализуемой формулы и примеры вычислений

Пусть требуется спроектировать микровычислитель для реализации формулы

$$Z = A \times B, \quad (I)$$

где А и В - операнды, представленные в формате с плавающей запятой.

Формат команды для реализации (I) приведен на рис. I. Данная команда относится

0	7 8	11 12	15
KOP	X1	X2	

Рис. I. Формат реализуемой команды

к типу команд "память-память", которые выполняются в соответствии с алгоритмом [1]

$$[(X1)] \times [(X2)] \rightarrow [(X1)]. \quad (2)$$

При ее выполнении операнды А и В выбираются из оперативной памяти машины (ОЗУ) по адресам, на которые указывает содержимое регистров общего назначения (РОН) процессора, определяемых полями X1 и X2 команды. Затем в процессорном блоке операнды перемножаются и полученный результат записывается в ячейку памяти, заданную содержимым одного из РОН, на который указывает поле X1 команды.

Формат operandов, участвующих в операции, приведен на рис. 2. Operand имеет 32 двоичных разряда, из них нулевой разряд отведен

0	1	7 8	31
3H	Псм		M

Рис. 2. Формат данных

под знак числа (3H), разряды 1-7 - под характеристику (смещенный порядок Псм) и разряды 8-31 отведены для мантиссы числа (M).

Смещенный порядок определяется из формулы

$$\text{Псм} = \Pi + 64, \quad (3)$$

где  $\Pi$  - порядок операнда.

Основание порядка примем равным двум. Тогда число  $Z$  с плавающей запятой может быть представлено в виде

$$Z = M \cdot 2^{\text{Псм}}. \quad (4)$$

Исходные operandы представлены в памяти микроЭВМ в нормализованном виде в прямом коде. В качестве примера в табл. I показано представление некоторых исходных данных [2].

Таблица I  
Представление чисел с плавающей запятой

Десятичное число	Представление в памяти ЭВМ		
	3H	Псм	M
16289	0	100 1110	1111 1110 1000 0100 0000 0000
-16289	I	100 1110	1111 1110 1000 0100 0000 0000
-0,01	I	0111 010	1010 0011 1101 0111 0000 1100
0,01	0	0111 010	1010 0011 1101 0111 0000 1100

При умножении чисел с плавающей запятой порядки сомножителей складываются в соответствии с формулой [2]

$$\text{Псм}_z = \text{Псм}_A + \text{Псм}_B - 64, \quad (5)$$

а мантиссы перемножаются

$$M_z = M_A \times M_B. \quad (6)$$

В случае необходимости произведение нормализуется путем сдвига мантиссы  $M_z$  на один разряд влево и вычитания из порядка суммы Псм<sub>z</sub> единицы. Результату присваивается знак плюс, если сомножители имеют одинаковые знаки, и знак минус, если знаки сомножителей разные.

В пояснительной записке следует привести характерные примеры выполнения заданной операции (на переполнение, выполнение нормализации и т.д.).

## 2. Разработка структурной схемы микропроцессора

Структурная схема микроЭВМ для реализации заданной функции (1) приведена на рис. 3. В ее состав входят следующие основные блоки:

регистр команд (РК), на который с шины данных принимается выбранная из ОЗУ команда;

преобразователь начального адреса (ПНА), который декодирует код операции принятой в РК команды;

блок микропрограммного управления (БМУ) управляет выборкой микрокоманд из микропрограммной памяти (МПП);

регистр микрокоманд (РМК) принимает выбранную из МПП микрокоманду;

блок обработки данных (БОД) осуществляет логическую и арифметическую обработку информации;

оперативное запоминающее устройство (ОЗУ) предназначено для хранения команд и данных;

регистр адреса памяти (РАП) хранит адрес ячейки при обращении к блоку ОЗУ;

регистры входных (РВхД) и выходных (РВыхД) данных позволяют производить обмен данными между БОД и ОЗУ;

блок синхронизации (БС) служит для выработки синхросигналов, поступающих в блоки микроЭВМ;

пульт управления (ПУ) необходим для запуска микропроцессора в рабочее состояние;

мультиплексоры МХ1 и МХ2 необходимы для подключения соответствующей информации ко входам DI и AA блока обработки данных.

При разработке структурной схемы рис. 3 предполагалось, что в качестве счетчика адреса команд используется один из РОНов блока обработки данных (например, R15).

Рассмотрим более подробно структурные схемы БМУ и БОД.

### 2.1. Блок микропрограммного управления

Структурная схема БМУ, выполненного на основе микросхем К1804ВУ1, показана на рис. 4. Основными элементами блока являются:

I) четырехразрядный регистр состояния (РС), предназначенный для

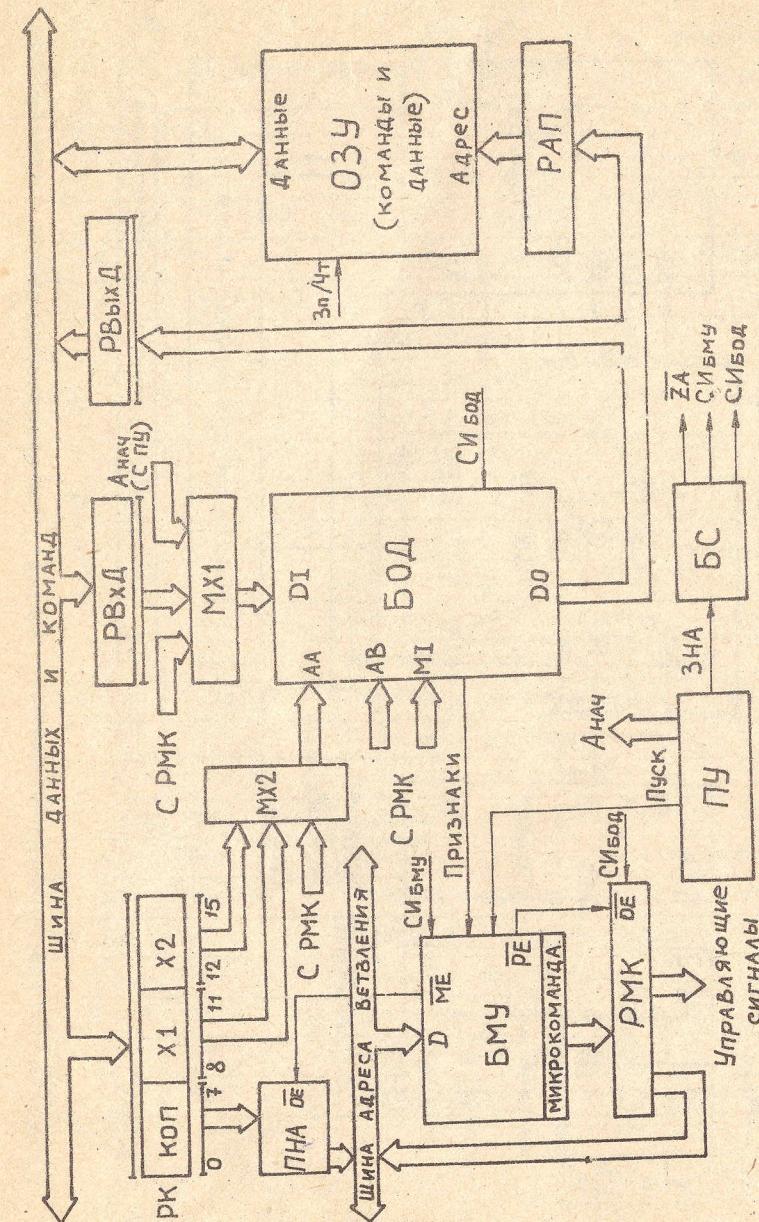


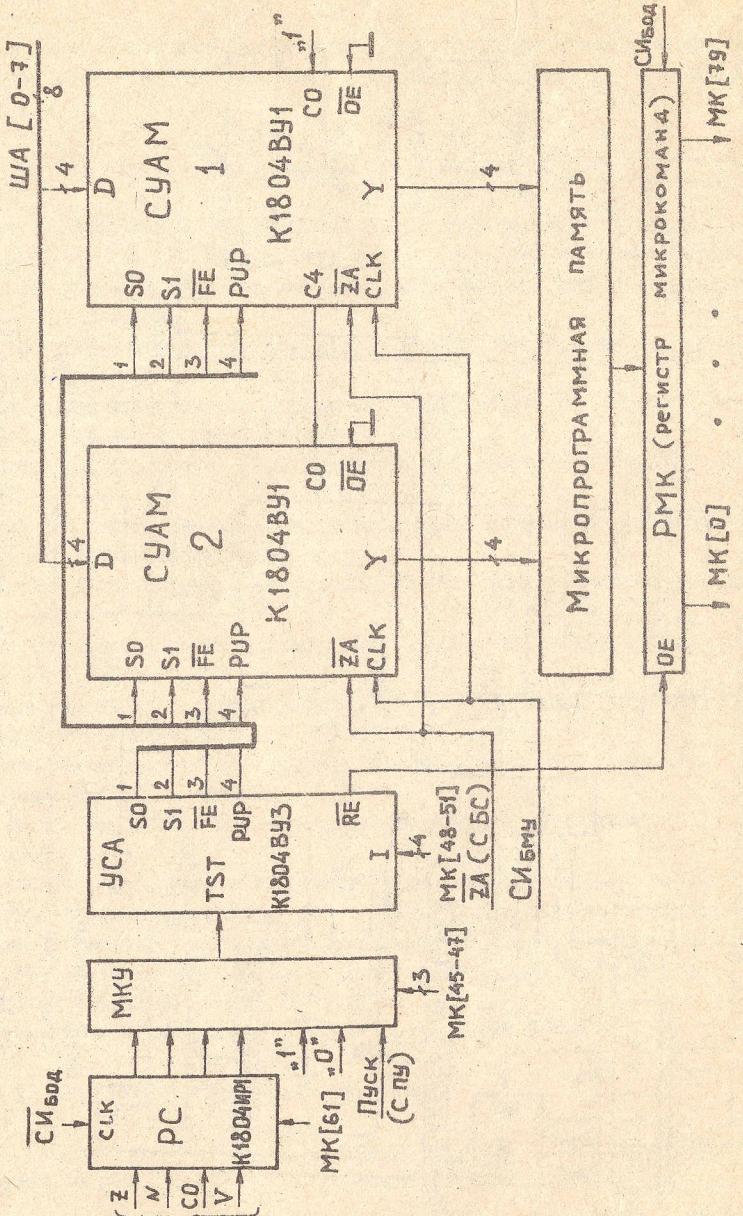
Рис. 3. Структурная схема микропроцессора

Таблица 2

Назначение разрядов микрокоманды

Разряды МК	Обозначение	Назначение
0 - 3	AA0 - AA3	Адрес РОН по каналу А
4 - 7	AB0 - AB3	Адрес РОН по каналу В
8 - 16	M10 - M18	Источник, операция, приемник в МПС
17 - 40	D10 - D124	Входы данных в МПС
41	OCT	Сигнал останова
42	C1	Входной перенос БОД
43	OE	Управление выходами МПС
44	MI1	Управление МХ гинии II МПС
45 - 47	МКУ	Управление МХ кода условия
48 - 51	I0 - I3	Операция в схеме K1804BУ1
52 - 59	DAO - DAII	Внешние входы адреса K1804BУ1
60	ABOCT	Сигнал аварийного останова
61	PC	Управление регистром состояния
62	РАП	Управление регистром адреса памяти
63	Чт/Зп	Режим чтения/записи ОЗУ
64	Пуск ОЗУ	Сигнал запуска блока ОЗУ
65 - 66	MX2	Управление мультиплексором MX2
67	РВхД	Управление регистром входных данных
68	РВыхД	Управление регистром выходных данных
69	РК	Управление регистром команд
70 - 75	E1 - E6	Управление блоком связи
76 - 77	MX1	Управление мультиплексором MX1
78	ГОТ	Сигнал готовности микроЭВМ
79	ЦИЛ	Сигнал управления длительностью цикла

Рис. 4. Структурная схема блока микропрограммного управления



хранения признаков результата операции, выполненной блоком обработки данных на предыдущем такте работы. На схеме эти признаки обозначены следующим образом:

- $\bar{Z}$  - признак нулевого результата;
- $V$  - признак переполнения БОД;
- $N$  - выход знака результата;
- $C0$  - выход переноса БОД;

2) мультиплексор кода условия (МКУ), который выбирает источник условия для текущей микрокоманды. В качестве источников используются разряды регистра состояния, константы логического нуля и единицы, а также сигнал "Пуск" с пульта управления;

3) схема управления следующим адресом (УСА) выполнена на микросхеме K1804BУ3 [3-5] и предназначена для преобразования поля микрокоманды 10-13 в набор сигналов для схемы управления адресом микрокоманды;

4) две четырехразрядных секции управления адресом микрокоманды (СУАМ) на основе микросхем K1804BУ1 [3-5] предназначены для формирования адреса микрокоманды под воздействием внешних управляющих сигналов;

5) микропрограммная память (МПП) предназначена для хранения микропрограмм реализуемых функций.

Адрес микрокоманды с выходов У схемы СУАМ передается на адресные входы памяти микропрограмм. Считанная из МПП микрокоманда по переднему фронту синхросигнала СИ<sub>БОД</sub> записывается в регистр микрокоманд.

Микрокоманда содержит 80 двоичных разрядов, которые разделены на несколько полей. Состав и назначение каждого поля микрокоманды представлен в табл. 2.

Назначение полей для управления мультиплексорами МКУ, МХ1 и МХ2 показано в табл. 3-5 соответственно.

Таблица 3

Управление мультиплексором кода условия

МК [45]	МК [46]	МК [47]	Выход
0	0	0	$\bar{Z}$ (признак нуля)
0	0	1	$N$ (признак знака)
0	1	0	$C0$ (признак переноса)

Окончание табл. 3

МК [45]	МК [46]	МК [47]	Выход
0	1	1	$V$ (признак переполнения)
1	0	0	Константа "1"
1	0	1	Константа "0"
1	1	0	Сигнал "Пуск"
1	1	1	Третье состояние

Таблица 4

Управление мультиплексором МХ1

МК [65]	МК [66]	Выход МХ1
0	0	Поле X1 регистра команд
0	1	Поле X2 регистра команд
1	0	Поле AA регистра микрокоманд
1	1	Третье состояние

Таблица 5

Управление мультиплексором МХ2

МК [76]	МК [77]	Выход МХ2
0	0	Значение Анац с пульта управления
0	1	Поле DI регистра микрокоманд
1	0	Выход регистра входных данных
1	1	Третье состояние

Сигналы управления СУАМ ( $S0$ ,  $S1$ ,  $\bar{PE}$  и  $PUP$ ), преобразователем начального адреса ( $\bar{ME}$ ) и поля адреса ветвления регистра микрокоманд ( $\bar{PE}$ ) формируются на выходах схемы УСА K1804BУ3. Сигнал СУАМ предназначен для установки в нуль адресных выходов У микросхем K1804BУ1. Этот сигнал формируется на выходе блока синхронизации при поступлении на него с пульта управления сигнала "Загрузка начального адреса" (ЗНА).

Управление блоком ОЗУ осуществляется путем формирования управляющих сигналов в соответствии с табл. 6.