

## Термины и сокращения

Микропроцессор (МП) / microprocessor (mCPU, mCP,  $\mu$ CP).

Одна (или несколько) большая интегральная схема, содержащая арифметико-логическое устройство, устройство управления, регистры общего назначения и выполняющая функции процессора вычислительной машины.

Микропроцессорное семейство / microcomputer family.

Совокупность совместимых больших интегральных схем, предназначенных для построения микропроцессорных вычислительных устройств.

Микропроцессорное вычислительное устройство, микро-ЭВМ.

Законченная универсальная или проблемно-ориентированная электронная цифровая вычислительная машина, построенная на базе элементов микропроцессорного семейства и (или) микропроцессорных модулей.

Модуль микропроцессорной системы (модуль микро-ЭВМ).

Функционально законченное, оформленное, как правило, на одной плате изделие, выполненное на базе БИС микропроцессорного семейства. Обычно имеет выход на некоторую стандартную шину.

Одноплатная микро-ЭВМ / single board computer (SBC).

Микро-ЭВМ, выполненная в виде единого модуля на одной плате. Имеет выход как на некоторую стандартную шину, так и к простейшим устройствам ввода-вывода.

Запоминающее устройство с произвольной выборкой (ЗУПВ) / random access memory (RAM).

1. В литературе по микропроцессорной технике под ЗУПВ понимаются микросхемы (или модули на их базе) полупроводниковых ЗУ, обеспечивающих хранение информации, ее запись и чтение в любом порядке.

2. По рекомендации МЭК - ЗУПВ - это любое (не только полупроводниковое) запоминающее устройство, обеспечивающее доступ к любой ячейке в любом порядке.

Статическое ЗУПВ / static RAM.

Запоминающее устройство, в котором информация не изменяется при отсутствии сигналов управления.

Динамическое ЗУПВ / dynamic RAM.

Запоминающее устройство, в котором для правильного хранения информации необходимо периодически подавать сигналы управления.

### Энергонезависимое ЗУ.

Запоминающее устройство, в котором при отключении питания не происходит разрушение содержащейся в нем информации.

### Постоянное запоминающее устройство (ПЗУ)/read only memory (ROM).

Запоминающее устройство, предназначенное только для хранения и чтения информации. В микропроцессорной технике обычно понимаются полупроводниковые интегральные схемы или модули на их базе.

### Программируемое (перепрограммируемое) постоянное запоминающее устройство (ППЗУ)/programmable (reprogrammable) read only memory (PROM, RPROM, EPROM) .

Постоянные запоминающие устройства, обеспечивающие однократную (программируемые) или многократную (перепрограммируемые, со стиранием) запись информации. Обычно программируемые ПЗУ запись производится фирмой-изготовителем по заказу пользователя или самим пользователем, а в перепрограммируемые ПЗУ - только пользователем.

### Интерфейс (стык)/ interface .

В общем случае совокупность правил связи между различными устройствами в вычислительной системе. Включает четыре "свода" правил и требований: 1. Описание линий интерфейса и смысла сигналов, которые передаются по этим линиям. 2. Правила обмена сигналами (протокол связи): временные диаграммы, порядок следования сигналов. 3. Электротехнические требования к сигналам (уровни, длительности фронтов, нагрузочные способности, уровни помех и т.п.). 4. Физические требования (разъемы, расположение линий, выполнение связей и т.п.).

### Интерфейс ввода-вывода / I/O interface .

В общем случае интерфейс между процессором и устройством ввода-вывода. В литературе по микропроцессорной технике чаще понимается схема или модуль (интерфейсная схема, интерфейсный модуль), обеспечивающий сопряжение устройства ввода-вывода с микропроцессором или микропроцессорной шиной.

### Шина (магистраль) / bus .

В широком смысле то же, что и интерфейс, обеспечивающий связь между различными узлами (модулями) вычислительного устройства. В более узком смысле - физическая реализация интерфейса. Обычно шина представляет собой совокупность электрических линий и разъемов,

позволяющих объединить различные типы модулей вычислителя, имеющих выход на данный интерфейс (шину).

Контроллер ввода-вывода / I/O controller

Совокупность схем, модуль, обеспечивающий сопряжение устройства ввода-вывода с микропроцессором или микропроцессорной шиной.

Последовательный интерфейс / serial interface

В микропроцессорной технике модуль, схема, реализующая сопряжение между вычислителем и устройством ввода-вывода, которое обменивается последовательными кодами.

Универсальный синхронноасинхронный приемопередатчик (УСАПП) / universal synchronous/asynchronous receiver/transmitter (USART)

Большая интегральная схема или модуль на ее базе, обеспечивающий связь между микропроцессорной шиной и последовательным устройством ввода-вывода (программно управляемая ВИС, выполняющая преобразование последовательного кода в параллельный и наоборот, реализующая различные протоколы связи).

Параллельный периферийный интерфейс (ППИ) / parallel peripheral interface (PPI)

Большая интегральная схема или модуль на ее базе, обеспечивающий связь между микропроцессором (микропроцессорной шиной) с периферийными устройствами, которые обмениваются параллельными кодами.

## Прикнижный указатель рекомендуемой литературы

1. Материалы XXVI съезда КПСС. - М.: Политиздат, 1981, - 223 с.
2. Николз А. Применение микропроцессоров (обзор). ТИИЭР, (США), т.64 № 6, 1975. - с.143-146.
3. Труды института инженеров по электротехнике и радиоэлектронике (ТИИЭР): Применение микропроцессоров; тематический выпуск, т.66, № 2, - М.: Мир, 1978. - 198 с.
4. Блейсли Т.Р. Проектирование цифровых устройств с малыми и большими интегральными схемами: Пер. с англ. - Киев: Вища школа, Головное издательство, 1981. - 336 с.
5. Баумс А.К., Гуртовцев А.Л., Зазнева Н.Е. Микропроцессорные средства. - Рига: Зинатне, 1977, - 235 с.
6. Прангишвили И.В. Микропроцессоры и микро-ЭВМ. - М.: Энергия, 1979. - 232 с.
7. Бедревский М.А., Волга В.В., Кручинкин Н.С. Микропроцессоры. - М.: Радиотехника, 1981. - 96 с.
8. Каган Б.М., Сташин В.В. Микропроцессоры в цифровых системах. - М.: Энергия, 1979, - 192 с.
9. Макглин Даниел Д. Микропроцессоры: Технология, архитектура и применение: Пер. с англ. - М.: Энергия, 1979. - 224 с.
10. Соучек Б. Микропроцессоры и микро-ЭВМ: Пер. с англ./Под ред. А.И. Петренко. - М.: Сов. радио, 1979. - 520 с.
11. Хилбурн Дж., Джулич П. Микро-ЭВМ и микропроцессоры: Пер. с англ. - М.: Мир, 1979. - 463 с.
12. Клингман Э. Проектирование микропроцессорных систем: Пер. с англ./ Под ред. С.Д. Пашкова. - М.: Мир, 1980. - 575 с.
13. Методические указания "Системотехника больших интегральных схем", часть I. Микропроцессорное семейство 8080 (для иностранных студентов специальности 0608 ЭВМ). - Донецк: ДПИ, 1980. - 84 с.
14. Морисуэ М., Есикава Т. Микро-ЭВМ за три дня: Пер. с японск. - М.: Мир, 1981. - 183 с.
15. Вайда Ф., Чакань А. Микро-ЭВМ: Пер. с венг. - М.: Энергия, 1980. - 360 с.
16. Методические указания и контрольные задания по курсу "Теория и проектирование ЭВМ на базе микропроцессоров" для студентов специальности ЭВМ (заочная форма обучения). - Донецк: ДПИ, 1980, - 43 с.

17. Майоров С.А., Новиков Г.И. Структура электронных вычислительных машин. - Л.: Машиностроение, Ленингр. отделение, 1979. - 384 с.

18. Микропроцессорные БИС и микро-ЭВМ. Построение и применение / А.А. Васенков, Н.М. Воробьев, В.Л. Длухунян и др.: Под ред. А.А. Васенкова. - М.: Сов. радио, 1980. - 280 с.

19. Мелвин Д.К. Использование микро-ЭВМ в телефонии. ТИИЭР, т. 66, № 2, 1978. - с. 91-103.

20. Вен Ч. Линь. Основы конструирования цифровых систем на базе микропроцессора. Микропроцессорный учебно-отладочный стенд. ТИИЭР, т. 64, № 8, 1977. - с. 41-63.

21. Клинг В. Биомедицинские применения микропроцессоров. ТИИЭР, т. 66, № 2, 1978. - с. 49-62.

22. Франгшвили И.В., Стецюра Г.Г. Микропроцессорные системы. - М.: Наука, 1980. - 326 с.

23. Методические указания по курсу "Особенности конструкций зарубежных ЭВМ" для иностранных студентов специальности 0608 "Электронные вычислительные машины". - Донецк: ДПИ, 1981. - 58 с.

24. Справочник по интегральным схемам / Под ред. Б.В. Тарабрина. - М.: Энергия, 1977. - 583 с.

25. Аналоговые и цифровые интегральные схемы / под ред. С.В. Якубовского. - М.: Советское радио, 1979. - 336 с.

26. Полупроводниковые запоминающие устройства и их применение / В.П. Андреев, В.В. Баранов, Н.В. Бекин и др.: под ред. А.Ю. Гордонова. - М.: Радио и связь, 1981. - 344 с.

27. Кобылинский А.В., Сабадаш Н.Г., Тесленко А.К. Программное обеспечение микро-ЭВМ на базе однокристалльного микропроцессора. - В сб.: Микроэлектроника и полупроводниковые приборы, вып. 4, 1979. - с. 82-89.

28. Береза А.В., Парлюк О.А., Тесленко А.К. Разработка программного обеспечения семейства унифицированных контроллеров и микро-ЭВМ серии "Электроника - К". - Киев: Общество "Знание" Украинской ССР, 1980. - 36 с.

29. Иващенко Н.Н. Автоматическое регулирование: Теория и элементы систем. - М.: Машиностроение, 1978. - 736 с.

30. McGowan M.J. From the S-100 to CAMAC: The Diversity of Digital Buses. Control Engineering, v. 26, n. 4, 1979. - p. 31-36.

31. Ogden C.A. Microcomputer Buses. Mini-Micro Systems  
V. 11, N 5, 1978. - p. 97-100, 102-104.

32. 8080/8085 Assembly Language Programming.  
Intel Corporation, 1979. - p. 120., il.

Инструкция по использованию эмулятора

Входная информация для эмулятора - исходная МП - программа в кодах микропроцессора и служебная информация. Последняя задает режимы моделирования отдельных участков МП-программы.

Листинг эмулятора содержит информацию о состоянии триггеров и регистров микропроцессора, операнды команд и их адреса, а также количество циклов и количество тактов, необходимых для выполнения МП-программы. Частота и формат печати задаются специальными признаками в служебной информации.

Команды ввода (IN), вывода (OUT) и загрузки вектора прерывания (RST) эмулятором не моделируются. При возникновении аварийных прерываний в МП-программе (по ошибке программиста), а также при нарушении ограничений предусмотрена выдача диагностических сообщений. Моделирование при этом либо прекращается, либо продолжается. Диагностические сообщения эмулятора приведены в табл. П.2.

Задание на выполнение моделирующей программы должно содержать следующие перфокарты:

```
// ШИФР _ JOB _ ' ФАМИЛИЯ, ГРУППА, РУКОВОДИТЕЛЬ '
// EXEC _ PGM _ INTES
// STEPLIB _ DD _ DSN = USEDPT . LIBLINTE , DISP = OLD
// PR1 _ DD _ SYSOUT = A
// VVCARD _ DD _ *
```

I зона перфокарт (служебная информация)

ЖЖЖ

2 зона перфокарт (дополнительная служебная информация)

ЖЖЖ

M - зон МП-программы, заканчивающихся

ЖЖЖ

///

Пример задания приведен на рис. П.1. Исходные данные для эмулятора это шестнадцатиричная информация, вводимая с перфокарт (одна цифра занимает одну колонку перфокарты; во внутримашинном представлении это соответствует одному символу кода ДЖОИ, или одному байту).

Следовательно, допускаются только символы 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, A, B, C, D, E, F. Исключение составляют карты-разделители. Исходную информацию можно условно разделить на три группы:

1. Служебная информация, задающая режимы моделирования отдельных участков МП-программы (первая зона перфокарт).
2. Дополнительная служебная информация (вторая зона перфокарт).
3. Несколько зон МП-программы ( $m$  зон).

Зоны входной информации отделяются друг от друга разделителем (перфокартой с пробивкой жжж в трех первых колонках).

Формат информации первой группы.

Содержание служебной информации приведено в табл. 1.1.

Таблица 1.1

Служебная информация

№ п/п	К-во байт	2	3	4	Пояснения
1		00	0000	0000	Неиспользованный резерв
2		00	0000	0000	
3		K	N RAM	N ROM	
4		P1	A1	B1	Участки МП-программы
5		P2	A2	B2	
6		P3	A3	B3	
:		.	.	.	
:		.	.	.	
:		.	.	.	
K-3		Pk	Ak	Bk	

Приняты следующие обозначения:

K - количество участков МП-программы;

N RAM - начальный адрес блока оперативной памяти микровычислителя длиной  $8 \cdot K$  байт;

N ROM - начальный адрес блока постоянной памяти микровычислителя длиной  $8 \cdot K$  байт;

$A_i$  - начальный адрес  $i$ -го участка МП-программы;

$B_i$  - конечный адрес  $i$ -го участка МП-программы;

$P_i$  - признак, задающий режим печати при эмуляции  $i$ -го участка программы.  $P_i$  может принимать значения:

00 - нет печати,

01 - печать после каждого цикла (форма 2),

02 - печать после каждой команды ~~каждого~~ участка программы (форма I),

03 - печать после последней команды  $i$ -го участка (форма I).

При задании печати по форме I выводится: накопленное количество тактов и циклов выполнения МП-программы, содержимое всех регистров МП (A, B, C, D, E, H, L, PC, SP, IR), для команд обращения к памяти - адрес операнда и сам операнд.

При задании печати по форме 2 дополнительно выводится содержимое временных регистров Z и W, фиктивных регистров RA и RD, признак запис - чтения R/W.

Должны выполняться следующие ограничения:

1.  $K \leq 12$ .

2. Каждая команда МП-программы должна входить в один из интервалов  $A_i - B_i$ .

3. Последовательность адресов участков должна быть возрастающая, т.е.  $A_i \leq B_i \leq A_{i+1}$ .

4. Все адреса из интервалов  $A_i - B_i$  должны принадлежать множеству адресов заданной памяти микровычислителя ( $NRAM - NRAM + 8K$  или  $NROM - NROM + 8K$ ).

5. При вводе служебной информации первой группы на одной перфокарте размещается 30 байт, т.е. на ней располагается строго три строки служебной информации. Следовательно, информация первой группы не может занимать более 5 перфокарт. Последняя перфокарта до 30 колонки добивается нулями, а после 30 - любым символом.

6. Количество печатных строк листинга эмулятора не должна превышать 1500, что соответствует 6,5 м бумаги.

Формат информации второй группы.

Дополнительная служебная информация - это одна перфокарта, которая содержит следующие данные:

$\frac{m}{4 \text{ байта}}$	$\frac{SA}{4 \text{ байта}}$	$\frac{N_1}{4 \text{ байта}}$	$\frac{N_2}{4 \text{ байта}}$	...	$\frac{N_m}{4 \text{ байта}}$
-----------------------------	------------------------------	-------------------------------	-------------------------------	-----	-------------------------------

где  $m$  - количество вводимых зон МП-программы (1 18);

SA - стартовый (пусковой) адрес МП-программы;

$N_i$  - начальные адреса зон МП-программы.

Последовательность начальных адресов  $N_i$  должна быть возрастающей  $N_1 < N_2 < \dots < N_m$ .

## Диагностические сообщения эмулятора

		Текст сообщения	Действия эмулятора
001	$m$ $n$	ошибка в исходных данных $m$ - порядковый номер первого ошибочного байта; $n$ - признак зоны $n = 1$ - ошибка в информации 1 группы, $n = 2$ - ошибка в информации 2 группы, $n = X$ - ошибка в X-2 зоне МП-программы.	Задание снимается
002	$m$ $n$	нарушение ограничений $n = 1$ - количество строк информации 1 группы больше допустимого на $m$ ; $n = 2$ - количество зон МП-программы больше 18 на $m$ .	Задание снимается
003	$m$ $n$	начальные адреса зон МП-программы не упорядочены по возрастанию $m$ - порядковый номер начального адреса в списке адресов; $n$ - ошибочный начальный адрес.	Задание снимается
004	$m$ $n$	запись в ROM $m$ - содержимое RA $n$ - содержимое RD	Эмуляция продолжается
005	$m$ $n$	обращение к несуществующему адресу МП - памяти $m$ - содержимое RA $n$ - содержимое RD	Эмуляция продолжается
007	$m$ $n$	команда не эмулируется $m$ - код операции $n$ - содержимое PC	Эмуляция продолжается
008	$m$ $n$	КОП не существует $m$ - содержимое PC $n$ - ошибочный код операции	Эмуляция продолжается

Формат информации третьей группы.

Эта группа содержит  $m$  зон МП-программы, отделяемых друг от друга разделителем (жж). Зоны должны располагаться в той же последовательности, что и их начальные адреса.

Необходимо отметить, что перфорация МП-программы производится в групповом режиме, т.е. адрес  $N_i$  указывается не для каждой МП-команды, а для первой команды вводимой зоны. Поэтому рекомендуется записывать МП-программу так, чтобы количество неиспользованных адресов в зоне было минимальным или их вообще не было. Последняя перфокарта каждой зоны добивается до 80-й колонки нулями.

Примечания к таблице П.2

1. В диагностических сообщениях  $m$  и  $n$  печатаются в шестнадцатиричной системе счисления.
2. После печати 1500 строк выходной информации задание снимается без указания причины.
3. Если длина вводимой зоны МП-программы превосходит  $64K-N_i$ , задание снимается без диагностики.



```

//M06301 JOB 'ГУБАРЬ Д.В.КАФ.ЭВМ'
// EXEC PGM=INTES
//STEPLIB DD DSN=USEDPI.LIBLINTE, DISP=OLD
//PRI DD SYSOUT=A
//VVCARD DD *

```

```

000000000000000000000200000000
0200000000A0201B801F5000000000

```

\*\*\*

```

000200000000001B80000000000000000000000000000000000000000000000000

```

\*\*\*

```

3E0B2E0D314002CDB8017600000000000000000000000000000000000000000000000

```

\*\*\*

```

0E07110000A7F2F1013D2F0680677D07A76F7BF2D401845F7ACE00577B175F7A17570DC2C6017A1F
577B1F5F78A7F2F0017AFF577B2F5F17C90600C3C5010000000000000000000000000000000000

```

\*\*\*

Количество циклов	Количество такты	ИР	ФЛАГИ SZXPC	В	С	Д	К	Н	Л	А	SP	PC	AOP	OPER
2	7	3E	00000	00	00	00	00	00	00	0B	0000	0002	0001	0B
4	14	2E	00000	00	00	00	00	00	0D	0B	0000	0004	0003	0D
7	24	31	00000	00	00	00	00	00	0D	0B	0240	0007	0006	02
12	35	CD	00000	00	00	00	00	00	0D	0B	023E	01B8	023E	0A
14	42	0E	00000	00	07	00	00	00	0D	0B	023E	01BA	01B9	07
17	52	11	00000	00	07	00	00	00	0D	0B	023E	01BD	01BC	00
18	56	A7	00000	00	07	00	00	00	0D	0B	023E	01BE		
21	67	F2	00000	00	07	00	00	00	0D	0B	023E	01F1	01C0	01
23	74	06	00000	00	07	00	00	00	0D	0B	023E	01F3	01F2	00
26	84	C3	00000	00	07	00	00	00	0D	0B	023E	01C5	01F5	01
27	89	67	00000	00	07	00	00	0B	0D	0B	023E	01C6		
28	94	7D	00000	00	07	00	00	0B	0D	0D	023E	01C7		
29	98	07	00000	00	07	00	00	0B	0D	1A	023E	01C8		
30	102	A7	00000	00	07	00	00	0B	0D	1A	023E	01C9		
31	107	6F	00000	00	07	00	00	0B	1A	1A	023E	01CA		
32	112	7B	00000	00	07	00	00	0B	1A	00	023E	01CB		
35	123	F2	00000	00	07	00	00	0B	1A	00	023E	01D4	01CD	01

Рис. П.2. Пример эмуляции программы

Евгений Александрович Башков  
Юрий Владимирович Губарь

Схемотехника микропроцессорных ЭВМ и разработка  
микрокомпьютеров методами программной эмуляции

Учебное пособие

Редактор

М.А. Жарикова

Св. план, 1981, поз. 65

---

Подп. в печ. 22.10.81. БП № 08124. Формат 60x84/16. Бум.  
Офсетная печать. Усл. печ. л. 4,9. Уч.-изд. л. 5,0. Тираж 10  
Заказ 4475. Цена 25 к.

Донецкий политехнический институт, 340066,  
Донецк, ул. Артема, 58

---

Межвуз. полиграфпредприятие при ДПИ.  
ул. Артема, 96, III уч. корп.

340066, До