

УСИМ

УПРАВЛЯЮЩИЕ СИСТЕМЫ И МАШИНЫ

ИНФОРМАЦИОННЫЕ ТЕХНОЛОГИИ

Международный научный журнал

№ 4

июль – август

2008

Основные темы выпуска:

О построении программной среды *PIM*-систем



Динамическое ранжирование партнеров виртуального предприятия



Wi MAX-сети. Реализации и перспективы

ISSN 0130-5395



Control Systems and Computers

От редакции

Редколлегия и редакция журнала «Управляющие системы и машины» информирует авторов и читателей о том, что главная цель, преследуемая журналом, — освещение оригинальных, высокого научного уровня прикладных, теоретических результатов в сфере информатики (и смежных сферах), новых методов, средств и информационных технологий на их основе.

Журнал публикует статьи по следующим традиционным и новым разделам и смежным областям

- ⇒ Общие вопросы информатики
- ⇒ Фундаментальные и прикладные проблемы *Computer Science*
- ⇒ Теория систем. Системотехника
- ⇒ Новые методы в информатике
- ⇒ Технические средства информатики
- ⇒ Программная инженерия и программные средства
- ⇒ Информационные технологии и системы
- ⇒ Системы реального мира и реального времени
- ⇒ Искусственный интеллект и обработка знаний
- ⇒ Информационные и коммуникационные среды
- ⇒ Проблемы информационной безопасности
- ⇒ Экономико-математическое моделирование
- ⇒ Применения (опыт разработки и внедрения информационных технологий)
- ⇒ Хроника, выставки, письма в редакцию, дискуссии, новые книги

Главный редактор — Гриценко В.И.

Заместители главного редактора:

Анисимов А.В., Денисенко Е.Л., Палагин А.В., Скурихин В.И.

Члены редакционной коллегии:

Бакаев А.А., Баранов А.А., Згуровский М.З., Зубарев В.В., Козлик Г.А.,
Малиновский Б.Н., Павлов В.В., Перевозчикова О.Л., Подчасова Т.П., Пономаренко Л.А.,
Шлезингер М.И., Щипцов О.А.

Члены редакционного совета:

Андон Ф.И., Бойко В.В., Бурков В.Н., Великий А.П., Вельбицкий И.В., Винцюк Т.К.,
Власенко В.А., Гайндрик К.В., Грицик В.В., Закревский А.Д., Кабулов В.К.,
Малышев Н.Г., Марьянович Т.П., Матвеев М.Т., Морозов А.А.,
Петров В.В., Цуканов А.В., Якименко Ю.И.

Адрес редакции:

03680 ГСП Киев 187,
просп. Академика Глушкова, 40, корп. 6

Телефоны:

(044) 526-0009, 502-6334
E-mail: gor15@yandex.ru



- Национальная академия наук Украины
- Международный научно-учебный центр информационных технологий и систем
- Институт кибернетики имени В.М. Глушкова
- Фонд Глушкова

Международный научный журнал

(статьи публикуются на русском, украинском, английском языках)

4

(216)

2008

июль–август

Основан в сентябре 1972 г.

Выходит раз в два месяца

Содержание

Теория систем. Системотехника

Пезенцали А.А., Козак Л.М., Коваленко А.С. Функциональная модель как основа управления проектом разработки комплексной информационной системы медицинского учреждения 3

Новые методы в информатике

Недайвода И.В., Примин М.А., Васильев В.Е. Алгоритм оценивания точности карт распределения вектора плотности токов в магнитокардиографии 11

Тимофеева Н.К. Метод структурно-алфавитного поиска и подклассы разрешимых задач из класса задачи коммивояжера 20

Бабак О.В., Татаринев А.Э. Об одном подходе к решению некоторых статистических задач обучения распознаванию образов при неполных наблюдениях 37

Технические средства информатики

Баркалов А.А., Цололо С.А. Оптимизация автомата Мура, реализуемого в базисе CPLD 43

Файнзильберг Л.С. Эффективная процедура подавления сосредоточенных гармонических помех при цифровой обработке сигналов сложной формы 49

УДК 681.234

А.А. Баркалов, С.А. Цололо

Оптимизация автомата Мура, реализуемого в базисе CPLD

Предложен метод оптимизации аппаратных затрат в логической схеме автомата Мура, реализуемого в базисе CPLD. Метод основан на псевдоэквивалентных состояниях автомата Мура и большом коэффициенте объединения по входу макроячеек PAL. Исследования показали, что применение метода приводит к уменьшению аппаратных затрат до 41%.

Suggested is a method of hardware amount optimization in the logical circuit of Moore automaton realized in the CPLD basis. This method is based on pseudoequivalent states of Moore FSN and wide fan-in of PAL macrocells. The carried out researches have shown that the use of the method reduces the hardware expenses up to 41%.

Запропоновано метод оптимізації апаратних витрат у логічній схемі автомата Мура при реалізації на CPLD. Метод базується на псевдоеквівалентних станах автомата Мура і великому коефіцієнті об'єднання за входом у макроосередки PAL. Дослідження показали, що метод зменшує апаратні витрати до 41%.

Введение. Модель микропрограммного автомата (МПА) Мура [1] часто используется при реализации устройств управления цифровых систем [2, 3]. Развитие микроэлектроники обусловило появление различных программируемых логических устройств [4, 5], представителями которых являются CPLD (*Complex Programmable Logic Devices*) [6, 7]. Основа CPLD – макроячейки PAL (*Programmable Array Logic*), объединенные программируемыми матрицами межсоединений. Одной из существенных проблем, возникающих при синтезе МПА на CPLD, является минимизация числа макроячеек в его логической схеме. Одним из путей решения этой проблемы является оптимальное кодирование состояний [8]. Однако этот подход не позволяет оптимизировать схему формирования выходных сигналов. В настоящей статье предложен метод оптимизации, основанный на учете особенностей как МПА Мура, так и CPLD. Особенности автомата Мура – наличие псевдоэквивалентных состояний и зависимость выходных сигналов (микроопераций) только от его внутренних состояний. Особенностью CPLD является большое число входов макроячеек PAL, что позволяет использовать несколько источников кодов состояний МПА [9].

Общие положения и основная идея предлагаемого метода

Пусть автомат Мура задан прямой структурной таблицей (ПСТ) со столбцами [1]: a_m , $K(a_m)$, a_s , $K(a_s)$, X_h , Φ_h , h . Здесь a_m – исходное состояние МПА; $K(a_m)$ – код состояния $a_m \in A$ разрядности $R = \lceil \log_2 M \rceil$, для кодирования состояний используются внутренние переменные из множества $T = \{T_1, \dots, T_R\}$; a_s , $K(a_s)$ – соответственно состояние перехода и его код; X_h – входной сигнал, определяющий переход $\langle a_m, a_s \rangle$, и равный конъюнкции некоторых элементов (или их отрицаний) множества логических условий $X = \{x_1, \dots, x_L\}$; Φ_h – набор функций возбуждения триггеров памяти МПА, принимающих единичное значение для переключения памяти из $K(a_m)$ в $K(a_s)$, $\Phi_h \subseteq \Phi = \{\varphi_1, \dots, \varphi_R\}$; $h = 1, \dots, H$ – номер перехода. В столбце a_m записывается набор микроопераций Y_q , формируемых в состоянии $a_m \in A$, где $Y_q \subseteq Y = \{y_1, \dots, y_N\}$, $q = 1, \dots, Q$. Эта таблица является основой для формирования систем функций

$$\Phi = \Phi(T, X), \quad (1)$$

$$Y = Y(T), \quad (2)$$

задающих логическую схему МПА. Системы (1)–(2) определяют структурную схему МПА Мура U_1 (рис. 1).

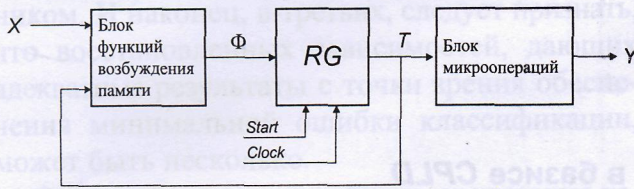


Рис. 1. Структурная схема автомата Мура U_1

В данной структуре блок функций возбуждения памяти (БФП) реализует систему (1), регистр RG служит для хранения кодов состояний, а блок микроопераций (БМО) реализует систему (2). Для минимизации числа макроячеек PAL в БФП можно использовать метод оптимального кодирования состояний [8], позволяющий уменьшить число термов в системе (1) до H_0 . Здесь H_0 – число переходов эквивалентного автомата Мили. Оптимизация БМО может быть выполнена благодаря уточненному кодированию состояний [10]. При этом число макроячеек может быть уменьшено до N , что соответствует ситуации, когда каждая функция $y_n \in Y$ реализуется на одной макроячейке. Для оптимального и уточненного кодирования состояний может быть использован, например, известный алгоритм *ESPRESSO* [3]. Однако оба метода не могут быть применены одновременно. Поэтому кодирование состояний позволяет оптимизировать либо БФП, либо БМО.

В настоящей статье предложен метод, позволяющий оптимизировать число PAL в схемах обоих блоков МПА Мура.

Одной из особенностей МПА Мура является наличие псевдоэквивалентных состояний [8], т.е. состояний с одинаковыми переходами под действием одинаковых входных сигналов. Такие состояния соответствуют операторным вершинам [1] алгоритма управления, выходы которых связаны со входом одной и той же вершины алгоритма. Пусть $\Pi_A = \{B_1, \dots, B_l\}$ – разбиение множества A на классы псевдоэквивалентных состояний. Выполним уточненное кодирование состояний и представим Π_A в

виде $\Pi_B \cup \Pi_C$. При этом класс $B_i \in \Pi_B$, если $|B_i| = 1$ или если коды состояний $a_m \in B_i$ входят в один обобщенный интервал R -мерного булева пространства. В противном случае $B_i \in \Pi_C$, причем $|\Pi_C| = I_C$. Закодируем классы $B_i \in \Pi_C$ двоичными кодами $K(B_i)$ разрядности

$$R_1 = \lceil \log_2(I_C + 1) \rceil \quad (3)$$

и используем для такого кодирования элементы множества $\tau = \{\tau_1, \dots, \tau_{R_1}\}$. Единица в (3) добавляется для учета кода признака того, что $B_i \notin \Pi_C$.

Одной из особенностей макроячеек PAL является большое число входов S , достигающее нескольких десятков [6, 7]. Пусть для данного алгоритма управления и данной микросхемы $CPLD$ выполняется условие

$$S \geq L + R + R_1. \quad (4)$$

Тогда автомат Мура может быть реализован в виде модели U_2 (рис. 2).

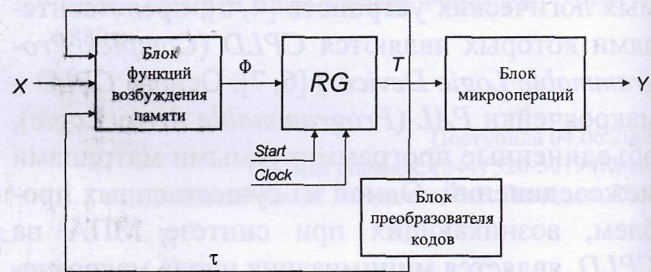


Рис. 2. Структурная схема МПА Мура U_2

В МПА U_2 блок преобразователя кодов (БПК) реализует систему функций

$$\tau = \tau(T), \quad (5)$$

т.е. выполняет преобразование кодов состояний $a_m \in B_i$ в коды классов $B_i \in \Pi_C$. Блок микроопераций реализует систему (2), а БФП формирует функции

$$\Phi = \Phi(T, \tau, X). \quad (6)$$

Такой подход позволяет уменьшить число термов системы функций Φ до H_0 и сократить число макроячеек PAL в БМО до N (если каждая микрооперация $y_n \in Y$ реализована на од-

ной макроячейке). Однако такая оптимизация связана с введением дополнительного блока БПК, который потребляет некоторые ресурсы кристалла.

В настоящей статье предложен метод синтеза МПА U_2 , состоящий из следующих этапов:

- формирование таблицы переходов автомата Мура на основе отмеченного алгоритма управления [1];

- уточненное кодирование состояний;

- формирование разбиения Π_A множества состояний на классы псевдоэквивалентных состояний, нахождение множеств Π_B и Π_C ;

- оптимальное кодирование классов $B_i \in \Pi_C$, ориентированное на уменьшение числа термов в системе (5);

- формирование преобразованной прямой структурной таблицы автомата Мура;

- формирование таблицы блока преобразователя кодов;

- формирование систем функций (2), (5), (6);

- реализация логической схемы автомата.

Пример применения предложенного метода

Пусть для некоторого МПА Мура S_1 построена таблица переходов, из которой следует, что $M=13$, $N=8$ и $\Pi_A = \{B_1, \dots, B_7\}$, где $B_1 = \{a_1\}$, $B_2 = \{a_2, a_3\}$, $B_3 = \{a_4\}$, $B_4 = \{a_5, a_6, a_7\}$, $B_5 = \{a_8, a_9\}$, $B_6 = \{a_{10}\}$, $B_7 = \{a_{11}, a_{12}, a_{13}\}$. При этом система микроопераций может быть представлена в виде (7):

$$\begin{aligned} y_1 &= A_2 \vee A_3 \vee A_{12}; & y_2 &= A_4 \vee A_8 \vee A_9 \vee A_{10}; \\ y_3 &= A_3 \vee A_7 \vee A_8 \vee A_{11}; & y_4 &= A_5 \vee A_{11}; \\ y_5 &= A_6 \vee A_7 \vee A_8; & y_6 &= A_4 \vee A_6 \vee A_{10}; \\ y_7 &= A_3 \vee A_{11} \vee A_{12} \vee A_{13}; & y_8 &= A_3 \vee A_7 \vee A_{12}. \end{aligned} \quad (7)$$

В системе (7) переменная A_m соответствует конъюнкции внутренних переменных, определяемой кодом состояния $a_m \in A$. Один из вариантов уточненного кодирования состояний приведен в карте Карно (рис. 3).

		$T_3 T_4$			
$T_1 \bar{T}_2$		00	01	11	10
00		a_1	a_2	*	a_4
01		a_5	*	a_6	a_{10}
11		a_{11}	a_3	a_7	a_8
10		a_{13}	a_{12}	*	a_9

Рис. 3. Уточненные коды состояний автомата S_1

При формировании этой карты учтено, что $R = \lceil \log_2 13 \rceil = 4$ и $T = \{T_1, \dots, T_4\}$. Теперь система (7) может быть представлена в следующем виде:

$$\begin{aligned} y_1 &= \bar{T}_3 T_4; & y_2 &= T_3 \bar{T}_4; & y_3 &= T_1 T_2; & y_4 &= T_2 T_3 \bar{T}_4; \\ y_5 &= T_2 T_3; & y_6 &= \bar{T}_1 T_3; & y_7 &= T_1 \bar{T}_3; & y_8 &= T_1 T_4. \end{aligned} \quad (8)$$

Очевидно, для реализации системы (2) в нашем случае достаточно $N=8$ макроячеек, что является абсолютным минимумом. Анализ карты Карно показывает, что коды состояний $a_8, a_9 \in B_5$ входят в один обобщенный интервал $K(B_5) = 1 * 10$, таким образом $B_5 \in \Pi_B$. Итак, для рассматриваемого примера $\Pi_B = \{B_1, B_3, B_5, B_6\}$, $\Pi_C = \{B_2, B_4, B_7\}$, и $I_C = 3$, $R_1 = 2$, $\tau = \{\tau_1, \tau_2\}$.

Для минимизации системы (5) закодируем классы $B_i \in \Pi_C$ следующим образом: чем больше состояний имеет класс, тем меньше единиц содержит его код. Такой подход позаимствован из метода кодирования состояний [1]. С учетом этого подхода получим $K(B_4) = 00$, $K(B_2) = 10$, $K(B_3) = 11$. Отметим, что код 00 в данном случае используется как признак того, что $B_i \in \Pi_B$.

Преобразованная прямая структурная таблица автомата U_2 содержит столбцы: $B_i, K(B_i), a_s, K(a_s), X_h, \Phi_h, h$. Пусть, например, табл. 1

Т а б л и ц а 1. Фрагмент таблицы переходов автомата S_1

a_m	A_s	X_h	h
a_2 (y_1)	a_4	X_4	1
	a_5	$\bar{x}_4 x_5$	2
	a_{10}	$\bar{x}_4 \bar{x}_5$	3
a_3 (y_1, y_3, y_7, y_8)	a_4	X_4	4
	a_5	$\bar{x}_4 x_5$	5
	a_{10}	$\bar{x}_4 \bar{x}_5$	6
a_4 (y_2, y_6)	a_{11}	1	7

задает переходы из состояний $a_2, a_3 \in B_2$ и $a_4 \in B_3$.

Этому фрагменту соответствует фрагмент преобразованной ПСТ (табл. 2), имеющий только четыре строки.

Т а б л и ц а 2. Фрагмент преобразованной ПСТ автомата S_1

B_i	$K(B_i)$						a_S	$K(a_S)$				X_h	Φ_h	h
	τ_1	τ_2	T_1	T_2	T_3	T_4		T_1	T_2	T_3	T_4			
B_2	1	0	*	*	*	*	a_4	0	0	1	0	X_4	D_3	1
							a_5	0	1	0	0	$\bar{x}_4 x_5$	D_2	2
							a_{10}	0	1	1	0	$\bar{x}_4 \bar{x}_5$	$D_2 D_3$	3
B_3	0	0	0	0	1	*	a_{11}	1	1	0	0	1	$D_1 D_2$	4

Если $K(B_i) \neq 00$, то значения переменных $T_r \in T$ рассматриваются как несущественные (источником кода является блок БПК). Если $K(B_i) = 00$, то источником кода класса $B_i \in \Pi_B$ является регистр RG .

Таблица блока преобразователя кодов включает в себя столбцы $a_m, K(a_m), B_i, K(B_i), \tau_m, m$, где столбец τ_m содержит переменные $\tau_r \in \tau$, равные единице в коде $K(B_i)$ для m -й строки таблицы. В нашем случае таблица БПК имеет $I_M = 7$ строк (табл. 3).

Т а б л и ц а 3. Преобразователь кодов автомата S_1

a_m	$K(a_m)$	B_i	$K(B_i)$	τ_m	m
a_2	0001	B_2	10	τ_1	1
a_3	1101	B_2	10	τ_1	2
a_5	0100	B_4	01	τ_2	3
a_6	0111	B_4	01	τ_2	4
a_7	1111	B_4	01	τ_2	5
a_{11}	1100	B_7	11	τ_1, τ_2	6
a_{12}	1001	B_7	11	τ_1, τ_2	7

Преобразованная ПСТ используется для формирования системы (6). Так, из табл. 2 имеем фрагменты уравнений: $D_1 = \bar{\tau}_1 \bar{\tau}_2 \bar{T}_1 \bar{T}_2 T_3$, $D_2 = \tau_1 \bar{\tau}_2 \bar{x}_4$, $D_3 = \tau_1 \bar{\tau}_2 \bar{x}_4 \vee \tau_1 \bar{\tau}_2 \bar{x}_4 \bar{x}_5$. Система (5) формируется с использованием таблицы БПК. В нашем случае из табл. 3 имеем систему:

$$\tau_1 = \bar{T}_3 T_4 \vee T_1 T_2 \bar{T}_3; \tau_2 = T_2 \bar{T}_3 T_4 \vee T_3 T_4 \vee T_1 \bar{T}_2 T_4. \quad (8)$$

Реализация схемы автомата с использованием систем (2), (5), (6) выполняется, напри-

мер, при помощи пакета *WebPack* [7]. В данной статье этот этап не рассматривается.

Исследование эффективности предложенного метода

Для нахождения области, где МПА U_2 требует меньше аппаратных затрат, чем МПА U_1 , используем вероятностный подход, предложенный Г.И. Новиковым и рассмотренный в [11]. Этот подход основан на трех принципах:

1. *Использование классов алгоритмов управления вместо конкретного алгоритма* Г. Каждый из классов характеризуется параметром p_1 , равным отношению числа операторных вершин к общему числу вершин алгоритма управления. Этот параметр рассматривается как вероятность того, что данная вершина алгоритма Г операторная.

2. *Использование матричной реализации схемы МПА [1] вместо ее реализации на CPLD*. В этом случае аппаратные затраты оцениваются площадью матриц, занимаемой схемой МПА.

3. *Исследование отношения площадей для разных моделей МПА*. Многочисленные исследования [12] показали, что эти отношения сохраняются и для случая реализации схем МПА на CPLD.

Матричная схема автомата U_1 показана на рис. 4.

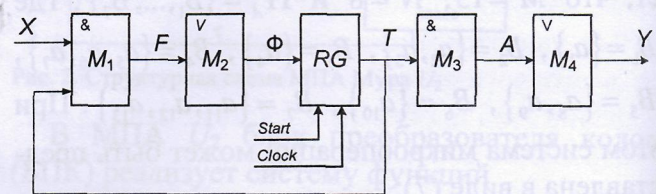


Рис. 4. Матричная реализация автомата Мура U_1

В этой структуре конъюнктивная матрица M_1 реализует систему F термов функций возбуждения памяти, включающую H элементов. Дизъюнктивная матрица M_2 формирует систему (1). Конъюнктивная матрица M_3 реализует систему термов A_1, \dots, A_M , входящих в функции (2). Дизъюнктивная матрица M_4 реализует функции системы (2). Площади этих матриц могут быть определены как в [11]:

$$S(\text{БФП})_1 = 2 \cdot (L + R) \cdot H + H \cdot R; \quad (11)$$

$$S(\text{БМО})_1 = 2 \cdot R \cdot M + M \cdot N. \quad (12)$$

В этих уравнениях индекс 1 подчеркивает, что речь идет о модели U_1 . В случае автомата U_2 наличие двух обратных связей не меняет число макроячеек в схеме БФП. При этом

$$S(\text{БФП})_2 = 2 \cdot (L + R) \cdot H_0 + H_0 \cdot R. \quad (13)$$

Для случая, когда каждая функция систем (2) и (5) реализуется на одной макроячейке PAL , аппаратные затраты в схемах БФП и БПК могут быть представлены формулой

$$S(\text{БМО}, \text{БПК})_2 = 2 \cdot R \cdot (N + R_1). \quad (14)$$

Область эффективного использования модели U_2 может быть найдена путем исследования функции

$$f_1 = \frac{S(\text{БФП})_2 + S(\text{БМО}, \text{БПК})_2 \cdot k_1}{S(\text{БФП})_1 + S(\text{БМО})_1}. \quad (15)$$

Коэффициент k_1 в (15) определяет среднее число макроячеек PAL , требуемых для реализации функций из систем (2) и (5).

Для уменьшения числа переменных в (15) необходимо использовать результаты [11], где параметры L, R_1, R, H, H_0 выражены как функции от числа вершин K алгоритма управления и некоторых коэффициентов:

$$L = [(1 - p_1) \cdot K] / 1,3; \quad (16)$$

$$R_1 = k_2 \lceil \log_2(2,75 + 0,34 \cdot p_1 \cdot K) \rceil; \quad (17)$$

$$R = \lceil \log_2 p_1 \cdot K \rceil; \quad (18)$$

$$H = 17,4 + 1,1 \cdot p_1 \cdot K; \quad (19)$$

$$H_0 = 4,4 + 1,1 \cdot p_1 \cdot K. \quad (20)$$

Здесь коэффициент k_2 задает уменьшение числа функций τ , благодаря наличию обратной связи между регистром RG и блоком БФП. В наших исследованиях $K \in [100, 1000]$; $p_1 \in \{0,9; 0,6; 0,4\}$; $k_2 \in \{1; 0,9; 0,8\}$; $k_1 \in \{1, 2, 3\}$. Некоторые результаты исследований приведены на рис. 5 и 6.

Как видно из этих графиков, предлагаемый метод всегда позволяет получить устройства с лучшими характеристиками, чем у эквивалентного автомата U_1 . Например, для автомата с количеством вершин порядка 500 и при

$p_1 = 0,9, k_1 = 2, k_2 = 0,8, N = 50$ выигрыш составляет около 41%. Следует также отметить, что по мере сокращения количества вершин автомата Мура U_2 выигрыш также увеличивается.

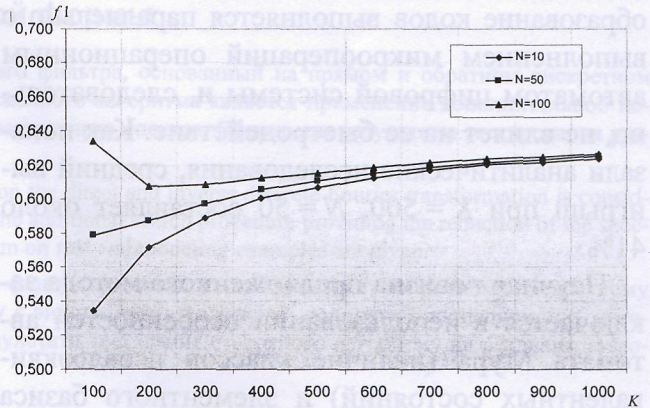


Рис. 5. Функция f_1 при $p_1 = 0,6, k_1 = 1, k_2 = 1$

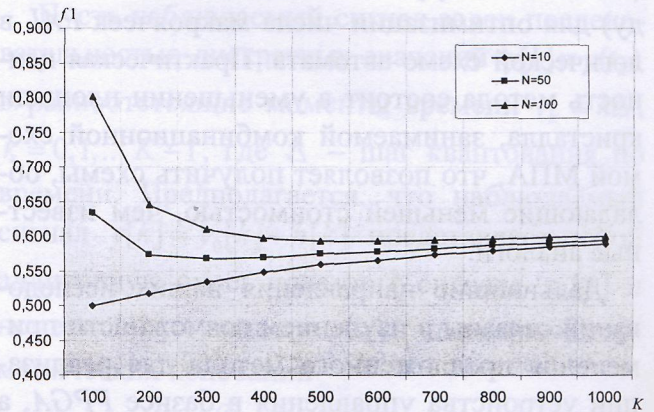


Рис. 6. Функция f_1 при $p_1 = 0,9, k_1 = 2, k_2 = 0,8$

Заключение. Предлагаемый метод введения преобразователя кодов состояний автомата Мура в коды классов псевдоэквивалентных состояний ориентирован на сокращение числа макроячеек PAL в схеме автомата. Такой подход позволяет сократить число термов в системе функций возбуждения памяти до соответствующего числа в эквивалентном автомате Мили. Одновременно применение уточненного кодирования состояний позволяет уменьшить аппаратные затраты в схемах формирования микроопераций и преобразователя кодов. Исследования показали, что предлагаемый метод всегда более эффективен в сравнении с известными методами реализации автомата Мура.

Сокращение числа макроячеек в большинстве случаев сопровождается сокращением чи-

сла уровней в комбинационной части автомата. Это позволяет сократить время такта и, следовательно, повысить производительность цифровой системы в целом. Отметим, что преобразование кодов выполняется параллельно с выполнением микроопераций операционным автоматом цифровой системы и, следовательно, не влияет на ее быстродействие. Как показали аналитические исследования, средний выигрыш при $K = 500$, $N = 50$ составляет около 41%.

Научная новизна предложенного метода заключается в использовании особенностей автомата Мура (наличие классов псевдоэквивалентных состояний) и элементного базиса (большой коэффициент объединения по входу) для оптимизации числа макроячеек *PAL* в логической схеме автомата. Практическая ценность метода состоит в уменьшении площади кристалла, занимаемой комбинационной схемой МПА, что позволяет получить схемы, обладающие меньшей стоимостью, чем известные аналоги.

Дальнейшие направления наших исследований связаны с изучением возможности применения предложенного метода для реализации устройства управления в базисе *FPGA*, а также в составе «систем-на-кристалле».

1. *Baranov S.* Logic Synthesis for Control Automata. – Kluwer Acad. Publ., 1994. – 312 p.
2. *Соловьев В.В.* Проектирование цифровых схем на основе программируемых логических интеграль-

ных схем. – М.: Горячая линия-ТЕЛЕКОМ, 2001. – 636 с.

3. *DeMicheli G.* Synthesis and Optimization of Digital Circuits. – NY: McGraw-Hill, 1994. – 636 p.
4. *Грушницкий Р.И., Мурсаев А.Х., Узрюмов Е.П.* Проектирование систем с использованием микросхем программируемой логики. – СПб: БХВ-Петербург, 2002. – 608 с.
5. *Maxfield C.* The Design Warrior's Guide to FPGAs. – Amsterdam: Elsevier, 2004. – 541 p.
6. altera.com
7. xilinx.com
8. *Баркалов А.А.* Принципы оптимизации логической схемы микропрограммного автомата Мура // Кибернетика и системный анализ. – 1998. – № 1. – С. 65–72.
9. *Баркалов А.А., Цололо С.А.* Оптимизация схемы автомата Мура в составе системы на кристалле // Радиоэлектроника и информатика. – 2007. – № 1. – С. 35–39.
10. *Adamski A., Barkalov A.* Architectural and Sequential Synthesis of Digital Devices. – Zielona Gora: University of Zielona Gora Press, 2006. – 199 p.
11. *Баркалов А.А.* Синтез устройств управления на программируемых логических устройствах. – Донецк: ДНТУ, 2002. – 262 с.
12. *Баркалов А.А., Бабаков Р.М., Ахмад Бадер.* Исследование аппаратных характеристик автомата Мили с кодированием наборов фрагмента микроопераций по VHDL-моделям // Искусственный интеллект. – 2007. – № 1. – С. 117–122.

Поступила 15.02.2008

Тел. для справок: (0622) 301-0735 (Донецк)

E-mail: A.Barkalov@jie.uz.zgora.pl

s.solos@gmail.com

© А.А. Баркалов, С.А. Цололо, 2008

Наши авторы

- Бабак Олег Владимирович** – к.т.н., МНУЦИТиС НАН и МОН Украины (Киев)
- Баркалов Александр Александрович** – д.т.н., Донецкий нац. техн. ун-т (ДонНТУ)
(Донецк)
- Бобров Сергей Игоревич** – соискатель, Фирма «S&T Софт-Троник» (Киев)
- Васильев Валерий Евгеньевич** – к.т.н., Ин-т кибернетики им. В.М. Глушкова
НАН Украины (Киев)
- Гурин Артем Леонидович** – старший преподаватель НТУУ «КПИ» (Киев)
- Донец Андрей Георгиевич** – к.ф.-м.н., Ин-т экономики и менеджмента (ИЭМ) (Киев)
- Елисеева Елена Владимировна** – аспирантка, Ин-т кибернетики им. В.М. Глушкова
НАН Украины (Киев)
- Козак Людмила Михайловна** – д.биол.н., МНУЦИТиС НАН и МОН Украины (Киев)
- Коваленко Александр Сергеевич** – д.мед.н., МНУЦИТиС НАН и МОН Украины
(Киев)
- Лисецкий Юрий Михайлович** – к.т.н., Фирма «S&T Софт-Троник» (Киев)
- Недайвода Игорь Владимирович** – н.с., Ин-т кибернетики им. В.М. Глушкова
НАН Украины (Киев)
- Недоводеев Виктор Тарасович** – старший преподаватель, Национальный авиационный
ун-т (НАУ) (Киев)
- Паленная Татьяна Анатольевна** – аспирантка, Черкасский гос. технол. ун-т (Черкассы)
- Пезенцали Анна Александровна** – м.н.с., МНУЦИТиС НАН и МОН Украины (Киев)
- Подчасова Татьяна Павловна** — д.т.н., профессор, Киевский нац. торг.-экон. ун-т
(Киев)
- Примин Михаил Андреевич** – д.т.н., Ин-т кибернетики им. В.М. Глушкова
НАН Украины (Киев)
- Савченко Лидия Владимировна** – к.т.н., ИЭМ, (Киев)
- Сердюк Игорь Петрович** – к.т.н., НАУ (Киев)
- Сидоров Евгений Николаевич** – аспирант, НАУ (Киев)
- Сидоров Николай Александрович** – д.т.н., НАУ (Киев)
- Татаринов Алексей Эдуардович** – аспирант, МНУЦИТиС НАН и МОН Украины (Киев)
- Тимофеева Надежда Константиновна** – д.ф.-м.н., МНУЦИТиС НАН и МОН Украины
(Киев)
- Файнзильберг Леонид Соломонович** – д.т.н., МНУЦИТиС НАН и МОН Украины (Киев)
- Хоменко Владимир Анатольевич** – к.т.н., НАУ (Киев)
- Цололо Сергей Алексеевич** – аспирант, ДонНТУ (Донецк)
- Яковлев Юрий Сергеевич** – д.т.н., Ин-т кибернетики им. В.М. Глушкова НАН Украины
(Киев)

УДК 681.234

Оптимизация автомата Мура, реализуемого в базе CPLD / Баркалов А.А., Цололо С.А. // УСиМ. – 2008. – № 4. – С. 43–48.

Предложен метод оптимизации аппаратных затрат в логической схеме автомата Мура, реализуемого в базе CPLD. Метод основан на псевдоэквивалентных состояниях автомата Мура и большом коэффициенте объединения по входу макроячеек PAL. Исследования показали, что применение метода приводит к уменьшению аппаратных затрат до 41%. Ил.: 6. Табл.: 3. Библиогр.: 12 назв.

UDC 681.234

Hardware Optimization of Moore Automaton on CPLD / Barkalov A.A., Tsololo S.A. // USiM. – 2008. – N 4. – P. 43–48.

Suggested is a method of hardware amount optimization in the logical circuit of Moore automaton realized in the CPLD basis. This method is based on pseudoequivalent states of Moore FSN and wide fan-in of PAL macrocells. The carried out researches have shown that the use of the method reduces the hardware expenses up to 41%. Figs: 6. Tables: 3. Refs: 12 titles.

УДК 681.3.06.14

Эффективная процедура подавления сосредоточенных гармонических помех при цифровой обработке сигналов сложной формы / Файнзилберг Л.С. // УСиМ. – 2008. – № 4. – С. 49–57, 67.

Рассмотрен подход к построению узкополосного режекторного фильтра, основанный на прямом и обратном дискретном преобразовании Фурье. Отличительной особенностью предложенного алгоритма является применение дополнительной поисковой процедуры, обеспечивающей уменьшение эффекта «растекания» спектра. Приведены результаты тестирования разработанного алгоритма на реальных и модельных примерах. Ил.: 10. Библиогр.: 16 назв.

UDC 681.3.06.14

An Efficient Procedure for Suppression of a Concentrated Harmonious Noise in Digital Processing of Signals of a Complex Form / Fainzilberg L.S. // USiM. – 2008. – N 4. – P. 49–57, 67.

An approach to construction of narrowband harmonic filter based on the direct and inverse discrete Fourier transformation is considered. A distinctive feature of the suggested algorithm is the use of the additional search procedure providing the reduction of the spectrum leakage effect. The results of testing of the developed algorithm on real and modeling examples are given. Figs: 10. Refs: 16 titles.

УДК 681.324

О концепции построения программной среды PIM-систем / Яковлев Ю.С., Елисеева Е.В. // УСиМ. – 2008. – № 4. – С. 58–67.

Рассмотрены примеры задач для реализации на PIM-системах. Предложены основы концепции их программной поддержки, а также иерархическая структура, состав и свойства программных ресурсов для поддержки соответствующих аппаратных средств, определяемых особенностями архитектурно-структурной организации и применением PIM-систем. Ил.: 3. Библиогр.: 15 назв.

UDC 681.324

About the Concept of Construction of PIM-systems Program Environment / Jakovlev Ju.S., Yeliseyeva E.V. // USiM. – 2008. – N 4. – P. 58–67.

Examples of tasks for realization on PIM-systems are considered. Suggested are the bases of the concept of their program support, as well as a hierarchical structure, composition and properties of program resources for the support of the corresponding hardware defined by features of the architecturally-structural organization and application of PIM-systems. Figs: 3. Refs: 15 titles.

УДК 004.413:338.5

Реинженерия наследуемого программного обеспечения информационно-моделирующих тренажерных комплексов / Сидоров Н.А., Недоводеев В.Т., Сердюк И.П., Хоменко В.А., Сидоров Е.Н. // УСиМ. – 2008. – № 4. – С. 68–74.

Рассмотрен метод управляемой объектом реинженерии наследуемого программного обеспечения, ориентированный на использование в области разработки информационно-моделирующих комплексов. Применение метода показано на примере. Ил.: 11. Табл.: 1. Библиогр.: 12 назв.

UDC 004.413:338.5

The Reengineering of the Software Information-Simulating Trainer Systems / Sidorov N.A., Nedovodeyev V.T., Serdyuk I.P., Khomenko V.A., Sidorov E.N. // USiM. – 2008. – N 4. – P. 68–74.

An object-driven software reengineering method is presented oriented to the use in the domain of the development of information-simulating systems. The method application is demonstrated by the example. Figs: 11. Tables: 1. Refs: 12 titles.