

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ УКРАИНЫ

ХАРЬКОВСКИЙ НАЦИОНАЛЬНЫЙ УНИВЕРСИТЕТ
РАДИОЭЛЕКТРОНИКИ

ISSN 1563-0064

РАДИОЭЛЕКТРОНИКА И ИНФОРМАТИКА

Научно-технический журнал

Основан в 1997 г.

№ 1(36), январь – март 2007

Выходит 4 раза в год

© Харьковский национальный
университет радиоэлектроники, 2007

Свидетельство о государственной регистрации КВ № 2657 от 02.06.97.

РИ, 2007, № 1

СОДЕРЖАНИЕ

РАДИОТЕХНИКА

ВЛАСЕНКО Л.А., РУТКАС А.Г. МАТЕМАТИЧЕСКОЕ МОДЕЛИРОВАНИЕ ПЕРЕХОДНЫХ РЕЖИМОВ НЕЛИНЕЙНЫХ ЭЛЕКТРИЧЕСКИХ ЦЕПЕЙ СВЧ.....	4
--	---

ЭЛЕКТРОНИКА

КОПОТЬ М.А. ВТОРИЧНО-ЭМИССИОННЫЕ ПРОЦЕССЫ ПРИ МОДЕЛИРОВАНИИ ПРИБОРОВ МАГНЕТРОННОГО ТИПА.....	9
--	---

ЗАХАРЧЕНКО А.А., КУТНИЙ В.Е., ПРОХОРЕЦ И.М., РЫБКА А.В., ХАЖМУРАДОВ М.А. МОДЕЛИРОВАНИЕ ВЛИЯНИЯ ШУМОВ НА ХАРАКТЕРИСТИКИ СВЧ-ДЕТЕКТОРОВ γ -ИЗЛУЧЕНИЯ.....	13
--	----

СИСТЕМЫ И ПРОЦЕССЫ УПРАВЛЕНИЯ

ЕРОХИН А.Л. МОДЕЛЬ БАЛАНСА ЦЕЛЕВОГО ПРОДУКТА В СИСТЕМАХ УПРАВЛЕНИЯ СЕТЯМИ ЭНЕРГЕТИКИ.....	17
---	----

ПАВЛОВ О.А., МІСЮРА О.Б., ХАЛУС О.А. МОДИФІКОВАНИЙ ЕФЕКТИВНИЙ ПДС-АЛГОРИТМ РІШЕННЯ ЗАДАЧІ МІНІМІЗАЦІЇ СУМАРНОГО ЗАПІЗНЕННЯ ВИКОНАННЯ НЕЗАЛЕЖНИХ ЗАВДАНЬ ОДНИМ ПРИЛАДОМ.....	21
---	----

АГАПОВА И.С., ДИКАРЕВ В.А., ПОДГОРБУНСКИЙ Н.С. ПРОЦЕСС ГЛОБАЛЬНОЙ БЛОК-ДИАГНОАЛИЗАЦИИ МАТРИЦ.....	24
---	----

ПЕТРОВА А.Ю. КОРРЕЛЯЦИОННАЯ ТЕОРИЯ НЕКОТОРЫХ КЛАССОВ НЕСТАЦИОНАРНЫХ СЛУЧАЙНЫХ ФУНКЦИЙ КОНЕЧНОГО РАНГА НЕСТАЦИОНАРНОСТИ.....	29
---	----

КОМПЬЮТЕРНАЯ ИНЖЕНЕРИЯ И ТЕХНИЧЕСКАЯ ДИАГНОСТИКА

БАРКАЛОВ А.А., ЦОЛОЛО С.А. ОПТИМИЗАЦИЯ СХЕМЫ АВТОМАТА МУРА В СОСТАВЕ СИСТЕМЫ НА КРИСТАЛЛЕ.....	35
--	----

ХАХАНОВ В.И., ЛИТВИНОВА Е.И., МОСТОВАЯ К.Л., ПАРФЕНТИЙ А.Н. МЕТОД ВОССТАНОВЛЕНИЯ РАБОТОСПОСОБНОСТИ ПАМЯТИ С ПОМОЩЬЮ РЕЗЕРВНЫХ ЭЛЕМЕНТОВ.....	39
--	----

КОМПЬЮТЕРНАЯ ИНЖЕНЕРИЯ И ТЕХНИЧЕСКАЯ ДИАГНОСТИКА



УДК681.234

ОПТИМИЗАЦИЯ СХЕМЫ АВТОМАТА МУРА В СОСТАВЕ СИСТЕМЫ НА КРИСТАЛЛЕ

БАРКАЛОВ А.А., ЦОЛОЛО С.А.

Предлагается метод оптимизации аппаратурных затрат в автомате Мура на CPLD. Метод основывается на особенностях архитектуры CPLD и модели автомата Мура. Приводится пример использования предложенного метода. Показывается, что он уменьшает аппаратурные затраты до 30%.

1. Введение

Устройство управления (УУ) является важным блоком любой цифровой системы, координирующим взаимодействие всех блоков системы [1, 2]. На практике УУ часто реализуется с использованием модели микропрограммного автомата (МПА) Мура [3]. В настоящее время прогресс в области микроэлектроники привел к появлению «систем-на-кристалле» (SoC, system-on-chip) [4], функциональные возможности которых достаточны для реализации сложной цифровой системы на одном кристалле [5]. В SoC произвольная логика может реализовываться с использованием макроячеек PAL (programmable array logic), а табличные функции реализуются с помощью блоков памяти (EMB, embedded memory blocks) [6]. Одной из актуальных задач в этом случае является уменьшение аппаратурных затрат в схеме МПА [1]. Решение этой задачи позволяет уменьшить площадь кристалла, занимаемую схемой УУ, при этом возможно увеличение функциональных возможностей системы в рамках одного кристалла [6]. Для решения этой задачи необходимо учитывать как особенности элементного базиса, так и особенности модели МПА. Особенности PAL являются большой коэффициент объединения по входу, который достигает нескольких десятков в реальных CPLD (complex programmable logic devices) [7], и ограниченное число термов (элементарных конъюнкций) в одной макроячейке (порядка восьми) [1]. Особенности МПА Мура являются наличие псевдоэквивалентных состояний [8] и регулярный характер системы микроопераций, что позволяет реализовать ее на EMB [6].

Целью данного исследования является возможность оптимизации комбинационной схемы автомата Мура за счет использования нескольких источников кода

текущего состояния автомата, что возможно благодаря особенностям PAL. Задачей исследования является разработка формализованного метода синтеза микропрограммного автомата Мура, позволяющего оптимизировать число макроячеек PAL в схеме формирования функций возбуждения триггеров памяти автомата. При этом алгоритм управления цифровой системы задан в виде граф-схемы алгоритма (ГСА) [3].

2. Особенности реализации автомата Мура

Пусть алгоритм управления цифровой системы представлен ГСА $\Gamma = \Gamma(V, E)$, где $V = \{b_0, b_E\} \cup E_1 \cup E_2$ – множество вершин, $E = \{ \langle b_q, b_t \rangle | b_q, b_t \in V \}$ – множество дуг. Здесь b_0 – начальная вершина ГСА, b_E – конечная вершина ГСА, E_1 – множество операторных вершин, E_2 – множество условных вершин. В вершинах $b_q \in E_1$ записываются наборы микроопераций $Y(b_q) \subseteq Y$, где $Y = \{y_1, \dots, y_N\}$ – множество микроопераций операционного автомата цифровой системы [9]. В вершинах $b_q \in E_2$ записываются элементы множества логических условий $X = \{x_1, \dots, x_L\}$. Начальная и конечная вершины ГСА соответствуют состоянию $a_1 \in A = \{a_1, \dots, a_M\}$, где A – множество состояний автомата Мура, а каждая вершина $b_q \in E_1$ соответствует одному из элементов множества A [3]. Логическая схема МПА Мура задается системой уравнений

$$\Phi = \Phi(T, X), \quad (1)$$

$$Y = Y(T), \quad (2)$$

где $T = \{T_1, \dots, T_R\}$ – множество внутренних переменных, кодирующих состояния $a_m \in A$, $R = \lceil \log_2 M \rceil$; $\Phi = \{\Phi_1, \dots, \Phi_R\}$ – множество функций возбуждения памяти состояний. Системы (1), (2) формируются на основе прямой структурной таблицы (ПСТ) со столбцами: a_m – текущее состояние; $K(a_m)$ – код состояния $a_m \in A$; a_s – состояние перехода; $K(a_s)$ – код состояния $a_s \in A$; X_h – конъюнкция некоторых элементов множества X (или их отрицаний), определяющая переход $\langle a_m, a_s \rangle$; Φ_h – набор функций возбуждения памяти МПА, принимающих единичное состояние для переключения памяти из $K(a_m)$ в $K(a_s)$; $h = 1, \dots, H_1(\Gamma)$ – номер строки таблицы. В столбце a_m записывается набор микроопераций $Y(a_m) \subseteq Y$, формируемых в состоянии $a_m \in A$. Естественно, что $Y(a_m) = Y(b_q)$, где вершина $b_q \in E_1$ отмечена состоянием $a_m \in A$.

Как правило, число переходов $H_1(\Gamma)$ больше числа переходов $H_2(\Gamma)$ эквивалентного автомата Мили [3]. Это приводит к увеличению числа PAL в схеме МПА Мура по сравнению с этим показателем эквивалентного автомата Мили. Параметр $H_1(\Gamma)$ можно уменьшить, благодаря наличию псевдоэквивалентных состояний (ПЭС) МПА Мура [10]. Состояния $a_m, a_s \in A$ называются ПЭС, если выходы соответствующих им вершин соединены с выходом одной и той же верши-

ны ГСА Г. Пусть $\Pi_A = \{V_1, \dots, V_I\}$ – разбиение множества A на классы ПЭС ($I \leq M$). Поставим в соответствие классу $V_i \in \Pi_A$ двоичный код $K(V_i)$ разрядности $R_1 = \lceil \log_2 I \rceil$ и используем переменные $\tau_r \in \tau$ для такого кодирования, где $|\tau| = R_1$. В этом случае МПА Мура представляется в виде структуры U_1 (рис. 1).

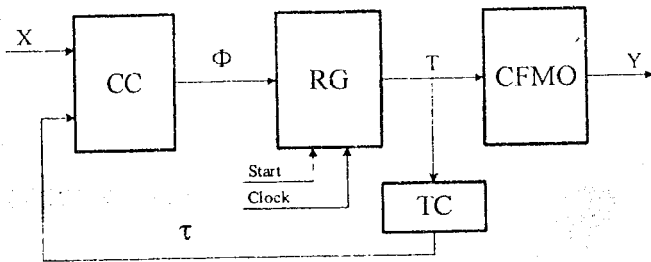


Рис. 1. Структурная схема МПА Мура U_1

В МПА U_1 схема СС формирует функции

$$\Phi = \Phi(\tau, X), \quad (3)$$

а схема формирования микроопераций CFMO реализует систему (2). Регистр RG представляет собой память состояний, по сигналу Start в RG заносится нулевой код начального состояния $a_1 \in A$, по сигналу Clock происходит смена кодов в регистре. Преобразователь кодов состояний TC реализует систему функций

$$\tau = \tau(T), \quad (4)$$

при этом код $K(V_i)$ формируется на основе кода $K(a_m)$, где $a_m \in V_i$.

В [10] показано, что для МПА U_1 число переходов уменьшается до $N_2(\Gamma)$. Недостатком МПА U_1 является наличие схемы TC, которая требует дополнительных ресурсов. Отметим, что схема СС реализуется на PAL, а схемы TC и CFMO – на блоках памяти EMB. В настоящей работе предлагается метод синтеза МПА Мура, позволяющий уменьшить аппаратные затраты в схеме TC (при определенных условиях этот блок может не использоваться вообще). Предлагаемый метод базируется на следующих особенностях SoC, основанных на технологии CPLD [1, 7]:

- коэффициент объединения по входу макроячейки PAL значительно превосходит максимально возможное число букв в терминах системы (1), определяемое $L + R$;
- число выходов EMB может меняться в некотором диапазоне (как правило, 1, 2, 4, 8).

3. Основная идея предлагаемого метода

Используем идею оптимального кодирования состояний МПА Мура [10], смысл которой заключается в таком кодировании ПЭС, чтобы максимально возможное число классов $V_i \in \Pi_A$ соответствовало одному обобщенному интервалу R -мерного булева

пространства. Представим множество Π_A в виде $\Pi_A = \Pi_B \cup \Pi_C$, где $V_i \in \Pi_B$, если

$$|V_i| > 1, \quad (5)$$

и $V_i \in \Pi_C$ в противном случае. Очевидно, что схема TC должна формировать только коды классов $V_i \in \Pi_B$. Закодируем состояния $a_m \in A$ оптимальным образом [10]. Представим множество Π_B в виде $\Pi_B = \Pi_D \cup \Pi_E$, где $V_i \in \Pi_D$, если коды $a_m \in V$ входят в один обобщенный интервал пространства кодирования. Теперь преобразованию подлежат только коды состояний $a_m \in A(\Pi_E)$, где $A(\Pi_E) \subseteq A$ – множество состояний, входящих в классы Π_E . Для кодирования классов $V_i \in \Pi_E$ достаточно

$$R_2 = \lceil \log_2 (|\Pi_E| + 1) \rceil \quad (6)$$

переменных, образующих множество Z , где $|Z| = R_2$.

Пусть t_F – фиксированное число выходов блока EMB и пусть q – число слов в блоке при $t_F = 1$. При реализации схемы CFMO автомата U_1 параметр t_F определяется следующим образом:

$$t_F = \lceil q / M \rceil. \quad (7)$$

При этом интегрально блоки EMB схемы CFMO имеют

$$t_S = \lceil N / t_F \rceil \cdot t_F \quad (8)$$

выходов. Очевидно, что Δ_t выходов могут не использоваться для представления микроопераций, где

$$\Delta_t = t_S - N. \quad (9)$$

Эти выходы можно применять для представления переменных $z_r \in Z$. Рассмотрим случай, когда выполняется условие

$$\Delta_t \leq R_2. \quad (10)$$

В этом случае множество Π_E необходимо представить в виде $\Pi_E = \Pi_F \cup \Pi_G$. Множество Π_F включает n_F классов, где

$$n_F = 2^{\Delta_t} - 1, \quad (11)$$

коды которых хранятся вместе с микрооперациями и представляются переменными $z_r \in Z$, где $|Z| = \Delta_t$. Множество Π_G включает

$$n_G = I - n_C - n_D - n_F \quad (12)$$

классов, где $n_C = |\Pi_C|$, $n_D = |\Pi_D|$. Для кодирования классов $V_i \in \Pi_G$ достаточно

$$R_3 = \lceil \log_2 (n_G + 1) \rceil \quad (13)$$

переменных, образующих множество τ , где $|\tau| = R_3$.

В этом случае для интерпретации ГСА Г предлагается автомат Мура U_2 (рис. 2).

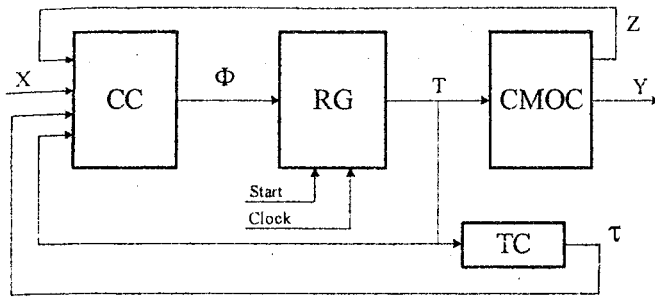


Рис. 2. Структурная схема МПА Мура U_2

Автомат U_2 имеет ряд отличий от автомата U_1 :

– схема СС формирует систему функций

$$\Phi = \Phi(T, \tau, Z, X); \quad (14)$$

– вместо схемы СФМО используется схема СМОС, реализующая систему функций (2) и систему функций

$$Z = Z(T) \quad (15)$$

для представления кодов классов $V_i \in \Pi_F$;

– преобразователь кодов ТС формирует коды классов $V_i \in \Pi_G$;

– переменные $T_i \in T$ представляют состояния $a_m \in A(\Pi_C)$ и классы $V_i \in \Pi_D$, где $A(\Pi_C)$ – множество состояний, входящих в классы $V_i \in \Pi_C$.

При этом число входов в макроячейках PAL схемы СС увеличивается от $L + R_1$ (автомат U_1) до $L + R + \Delta_1 + R_3$ (автомат U_2). Однако это не приводит к росту аппаратных затрат, так как PAL имеют коэффициент объединения по входу порядка нескольких десятков [7]. Времена циклов автоматов U_1 и U_2 совпадают, причем это время равно времени цикла автомата Мура U_0 , который реализуется по системам (1), (2). Таким образом, предлагаемый метод позволяет сохранить быстродействие цифровой системы при уменьшении аппаратных затрат.

Предлагаемый метод синтеза схемы МПА U_2 включает следующие этапы:

1. Формирование отмеченной ГСА Γ .
2. Формирование разбиения $\Pi_A = \Pi_B \cup \Pi_C$.
3. Оптимальное кодирование состояний и формирование множеств Π_D и Π_E .
4. Определение параметра Δ_t и формирование множеств Π_F и Π_G .
5. Кодирование классов $V_i \in \Pi_F \cup \Pi_G$.
6. Формирование таблицы схемы СМОС.
7. Формирование модифицированной ПСТ автомата U_2 .
8. Формирование таблицы схемы ТС.
9. Реализация схемы автомата в заданном элементном базисе.

РИ, 2007, № 1

4. Пример применения предложенного метода

Пусть для некоторой ГСА Γ_1 множество $A = \{a_1, \dots, a_{16}\}$, $\Pi_A = \{B_1, \dots, B_7\}$, где $B_1 = \{a_1\}$, $B_2 = \{a_2, a_6\}$, $B_3 = \{a_3, a_5, a_7\}$, $B_4 = \{a_4, a_9, a_{13}\}$, $B_5 = \{a_8\}$, $B_6 = \{a_{10}, a_{15}, a_{16}\}$, $B_7 = \{a_{11}, a_{12}, a_{14}\}$. Таким образом, $\Pi_B = \{B_2, B_3, B_4, B_6, B_7\}$ и $\Pi_C = \{B_1, B_5\}$. Закодируем состояния $a_m \in A$ оптимальным образом [10], используя булево пространство размерности $R = 4$ (рис. 3).

$T_3 T_4$	00	01	11	10
00	a_1	a_2	a_6	a_4
01	a_3	a_5	a_7	a_9
11	a_{11}	a_{12}	a_{14}	a_{13}
10	a_8	a_{10}	a_{15}	a_{16}

Рис. 3. Оптимальное кодирование состояний автомата $U_2(\Gamma_1)$

Здесь символ $U_i(\Gamma_j)$ означает, что автомат U_i интерпретирует ГСА Γ_j . Из рис. 3 следует, что $\Pi_D = \{B_2\}$ и $\Pi_E = \{B_3, B_4, B_6, B_7\}$, при этом $K(B_2) = 00 \cdot 1$, а коды классов $V_i \in \Pi_C$ совпадают с кодами входящих в них состояний: $K(B_1) = 0000$, $K(B_5) = 1000$.

Из (6) следует, что $R_2 = 1$, т.е. для представления кодов классов $V_i \in \Pi_E$ необходимы 3 свободных разряда СМОС. Пусть для ГСА Γ_1 $N = 15$ и пусть для реализации схемы СМОС используются блоки ЕМВ с $t_F = 4$ при $q = 16$ ($q = 2^R$). В этом случае $t_S = 4 \cdot 4 = 16$ и $\Delta_t = 1$. Таким образом, условие (10) выполняется и преобразователь ТС необходим. Пусть $\Pi_F = \{B_3\}$, $\Pi_G = \{B_4, B_6, B_7\}$, тогда $R_3 = 2$. Итак, для автомата $U_2(\Gamma_1)$ имеем: $\tau = \{\tau_1, \tau_2\}$, $z = \{z_1\}$. Закодируем классы $V_i \in \Pi_E$ следующим образом: $K(B_3) = K(B_4) = 01$, $K(B_6) = 10$, $K(B_7) = 11$. При этом комбинация $z_1 = \tau_1 = \tau_2 = 0$ означает, что источником кода класса $V_i \in \Pi_A$ является регистр RG.

Пусть переходы между состояниями МПА $U_2(\Gamma_1)$ заданы следующей системой обобщенных формул перехода [6]:

$$\begin{aligned}
 B_1 &\rightarrow a_2; & B_2 &\rightarrow x_1 a_4 \vee \bar{x}_1 a_6; \\
 B_3 &\rightarrow x_2 a_{10} \vee \bar{x}_2 x_3 a_{11} \vee \bar{x}_2 \bar{x}_3 a_{14}; \\
 B_4 &\rightarrow x_3 a_8 \vee \bar{x}_3 x_4 a_3 \vee \bar{x}_3 \bar{x}_4 a_5; \\
 B_5 &\rightarrow a_5; & B_6 &\rightarrow x_3 a_7 \vee \bar{x}_3 a_{13}; \\
 B_7 &\rightarrow x_1 a_1 \vee \bar{x}_1 x_2 a_9 \vee \bar{x}_1 \bar{x}_2 x_4 a_{15} \vee \\
 &\quad \vee \bar{x}_1 \bar{x}_2 \bar{x}_4 x_5 a_{12} \vee \bar{x}_1 \bar{x}_2 \bar{x}_4 \bar{x}_5 a_{16}.
 \end{aligned} \quad (16)$$

Пусть микрооперации $y_n \in Y$ распределяются по состояниям автомата $U_2(\Gamma_1)$ следующим образом:

$$\begin{aligned} Y(a_1) &= \emptyset, \quad Y(a_2) = Y(a_3) = Y(a_{16}) = \{y_1, y_3\}, \\ Y(a_4) &= \{y_2, y_4, y_6\}, \quad Y(a_5) = \{y_5, y_6\}, \\ Y(a_6) &= Y(a_9) = \{y_1, y_7, y_8\}, \\ Y(a_7) &= \{y_1, y_7, y_8, y_{15}\}, \quad Y(a_8) = \{y_3, y_{10}, y_{14}\}, \\ Y(a_{10}) &= Y(a_{12}) = \{y_9, y_{11}\}, \\ Y(a_{11}) &= Y(a_{13}) = \{y_{11}, y_{12}, y_{13}\}, \\ Y(a_{14}) &= Y(a_{15}) = \{y_6, y_{10}, y_8, y_{15}\}, \\ Y(a_{15}) &= \{y_5\}. \end{aligned}$$

Таблица схемы СМОС включает столбцы $a_m, K(a_m), Y(a_m), K(B_i), m$, где $K(a_m)$ — является адресом слова ЕМВ. Для МПА $U_2(\Gamma_1)$ эта таблица имеет $M = 16$ строк, которые отображены на рис. 4.

		$T_3 T_4$			
		00	01	11	10
$T_1 T_2$	00	—	$Y_1 Y_3$	$Y_1 Y_7 Y_8$	$Y_2 Y_4 Y_6$
	01	$Y_1 Y_3 Z_1$	$Y_5 Y_6 Z_1$	$Y_1 Y_7 Y_8 Y_{15} Z_1$	$Y_1 Y_7 Y_8$
	11	$Y_{11} Y_{12} Y_{13}$	$Y_9 Y_{11}$	$Y_6 Y_8 Y_{10} Y_{15}$	$Y_{11} Y_{12} Y_{13}$
	10	$Y_5 Y_{10} Y_{14}$	$Y_9 Y_{11}$	$Y_6 Y_{10} Y_8 Y_{15}$	Y_5

Рис. 4. Содержимое схемы СМОС автомата $U_2(\Gamma_1)$

Как видно из рис. 4, переменная z_1 добавлена к наборам микроопераций для состояний $a_m \in B_3$.

Модифицированная ПСТ (МПСТ) автомата U_2 включает столбцы: $B_i, K(B_i), a_s, K(a_s), X_h, \Phi_h, h$, где код $K(B_i) = \langle \tau, Z, T \rangle$. Для автомата $U_2(\Gamma_1)$ эта таблица включает $N_2(\Gamma_1) = 17$ строк, что определяется суммарным числом термов системы (16). Переходы для классов $B_1 - B_4$ показаны в табл. 1.

Таблица 1. Фрагмент МПСТ автомата Мура $U_2(\Gamma_1)$

B_i	$K(B_i)$							a_s	$K(a_s)$	X_h	Φ_h	h
	τ_1	τ_2	z_1	T_1	T_2	T_3	τ_4					
B_1	0	0	0	0	0	0	0	a_2	0001	1	D_4	1
B_2	0	0	0	0	0	*	1	a_4	0010	x_1	D_3	2
								a_6	0011	\bar{x}_1	$D_3 D_4$	3
B_3	0	0	1	*	*	*	*	a_{10}	1001	x_2	$D_1 D_4$	4
								a_{11}	1100	$\bar{x}_2 x_3$	$D_1 D_2$	5
								a_{14}	1111	$\bar{x}_2 \bar{x}_3$	$D_1 D_2$ $D_3 D_4$	6
B_4	0	1	0	*	*	*	*	a_8	1000	x_3	D_1	7
								a_3	0100	$\bar{x}_3 x_4$	D_2	8
								a_5	0101	$\bar{x}_3 \bar{x}_4$	D_2, D_4	9

Эта таблица является основой для формирования системы (14). Например, из табл. 1 имеем фрагмент ДНФ функции D_4 :

$$\begin{aligned} D_4 &= \bar{\tau}_1 \bar{\tau}_2 \bar{z}_1 \bar{T}_1 \bar{T}_2 \bar{T}_3 \bar{T}_4 \vee \bar{\tau}_1 \bar{\tau}_2 \bar{z}_1 \bar{T}_1 \bar{T}_2 \bar{T}_4 \bar{x}_1 \vee \\ &\vee \bar{\tau}_1 \bar{\tau}_2 z_1 x_2 \vee \bar{\tau}_1 \bar{\tau}_2 z_1 \bar{x}_2 \bar{x}_3 \vee \bar{\tau}_1 \tau_2 \bar{z}_1 x_4. \end{aligned}$$

Отметим, что для автомата Мура $U_0(\Gamma_1)$, в котором нет оптимального кодирования состояний, число термов в системе (1) составляет $N_0(\Gamma_1) = 43$. Таким образом, для рассматриваемого примера число термов в системе функций возбуждения памяти уменьшается в $\eta \approx 2.5$ раза.

Таблица преобразователя ТС включает столбцы $a_m, K(a_m), Y(a_m), K(B_i), B_i, \tau_m, m$. В случае МПА $U_2(\Gamma_1)$ эта таблица имеет 9 строк, так как в классы $B_i \in P_G$ входит девять состояний. Однако из рис. 3 следует, например, что коды $a_3, a_5 \in B_3$ входят в интервал 010^* . С учетом этого таблица ТС МПА $U_2(\Gamma_1)$ имеет 6 строк (табл. 2).

Эта таблица является основой для формирования системы (4). Так, из табл. 2 имеем, например, $\tau_1 = \bar{T}_1 T_2 \bar{T}_3 \vee T_1 T_3 T_4 \vee T_1 \bar{T}_2 T_4$ (второй терм соответствует строкам 4 и 6 табл. 2).

Реализация схемы МПА U_2 сводится к реализации систем (4) и (14) на PAL и систем (2) и (15) на ЕМВ. Эти задачи достаточно рассмотрены в литературе [1, 7] и выходят за рамки нашей статьи.

Таблица 2. Таблица преобразователя кодов МПА $U_2(\Gamma_1)$

a_m	$K(a_m)$	B_i	$K(B_i)$	τ_m	m
a_3, a_5	010*	B_3	01	τ_2	1
a_7	0111	B_3	01	τ_2	2
a_4, a_9	0*10	B_4	10	τ_1	3
a_{13}	1110	B_4	10	τ_1	4
a_{10}, a_{15}	10*1	B_6	11	τ_1, τ_2	5
a_{16}	1010	B_6	11	τ_1, τ_2	6

5. Заключение

Предложенный в работе метод позволяет уменьшить число макроячеек PAL в схеме МПА Мура по сравнению со схемой эквивалентного автомата U_0 . Исследования авторов показали, что это уменьшение пропорционально коэффициенту $\eta = N_0(\Gamma)/N_2(\Gamma)$. При этом схема ТС реализуется на PAL, что позволяет уменьшить число блоков ЕМВ по сравнению с эквивалентным автоматом $U_1(\Gamma)$.

Исследования авторов показали, что применение предложенного метода позволяет уменьшить аппаратные затраты до 30% по сравнению с автоматом U_0 и до 9% по сравнению с автоматом U_1 . Кроме того, необходимо отметить, что автоматы $U_0(\Gamma) - U_2(\Gamma)$ имеют одинаковое быстродействие.

Научная новизна предложенного метода заключается в использовании особенностей автомата Мура (наличие классов псевдоэквивалентных состояний) и элементного базиса (большой коэффициент объединения по входу) для оптимизации числа макроячеек PAL в логической схеме автомата.

Практическая значимость метода заключается в уменьшении площади кристалла SoC, занимаемой комбинационной схемой МПА, что позволяет получить схемы, которые имеют меньшую стоимость, чем известные из литературы аналоги.

Литература: 1. Соловьев В.В. Проектирование цифровых схем на основе программируемых логических интегральных схем. М.: Горячая линия-ТЕЛЕКОМ, 2001. 636 с. 2. Баркалов А.А., Палагин А.В. Синтез микропрограммных устройств управления. Киев: Институт кибернетики НАН Украины, 1997. 136 с. 3. Baranov S. Logic Synthesis for Control Automata. Kluwer Academic Publishers, 1994. 312 p. 4. Maxfield C. The Design Warriors Guide to FPGAs. Elsevier, 2004. 541p. 5. Грушницкий Р.И., Мурсаев А.Х., Угрюмов Е.П. Проектирование систем с использованием микро-схем программируемой логики. СПб: БХВ. Петербург, 2002. 608с. 6. Barkalov A., Wegrzyn W. Design of Control

Units with Programmable Logic. Zielona Gora: University of Zielona Gora Press, 2006. 150 p. 7. Kania D. Synteza logiczna przeznaczona dla matrycowych struktur programowalnych typu PAL. – Zeszyty naukowe Politechniki HlNskiej, Gliwice, 2004. 240 p. 8. Баркалов А.А. Синтез устройств управления на программируемых логических устройствах. Донецк: ДНТУ, 2002. 262 с. 9. DeMicheli G. Synthesis and Optimization of Digital Circuits. McGraw-Hill, 1994. 636p. 10. Баркалов А.А. Принципы оптимизации логической схемы микро-программного автомата Мура // Кибернетика и системный анализ. 1998, №1.

Поступила в редколлегию 17.01.2007

Рецензент: д-р техн. наук, проф. Кривуля Г.Ф.

Баркалов Александр Александрович, д-р техн. наук, профессор кафедры ЭВМ ДонНТУ, профессор Университета Зеленогурского (Польша). Научные интересы: цифровые устройства управления. Хобби: научная работа, спорт. Адрес: Украина, 83122, Донецк, ул. Артема, д.204А, кв. 105, тел. (+38062)301-07-35.

Цололо Сергей Алексеевич, аспирант кафедры ЭВМ ДонНТУ. Научные интересы: цифровые устройства управления на ПЛУ. Хобби: научная работа, спорт, музыка. Адрес: Украина, 83049, Донецк, ул. А. Толстого, д. 206а, тел. (+380622)596005.

УДК681.326:519.713

МЕТОД ВОССТАНОВЛЕНИЯ РАБОТОСПОСОБНОСТИ ПАМЯТИ С ПОМОЩЬЮ РЕЗЕРВНЫХ ЭЛЕМЕНТОВ

ХАХАНОВ В.И., ЛИТВИНОВА Е.И., МОСТОВАЯ К.Л., ПАРФЕНТИЙ А.Н.

Описывается квазиоптимальный метод восстановления работоспособности элементов памяти с помощью резервных элементов, позволяющий покрыть множество дефектных ячеек минимально возможным количеством избыточных компонентов.

1. Введение

Современные тенденции развития полупроводниковой индустрии заключаются в постоянном уменьшении площади кристалла, увеличении количества различных элементов на единице площади. Из общего числа компонентов, размещаемых на кристалле, наибольшую часть занимают встроенные элементы памяти. В настоящее время насчитывают сотни, а порой даже тысячи различных видов памяти, которые используются в System on Chip (SoC) [1-4]. Как показано на рис. 1, увеличение удельного веса памяти на кристалле приведет через 5 лет к ее полному доминированию для хранения данных и программ, а к 2014 году данный показатель достигнет 94% [2]. Это обеспечивает не только высокое быстродействие выполнения функциональности, но и гибкость, свойственную программному продукту в части исправления ошибок проектирования. Особенностью элементов памяти является то, что в процессе их изготовления и эксплуатации отдельные ячейки под воздействием неисправ-

ностей могут выходить из состояния работоспособности. Однако данное обстоятельство не всегда приводит элемент памяти к критическому или предельному состоянию, когда восстановление работоспособности уже невозможно. При этом рассматривается такое техническое состояние объекта, когда суммарное количество дефектных ячеек не превышает резервных возможностей изделия для восстановления работоспособности.

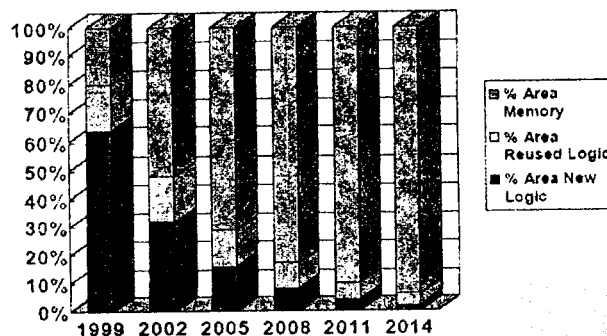


Рис. 1. Удельный вес памяти на кристалле (Area memory – область памяти; Area Reused Logic – область многократно используемой логики; Area New Logic – область новой логики)

Целью данного исследования является восстановление работоспособности элементов памяти путем решения задачи покрытия дефектных ячеек минимальным количеством избыточных резервных компонентов силиконового кристалла на основе применения модифицированного “жадного” алгоритма, что дает возможность повысить период их эксплуатации.

Для достижения поставленной цели необходимо решить следующие задачи: 1) разработка топологической модели представления элементов памяти; 2) ана-

в МПА
J₂(Г₁)

m
1
2
3
4
5
6

еньшить
сравне-
Иссле-
ние про-
H₂(Г).
озволяет
о с экви-

ние пред-
паратур-
ом U₀ и
ме того,
- U₂(Г)

007, № 1