

КОНСТРУИРОВАНИЕ ОПИСАНИЙ ПРОЕКТОВ ЦИФРОВЫХ УСТРОЙСТВ НА ПЛИС

Ладыженский Ю.В., Голубенко М.А., Ищенко В.В.
Кафедра ПМИ, ДонГТУ

e-mail: ladyzhen@pmi.donetsk.ua

Abstract

Ladyzhensky Y.V., Golubenko M.A., Itschenko V.V. Design of descriptions of digital devices projects on PLDs. The principles of the descriptions of the projects of digital devices in basis of the logical user programmed integrated circuits are considered. The object-oriented description language of the projects, program systems of the descriptions designer and graphics designer of the projects are represented.

Для описания проектов цифровых устройств используется широкий спектр разнообразных языков, различающихся уровнем абстракции. Основными типами языков, являются язык задания геометрии, язык отрезков, язык переключений, язык задания ПЛМ (программируемой логической матрицы), языки задания логики и машин с конечным числом состояний, процедурные языки.[1]

При проектировании технических систем перспективным является метод объектно-ориентированного проектирования, который заключается в выделении некоторых уровней структуризации проекта системы, инкапсуляции свойств и функций системы внутри структурных объектов, наследовании свойств и функций в иерархии структурных объектов, полиморфном функционировании структурных объектов.

Анализ структур микросхем Intel, Altera, Xilinx и других [2] позволяет определить основные функциональные возможности специализированного языка, ориентированного на ПЛИС-проекты, его синтаксис.

В описании функционально-логических схем ПЛИС выделяются 4 уровня представления элементов: уровень функциональных базовых элементов (ФБЭ), уровень макроячеек, уровень блоков, уровень корпуса микросхемы ПЛИС. Верхним уровнем описания является внешнее описание корпуса микросхемы, ее название, контакты и другие параметры. На нижнем уровне находятся внешнее и функциональное описание ФБЭ. Промежуточные уровни характеризуются структурой, состоящей из перечня внутренних блоков и контактов интерфейса. Таким образом, для описания микросхемы необходимы 4 объекта языка: КОРПУС, БЛОК, МАКРОЯЧЕЙКА, ФБЭ.

Основные структуры языка описания проектов ПЛИС представляются в нотации Бэкуса-Наура:

<описание проекта> ::= <заголовок проекта> <описание корпуса> {<описание блоков>} {<описание макроячеек>} {<описание ФБЭ>}

<заголовок проекта> ::= ПРОЕКТ <имя проекта> ДАТА <дата> РАЗРАБОТЧИК <имя разработчика>

<описание корпуса> ::= МИКРОСХЕМА <имя корпуса> <интерфейс корпуса> <структура корпуса> <функциональное описание корпуса>

<интерфейс корпуса> ::= ВХОДОВ <целое без знака> <список входов> ВЫХОДОВ <целое без знака> <список выходов> ВХОДОВ/ВЫХОДОВ <целое без знака> <список входов/выходов>

<структура корпуса> ::= СТРУКТУРА : {БЛОКИ <список имен блоков>}
 {МАКРОЯЧЕЙКИ <список имен макроячеек>} {ФБЭ <список имен ФБЭ>}
 <описание блока> ::= ОПИСАНИЕ БЛОКА <имя блока> <тело описания блока>
 <тело описания блока> ::= <интерфейс блока> <структура блока> <функциональное
 - описание блока> | ИМЯ ПРОТОТИПА <имя блока>
 <интерфейс блока> ::= <интерфейс корпуса>
 <структура блока> ::= СТРУКТУРА : {МАКРОЯЧЕЙКИ <список имен
 макроячеек>} {ФБЭ <список имен ФБЭ>}
 <описание макроячейки> ::= ОПИСАНИЕ МАКРОЯЧЕЙКИ <имя макроячейки>
 <тело описания макроячейки>
 <тело описания макроячейки> ::= <интерфейс макроячейки> <структура
 макроячейки> <функциональное описание макроячейки> | ИМЯ ПРОТОТИПА <имя
 макроячейки>
 <интерфейс макроячейки> ::= <интерфейс корпуса>
 <структура макроячейки> ::= СТРУКТУРА : {ФБЭ <список имен ФБЭ>}
 <описание ФБЭ> ::= ОПИСАНИЕ ФБЭ <имя ФБЭ> <тело описания ФБЭ>
 <тело описания ФБЭ> ::= <интерфейс ФБЭ> <функциональное описание ФБЭ> |
 ИМЯ ПРОТОТИПА <имя ФБЭ>
 <интерфейс ФБЭ> ::= ВХОДОВ <целое без знака> <список входов> ВЫХОДОВ
 <целое без знака> <список выходов>
 <функциональное описание ФБЭ> ::= <имя функции>

Для описания корпуса микросхемы применяется объект класса КОРПУС, который содержит полную информацию о корпусе микросхемы. К основным свойствам КОРПУСа относятся: название микросхемы; интерфейс (количество входов, выходов, входов/выходов и их описание); функциональное описание; структура (список составляющих компонентов и связи между ними); дополнительные параметры.

При описании структуры корпуса устанавливаются ссылки на отдельные блоки, макроячейки и ФБЭ из описанных в базе данных проекта. Связь между компонентами осуществляется по совпадению имен входов/выходов.

Функциональное описание корпуса микросхемы представляет собой композицию функциональных описаний блоков более низкого уровня.

Корпус микросхемы 5С180 фирмы Intel [3] описывается следующим образом:

МИКРОСХЕМА : 5С180

ВХОДОВ 16

input14 input15 input16 clk1 clk2 input20 input21 input22 input48 input49 input50 clk3 clk4
input54 input55 input56

ВЫХОДОВ 0 ВХОДОВ\ВЫХОДОВ 48

io2 io3 io4 io5 io6 io7 io8 io9 io10 io11 io12 io13 io23 io24 io25 io26 io27 io28 io29 io30 io31
io32 io33 io34 io36 io37 io38 io39 io40 io41 io42 io43 io44 io45 io46 io47 io57 io58 io59 io60
io61 io62 io63 io64 io65 io66 io67 io68

СТРУКТУРА : БЛОКИ : QUADRA QUADRB QUADRC QUADRD BUSA BUSB BUSC
BUSD BUSGI ФБЭ : VXBL1 VXBL2

Для описания макроячейки применяется объект класса МАКРОЯЧЕЙКА, который содержит полную информацию о ней. К основным свойствам объекта МАКРОЯЧЕЙКА относятся: имя макроячейки; ее тип (глобальная, локальная общего назначения, локальная расширенная); интерфейс (количество входов, выходов, входов/выходов и их описание); функциональное описание; структура (список составляющих компонентов и связи между ними); дополнительные параметры.

При описании структуры макроячейки устанавливаются ссылки на отдельные ФБЭ из описанных в базе данных проекта, устанавливаются связи между компонентами.

Функциональное описание макроячейки микросхемы представляет собой композицию функциональных описаний ФБЭ. Основные функции, используемые при описании ФБЭ, приведены в таблице 1.

Обобщенная структура макроячейки, применяемая для описания в разработанном языке, состоит из блока матрицы и блока функции, которые представляются ФБЭ с функциями MASKA2 и KL.

Макроячейка1 микросхемы 5C180 описывается следующим образом.

ОПИСАНИЕ МАКРОЯЧЕЙКИ МС1

ТИП : локальная расширенная

ВХОДОВ 10 m0 m1 m2 m3 m4 m5 m6 m7 m8 m9

ВЫХОДОВ 2 out ino ВХОДОВ\ВЫХОДОВ 0

СТРУКТУРА : ФБЭ : VLM1 BLF1

Конструктор описания ПЛИС предназначен для создания библиотек описания корпусов микросхем, а также библиотек их компонентов. Эти библиотеки создаются в виде реляционной базы данных, соответствующей приведенному выше языку описания проектов цифровых устройств.

Графический конструктор проекта позволяет задавать параметры схемы, уравнения, формулы, а также выполняет взаимное преобразование формул и графических представлений проектов устройств.

В главном модуле графического конструктора идет анализ и обработка структуры ПЛИС и проектов устройств. Модуль обеспечивает открытие файла описания ПЛИС или проекта, трансляцию с языка описания ПЛИС или проекта, сохранение файла описания, добавление и удаление ПЛИС из проекта, работу с макроячейками и их редактирование, визуализацию логических элементов, соединений, уровней иерархии и наименований элементов.

Взаимодействие библиотек в базе данных и их структуры представлено на рис. 1.

Описание корпуса микросхемы вводится в конструкторе описаний корпуса ПЛИС (рис. 2), который создает необходимую библиотеку описаний. Пример проектирования в графическом конструкторе представлен на рисунке 3.

Описание ПЛИС-проекта в дальнейшем используется для логического моделирования и верификации. [4]

Заключение

Применение специализированного языка и представленной программной системы увеличивает скорость проектирования за счет использования базовых библиотечных объектов, соответствующих структурно-функциональным возможностям ПЛИС и уменьшает объем описаний проектов.

Литература

1. Ульман Дж. Вычислительные аспекты СБИС: Пер. с англ./ Под ред. П.П.Пархоменко. - М.: Радио и связь, 1990. - 480 с.
2. Ладьженский Ю.В., Долгополов Д.Г. Высокопроизводительные цифровые устройства с программируемой логикой. Аналитический обзор / Информатика, кибернетика и вычислительная техника (ИКВТ-97). Сборник научных трудов Донецкого государственного технического университета. Выпуск 1. Донецк: ДонГТУ, 1997. - с 117-122.
3. Intel. Programmable Logic. 1994. - 689p.
4. Ладьженский Ю.В., Лифенко Ю.В. Структура и функционирование системы логического моделирования цифровых устройств в базе ПЛИС / Сборник трудов факультета вычислительной техники и информатики. Выпуск 1. Донецкий государственный технический университет. - Донецк: ДонГТУ, 1996. - с 175-182.

Таблица 1 Основные функции ФБЭ

| Обозначение | Интерфейс | | Имя функции |
|-------------|---|---|----------------|
| | ВХОДЫ | ВЫХОДЫ | |
| 1 | 2 | 3 | 4 |
| | <p>i_1</p> <p>i_2</p> | <p>$m_0 m_1$</p> <p>$m_2 m_3$</p> | <p>PARAFAZ</p> |
| | <p>$m_0 m_1 \dots m_i$</p> | <p>o_i</p> | <p>MASKA</p> |
| | <p>$m_0 m_1 \dots m_i$</p> | <p>o_{ili}</p> | <p>MASKA1</p> |
| | <p>$m_0 m_1 \dots m_i$</p> | <p>$o_{ili} o_i$</p> | <p>MASKA2</p> |
| | <p>$m_0 \dots m_n$</p> | <p>o_i</p> | <p>AND</p> |
| | <p>$i_1 o_e$</p> | <p>out</p> | <p>OEN</p> |
| | <p>$o_{ili} o_i \dots o_n$</p> | <p>out ino</p> | <p>KL</p> |
| | <p>$o_{ili} clk$</p> | <p>out1 out2</p> | <p>DTR</p> |
| | <p>$o_{ili} o_e$</p> | <p>ino</p> | <p>NOEN</p> |
| | <p>noe1</p> | <p>noe</p> | <p>NOE</p> |
| | <p>$o_{ili} c noe$</p> | <p>out ino</p> | <p>PARL</p> |

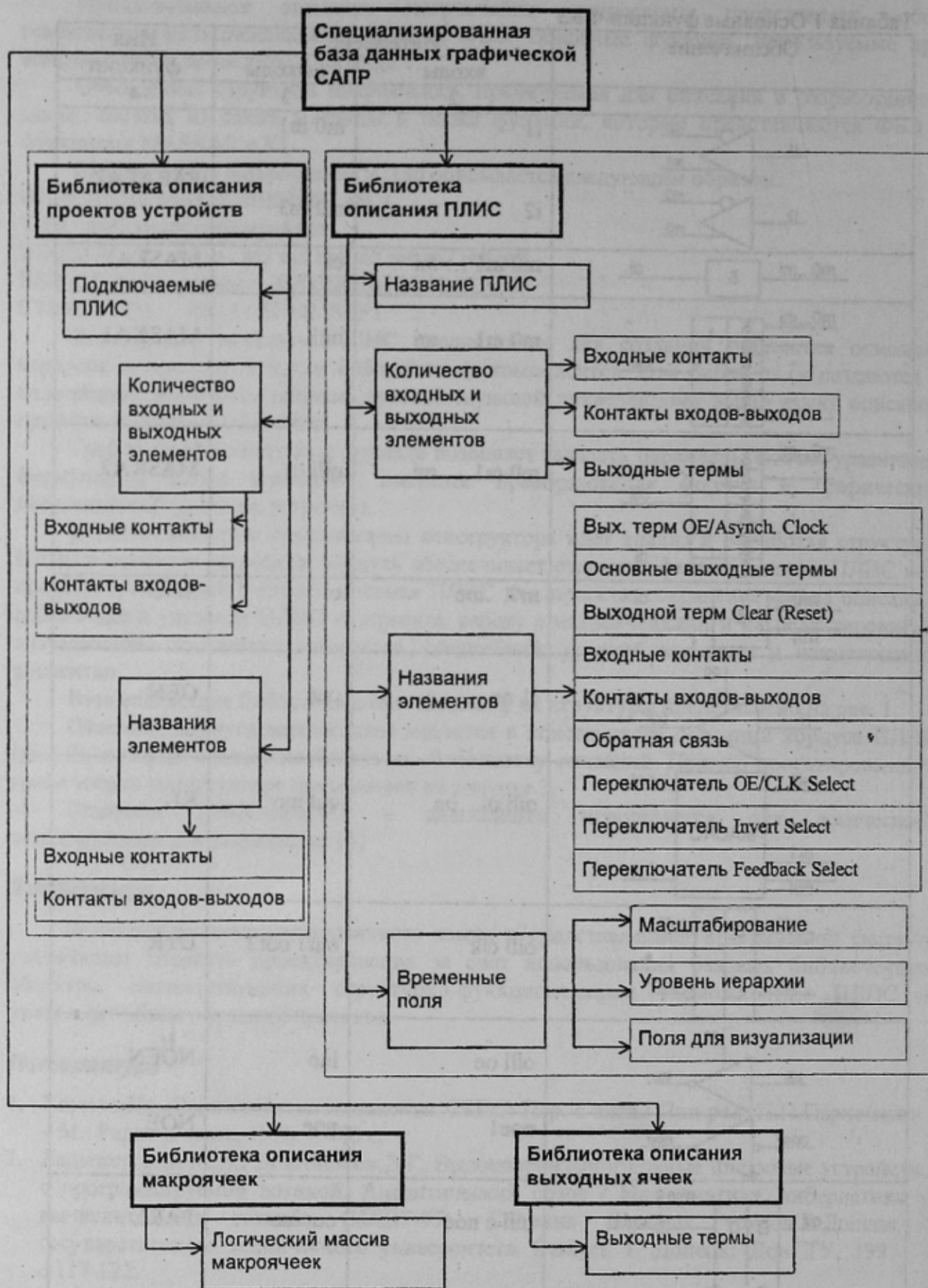


Рисунок 1 - База данных графической САПР

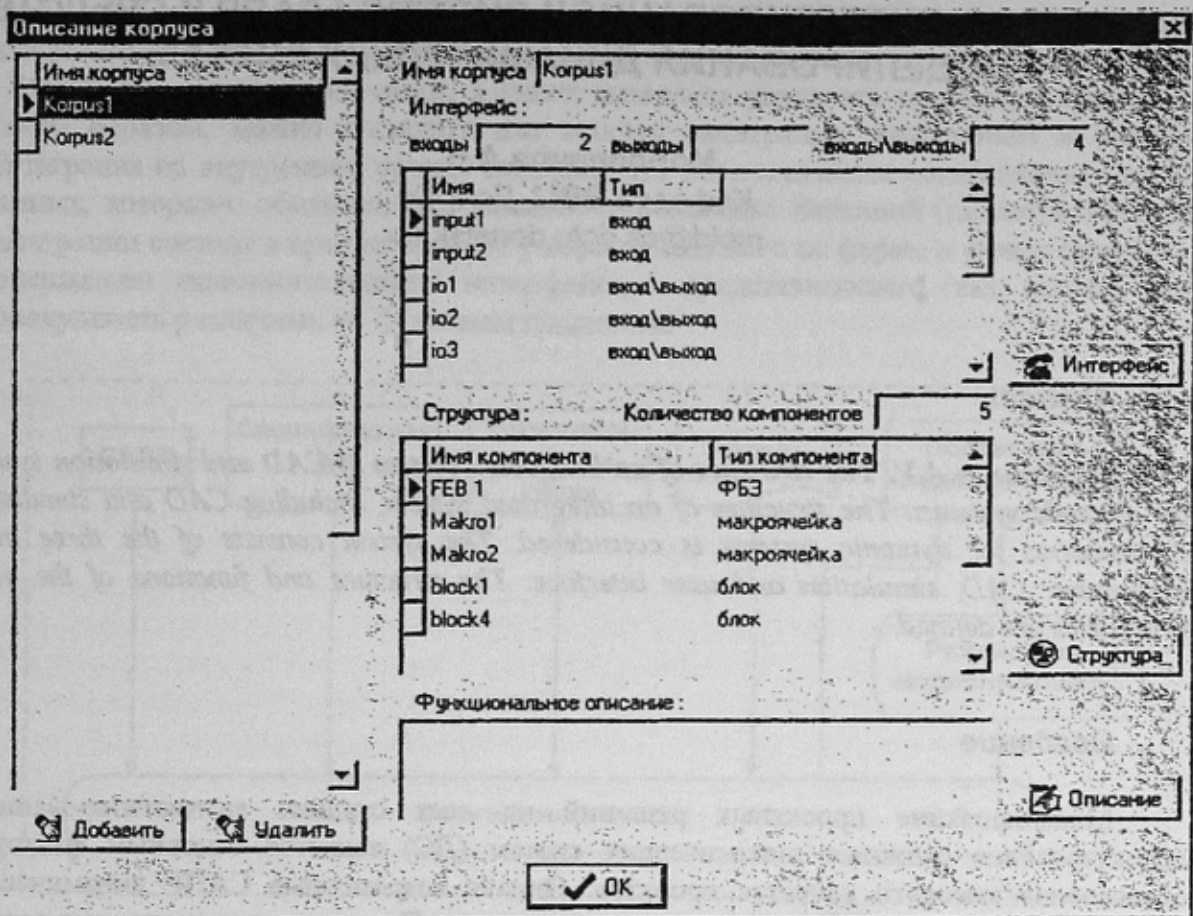


Рисунок 2 – Конструктор корпуса ПЛИС

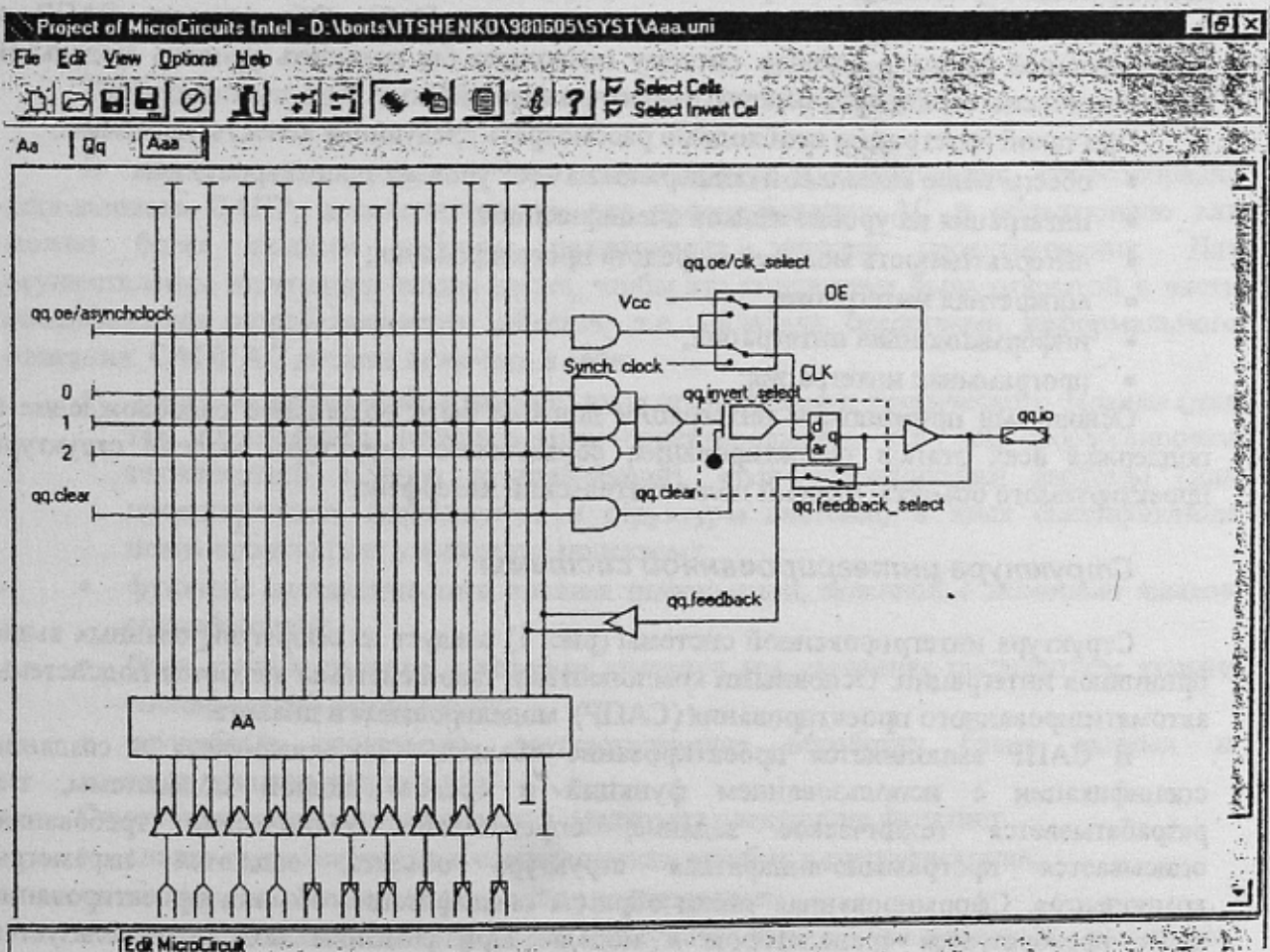


Рисунок 3 – Схема проекта цифрового устройства в графическом конструкторе