

УДК 004.657

СПОСОБИ ПОБУДОВИ ПАРАЛЕЛЬНИХ АРХІТЕКТУР НА БАЗІ ПЛІС FPGA

Васьковцов К.А.

Донецький національний технічний університет

Сучасна наука та техніка потребує різноманітні обчислювальні потужності. У цій статті мова піде про деякі особливості та можливості побудови паралельних архітектур на базі абстрактних ПЛІС FPGA.

Навіщо це потрібно. Найчастіше до розрахунків на паралельних архітектурах звертаються при необхідності виконувати великий обсяг обчислень з обмеженням по часу. Яскравим прикладом є шахтні вентиляційні системи, де точні та вчасно отримані розрахунки зберігають життя шахтарів. Фірми Mercedes та Porsche використовують моделювання своїх двигунів та корпусів автомобілів, яке потребує велику кількість розрахунків, що потребує великі потужності.

Одна з проблем, які стають на шляху моделювання — це існуючі обчислювальні архітектури. Тобто задачу необхідно перетворювати для можливості вирішення на напередіснуючої архітектури.

Системи на базі FPGA мають можливість вирішити цю проблему. Хоча зразу необхідно додати, що на даний час системи на FPGA програють у швидкості кластерним системам, але вже виграють у швидкості у стаціонарних чотирьох-ядерних комп'ютерів.

ПЛІС FPGA існують у різній комплектації. Для побудови паралельної архітектури використовуються ті, що мають у собі апаратні процесорні ядра (2 та більше) або мають можливості синтезувати їх у собі (наприклад, MicroBlaze).

Також у якості бази найчастіше використовуються ПЛІС системи, які мають можливість підключення до себе різноманітних стандартних засобів ОЗП(DDR). Таким чином ці системи мають ті ж можливості по доступу до пам'яті, що й стаціонарні комп'ютери.

Основна ж проблема цих систем — це складність створення постійно запам'ятовуючих пристроїв або використання вже існуючих рішень (жорстких дисків, стримерів та інше). Тому у подальшому будемо вважати, що всі дані знаходяться у ОЗП або у фоні підкачуються у неї.

За стилем програмування ці системи дуже нагадують MPI-системи, тому великих проблем з перетворенням MPI програм на плати не буде. Необхідно також підкреслити, що системи програмуються на мові C та можуть використовувати майже всі стандартні бібліотеки цієї мови, яка на даний момент займає високу ступінь у розвитку мов програмування.

Архітектура паралельної системи будується таким чином, щоб як найраціональніше вирішувати наступні проблеми:

- доступ до даних;
- обмін між процесорами;
- зв'язок з головним комп'ютером;
- видача даних для можливості їх візуалізації;

Найпростіший спосіб побудови — це декілька процесорних ядер у одній мікросхемі (рис 1.)

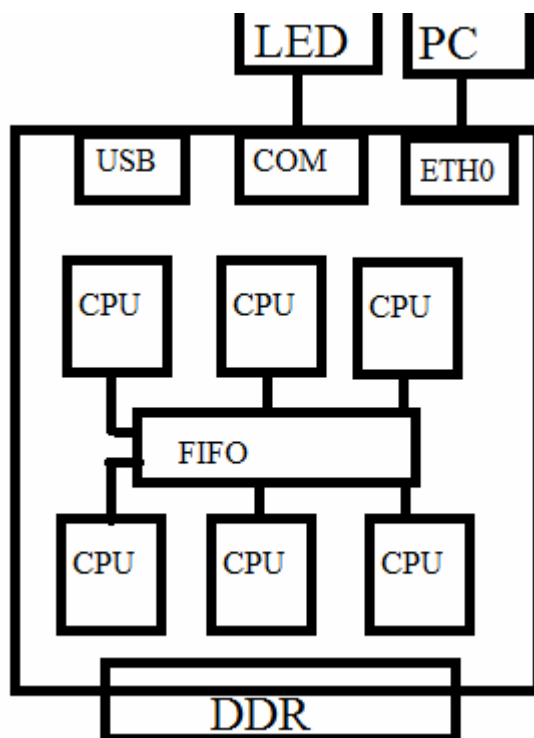


Рисунок 1 – Паралельна система на базі одного модуля ПЛІС

Для наведеної архітектури проблеми, про які йшлося вище, не мають великого значення.

По-перше, доступ до даних. Виходячи з того, що вся система побудована на одному кристалі, то вона має зосереджену пам'ять (тобто підключена до цього ж кристалу). Виробники заявляють максимальну швидкість передачі даних до 1.25 Гбіт/с.

По-друге, обмін між процесорами у даній системі виконується через внутрішні черги. Причому обмін можливо реалізувати як синхронно, так і асинхронно, виставляючи процесорним ядрам переривання.

По-третє, зв'язок з головним процесором можна виконувати через COM, Ethernet, USB. Найлегший спосіб через COM порт, але він має невелику швидкість і скоріш доцільно його використовувати для зняття показників системи таких як завантаженість, необхідність нових даних, стабільність системи, її цілісність та інше. Зв'язок через USB має деякі підводні камені, які неописані у документації, тому частіше використовуються прості операції обміну. Таким чином основна точка доступу до системи – це Ethernet. Максимальна швидкість близько 1.0 Гбіт/с. Також використання стандартних протоколів TCP/IP або UDP дозволяють зменшити можливість помилки, переклавши частину роботи на стандартні бібліотеки програмування мови С.

Видачу даних також доцільно видавати через Ethernet.

При неможливості реалізувати необхідну архітектуру на одному кристалі, використовують блоки, які складаються з декількох базових модулів такого типу як наведено вище.

На рис. 2 наведено приклад системи, створеної з двох базових блоків та керуючого комп'ютера.

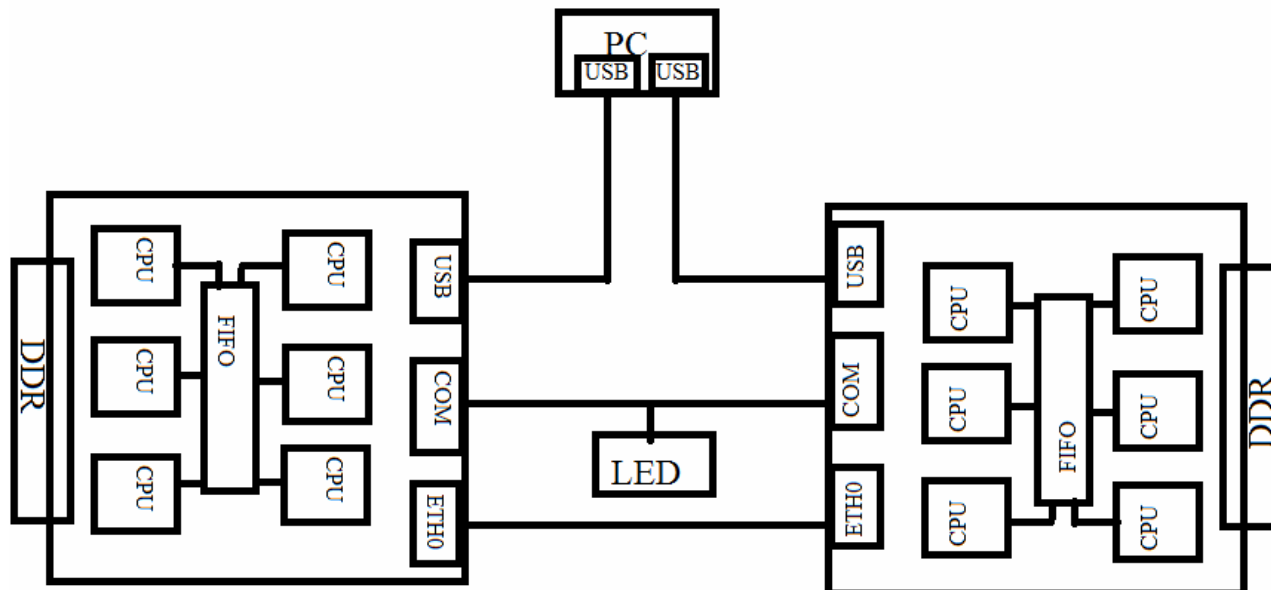


Рисунок 2 – Паралельна система на двох базових модулях FPGA

Ця модель теоретична та на даний момент не має реалізації, але вона має всі проблеми систем, що використовуються на практиці.

По-перше, кожен модуль має свою окрему ділянку пам'яті, тому можна говорити, що пам'ять розподілена, що навантажує програміста в момент розподілення даних та передачі їх між блоками.

По-друге, найшвидший інтерфейс Ethernet тепер використовується як лінія зв'язку між модулями. Тобто зв'язок з керуючим комп'ютером виконується або через COM(що незручно та повільно), або через USB. Також виникає проблема первинного програмування системи – модуль 2 повинен програмуватися через модуль 1, або через USB обидва модулі паралельно.

На рис. 3 наведена базова практична реалізація багатопроцесорної архітектури на FPGA. З рисунку видно, що на ethernet перекладені всі функції окрім отримання інформації про стан модулів. Вона все ще отримується через COM. Основні проблеми архітектури — складність первинного програмування, розподілена пам'ять, велика кількість дровових елементів, важкість передачі даних до системи - виникають через необхідності використання комутатора.

Тому найчастіше використовується спеціальний контролер блоків, у який підключаються модулі з FPGA. І вже цей блок підключається до керуючого комп'ютера.

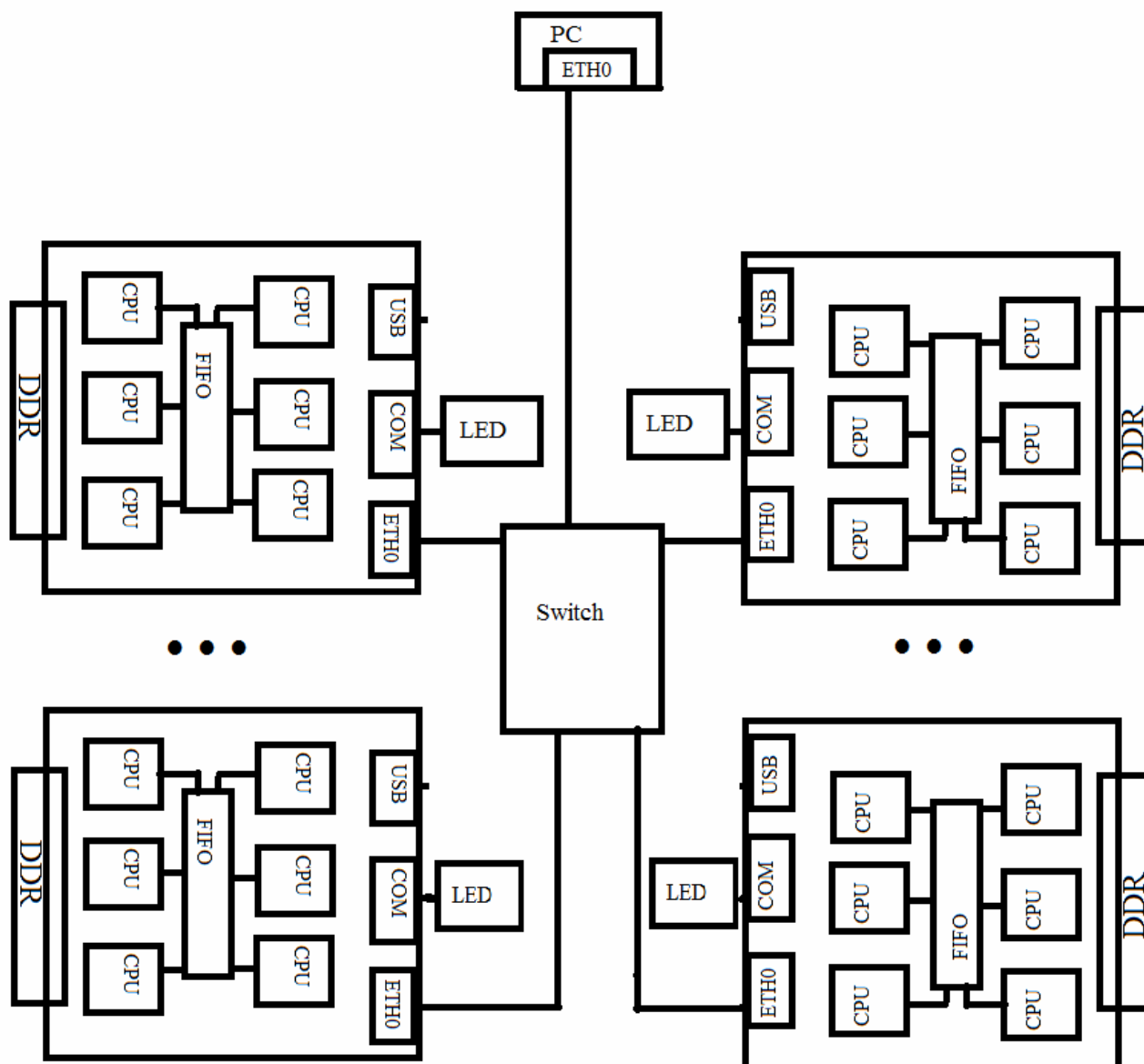


Рисунок 3 – Паралельна система на базі комутатора

Література

- [1] <http://fpga.parallel.ru/chips.html> - довідкова таблиця деяких ПЛІС
- [2] Каляев И.А., Левин И.И., Семерников Е.А. Принципы построения многопроцессорных вычислительных систем на основе ПЛИС. // Вестник Бурятского государственного университета. Сер. 9: математика и информатика. - Улан-Удэ: Изд-во Бурятск. гос. ун-та, 2008. - С.184-196. ISBN 1994-0866.