

Є.О. Башков (д-р техн.наук, проф.)¹,
В.П. Іващенко (д-р техн.наук, проф.)²,
Г.Г. Швачич (канд.техн.наук, проф.)²

¹Донецький національний технічний університет,

²Національна металургійна академія України

bashkov@pmi.dgtu.donetsk.ua

ВИСОКОЕФЕКТИВНА БАГАТОПРОЦЕСОРНА СИСТЕМА НА БАЗІ ПЕРСОНАЛЬНОГО ОБЧИСЛЮВАЛЬНОГО КЛАСТЕРА

Розглядається архітектура високопродуктивної багато процесорної систем обробки, що призначена для розв'язування задач математичної фізики, екології, моделювання складних технічних об'єктів. Запропонована система характеризується підвищеною надійністю і високою енергоефективністю. Система базується на окремії реконфігурованій мережі обміну даних між обчислювальними вузлами і додатковими керованими комутаторами з проміжними буферними пристроями пам'яті. Передбачено мережеве завантаження вузлів, механізм резервування ключових компонентів.

персональний обчислювальний кластер, керовані комутатори, реконфігурована мережа, обчислювальні вузли, буфери пам'яті, компоненти обчислювальної системи

Вступ

Застосування паралельних обчислювальних систем (ПОС) є стратегічним напрямом розвитку обчислювальної техніки. Ця обставина викликана не тільки принциповим обмеженням максимально можливої швидкодії звичайних послідовних ЕОМ, але й необхідністю вирішення все більш широкого кола практичних задач, для яких спроможності існуючих засобів обчислювальної техніки завжди виявляються недостатніми. До таких задач відносяться, наприклад, чисельне моделювання процесів гідродинаміки і металургійної теплофізики [1,2,3], задачі розпізнавання зображень, оптимізаційні задачі з великим числом параметрів, задачі аналізу забруднення навколишнього середовища [4], розв'язання багатомірних нестационарних задач [5] та інші.

На сьогодні застосування паралелізму, всупереч багатократним прогнозам, не набуло масового поширення. Однією з суттєвих причин подібної ситуації є достатньо висока вартість високопродуктивних систем, придбання яких могли собі дозволити лише великі компанії і організації, навіть за умови використання типових вузлів.

Ще одна причина стримування масового розповсюдження обчислювального паралелізму полягає в тому, що для проведення паралельних обчислень необхідне "паралельне" узагальнення традиційної

послідовної технології рішення задач на ЕОМ. Так, чисельні алгоритми у разі багатопроцесорних систем повинні проектуватися як системи паралельних і взаємодіючих між собою процесів, що допускають виконання на незалежних процесорах. Застосовувані алгоритмічні мови і системне програмне забезпечення повинні забезпечувати створення паралельних програм, організувати синхронізацію, виключення асинхронних процесів і т.п.

Беручи до уваги відмічене, можна відзначити, що *паралельні обчислення* є на сьогодні актуальною, перспективною і привабливою областю застосування обчислювальної техніки.

Постановка проблеми досліджень

У наші часи великий інтерес до побудови багатопроцесорних паралельних обчислювальних систем (кластерів) визначається можливістю застосування стандартних загальнодоступних технологій і компонентів. Це зумовлено низкою наступних чинників. По-перше, зростання, відповідно до потреб ринку, продуктивності таких стандартних мережевих технологій передачі даних як *Ethernet* (зараз 1 Гбіт/с), сучасні комутаційні пристрої дозволяють використовувати їх як комунікаційне середовище для багатопроцесорних обчислювальних систем. По-друге, збільшення популярності вільно поширюваної операційної системи *Linux*, яка сьогодні має версії і для високопродуктивних мікропроцесорних систем (*Intel, Alpha*). Останнім часом розвиток суперпродуктивних обчислювальних систем визначається застосуванням персональних обчислювальних кластерів (ПОК). Персональний обчислювальний кластер – це обчислювальна система, всі вузли якої розміщені в одному корпусі. На думку багатьох авторів [6 – 10], реального перелому в опануванні технологій паралельних обчислень можна досягти розвитком багатопроцесорних обчислювальних систем *MPP*-архітектури саме шляхом застосування ПОК. Таким чином, створюється фундамент піраміди апаратних засобів для їхнього застосування в технології паралельних обчислень у вигляді ПОК, аналогічний вже наявному фундаменту піраміди апаратури для традиційних технологій послідовних обчислень у вигляді ПЕОМ. Відзначимо, що технології паралельного програмування і паралельних обчислень можна вважати результатом поширеного застосування ПОК. Сфера застосування таких систем – опанування технологій паралельного програмування, створення і налагодження паралельних програм, модельна прогонка розробленого ПЗ, набуття навичок керування багатопроцесорними системами та ін.

Аналіз останніх досліджень і публікацій

Розглянемо деякі особливості реалізації ПОК-систем. В системі кожен вузол працює під керівництвом своєї копії стандартної операційної системи, в більшості випадків це *Linux*. Склад і потужність вузлів можуть бути різними в рамках одного кластера, однак частіше будуються однорідні

кластери. Вибір конкретного комунікаційного середовища (інтерконекту) зумовлюється багатьма чинниками: особливостями розв'язуваних задач, доступним фінансуванням та ін. У кластерних рішеннях широко використовуються такі технології інтерконекту як *Gigabit Ethernet*, *SCI*, *Myrinet*, *QsNet*, *InfiniBand*.

Існує багато прикладів побудови обчислювальних систем з розподіленою пам'яттю, що містять процесори, об'єднані деяким комутаційним середовищем: *Intel Paragon*, *IBM SP1*, *Parsytec*, *Blackford MultiCore* та ін. Відмінності між цими системами залежить від типу процесорів та особливостей організації комутаційного середовища. Типовим представником таких систем можна назвати кластер *Blackford MultiCore* (Специфікація кластера Blackford MultiCore / Інститут динаміки систем и теории управления СО РАН, г. Иркутск, http://www.mvs.icc.ru/cluster_info.html). Відзначаються наступні недоліки системи:

- низька реальна продуктивність розв'язування сильнозв'язаних задач;
- висока вартість системи;
- високе енергоспоживання і висока вартість експлуатації системи;
- складність експлуатації кластера.

Відомі спеціалізовані багатопроцесорні кластерні системи, найбільш типовою з них за призначенням і архітектурою є система ТРТУ [8], яка має у своєму складі групу макропроцесорів, що виконують великі математичні операції; групу мультиконтролерів розподіленої пам'яті, матричний комутатор, який забезпечує прямі просторові з'єднання між усіма компонентами системи. На основі цього модуля створено кілька типорозмірів обчислювачів з продуктивністю до 100 Гфл, різного призначення, зокрема:

- персональну робочу станцію з продуктивністю $2,5 \cdot 10^{10}$ оп/с;
- модульно-нaroщувану МВС ПА «Рись» у складі чотирьох базових модулів з продуктивністю 10^{11} оп/с;
- модульно-нaroщувану МВС ПА «Скиф-Т» у складі 8 базових модулів з продуктивністю $2 \cdot 10^{11}$ оп/с;
- модульно-нaroщувану МВС ПА «Медведь» у складі чотирьох базових модулів з продуктивністю 200 Гфл.

Програмне забезпечення модуля включає систему програмування, компілятор мови програмування високого рівня з неявним описом паралелізму, асемблер, а також пакет прикладних програм. Недоліки системи аналогічні вищенаведеним.

Цілі і задачі досліджень

В рамках виконання досліджень за напрямом моделювання процесів термічної обробки матеріалів створена багатопроцесорна обчислювальна система, метою побудови якої було досягнення пікової продуктивності на стандартному, масовому та доступному технічному устаткуванні для

заявленого класу задач. До того ж дана система повинна мати підвищену надійність і високу енергоефективність.

Конструктивні особливості багатопроцесорної системи

Модуль багатопроцесорної системи (рис. 1) містить один майстер-вузол (*PM000*) і п'ять обчислювальних *slave*-вузлів (*PN001*, *PN002*, *PN003*, *PN004*, *PN005*), три керовані комутатори (*SW1*, *SW2*, *SW3*), проміжні буфери пам'яті комутаторів, реконфігуровану мережу для обміну даних між обчислювальними вузлами, віртуальні локальні мережі (*VS123*, *VS23*, *VS012*, *VS022*, *VS032*, *VS042*, *VS052*, *VS013*, *VS023*, *VS033*, *VS043*, *VS053*), механізм резервування ключових компонентів, а також передбачає мережене завантаження вузлів. У майстер-вузлі та *slave*-вузлах застосовуються одні й ті самі комплектуючі (материнські плати, процесори, інтегровані мережеві плати *Fast Ethernet*, зовнішні мережеві плати *Gigabit Ethernet*). Зокрема, майстер-вузли обладнано додатково жорсткими дисками (*HDD*).

Особливість блок-схеми модуля (рис. 1) полягає в тому, що всі його обчислювальні вузли містять процесор (1) *C7 CPU* приєднаний шиною *FSB* (*Front Side Bus* 533/400 МГц) до південного моста *CN700* (2) з інтегрованим відеоконтролером *VIA UniChrome Pro* та відео виходами *SVGA* (3), *TV* (4) і інтерфейсом *AGP 8X* (5), а південний міст підключено до локальної пам'яті (6) стандартів *DDR2 533/400* або *DDR 400/333/266*. Південний і північний мости з'єднані за модульною архітектурою платформ *VIA V-MAP* (7) (*Modular Architecture Platform*). Для з'єднання північного моста на чипсеті *VT8237A* (8) і південного на чипсеті *V-MAP* передбачено використання шини *Ultra V-Link*, що працює зі швидкістю 533 МБ/с. До чипсета підключено контролер *VIA DriveStation* (9), який підтримує інтерфейси *SATA*, *PATA* і режим *RAID*, а також шина *PCI Bus* з двома рознімними з'єднаннями *PCI* (10,11), в яких встановлено мережеві інтерфейси з підтримкою режимів *channel bonding* і *Gigabit Ethernet* (12, 13). До моста *VIA VT8237A* підключено інтегрований аудіоконтролер (14) *VIA Vinyl™ HD Audio*, контролер клавіатури і маніпулятора миші *PS/2* (15), а також вісім високошвидкісних портів стандарту *USB 2.0* (16), і контролер *VT1211* (17), що являє собою повнофункціональний *Super I/O*-чип з контролером дисководу гнучких дисків, інтерфейсом паралельного порту *IEEE-1284*, двома послідовними портами *16C550-UART*, контролером *VFIR* (швидкісний інфрачервоний порт), ігровим портом з підтримкою 2-х джойстиків, *MIDI*-інтерфейсом та інтерфейсом *4M FLASH-ROM BIOS* (18), інтегрованим мережевим інтерфейсом з підтримкою режимів мережевого завантаження та *Fast Ethernet* (19).

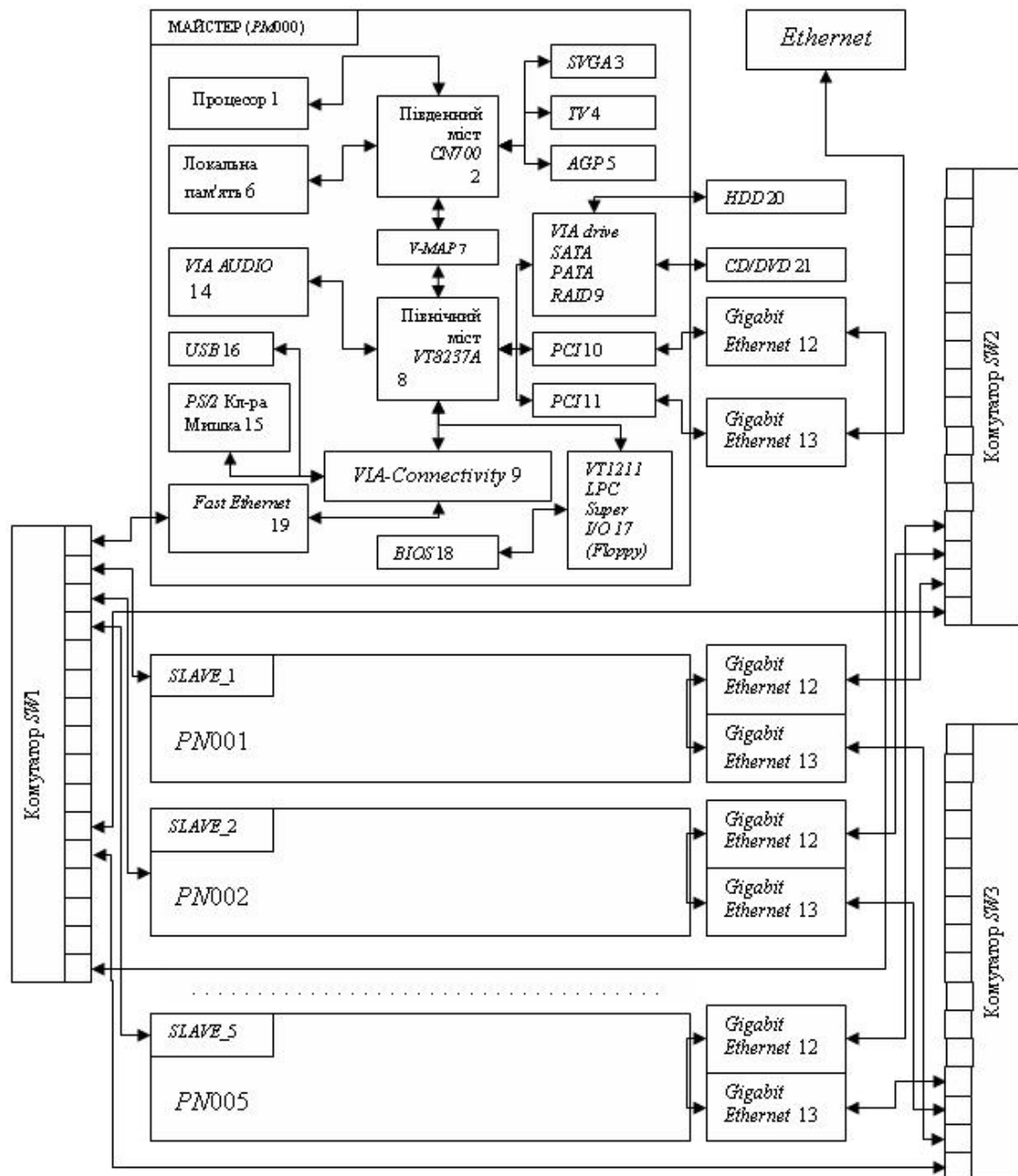


Рисунок 1 - Блок-схема модуля багатопроесорної системи

У якості конструктиву (рис. 2) обрано єдиний корпус, що являє собою осередок обчислювальної шафи. Це пов'язане з тим, що, з одного боку, при необхідності можна декілька ПОК розміщати в єдиному корпусі, а з іншого боку - при такому підході забезпечується компактність, успішне охолодження й легкий доступ до гнізд і елементів плат, які налагоджуються. Персональний обчислювальний кластер має розміри: ширина 19', висота 10,9', глибина 9'. Вага пристрою приблизно 7 кг.

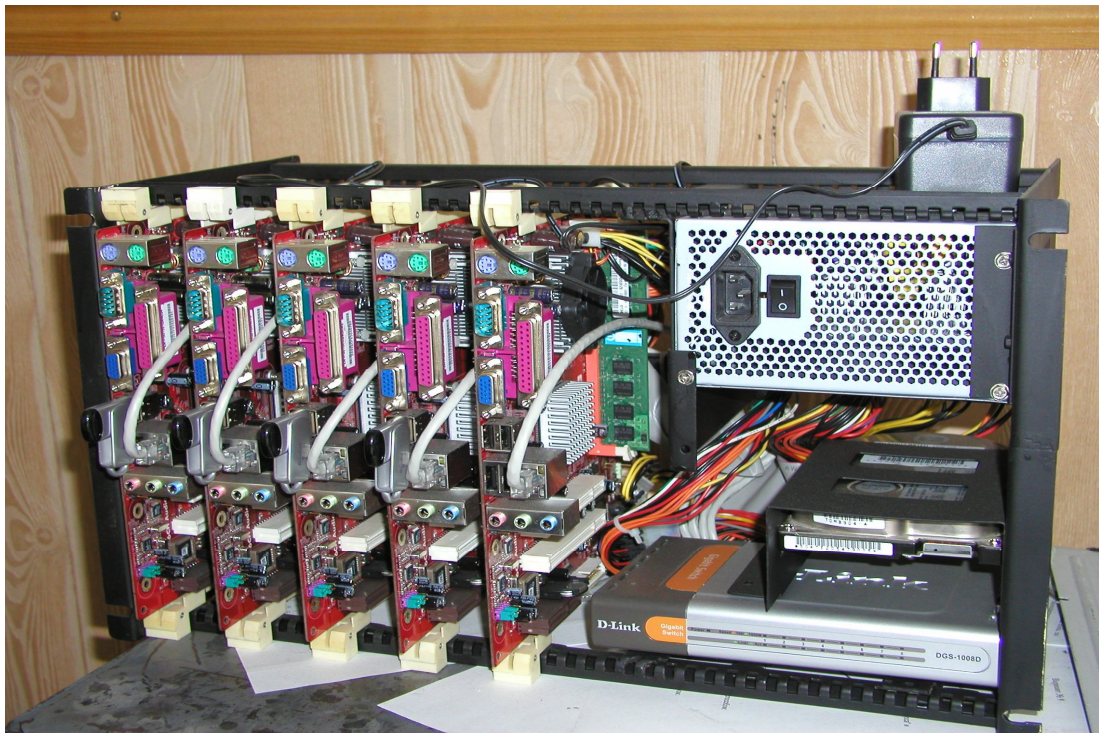


Рисунок 2 - Персональний обчислювальний кластер в зборі

Після завантаження операційної системи доступ до ПОК можна отримати за стандартними мережними протоколами (*telnet*, *ssh*, *rsh*), як до звичайного ПК. Дякуючи чому для організації суперкомп'ютера на основі робочого ПК і ПОК необхідний лише мережний зв'язок між ними, який може бути організований як через локальну LAN так і через глобальну мережу internet (рис.3).

Обмін даними між обчислювальними вузлами ПОК винесено в окрему мережу (модель *OSI*), яка працює на каналному (другому) рівні з використанням механізмів *channel bonding* і *VLAN*, що збільшило швидкість обміну даних і знизило завантаження каналу, який з'єднує вузли кластера.

Уведення додаткових керованих комутаторів, які працюють паралельно, дозволило через термінал або *WEB*-інтерфейс змінювати конфігурацію мережі, підвищувати її пропускну здатність, що забезпечило високошвидкісний доступ до пам'яті вузлів кластера й обмін даними між цими вузлами за допомогою комутаційних мереж. Реалізація реконфігурованої мережі дозволяє підвищити ефективність кластерної системи, адаптуючи структуру її мережі для вирішення кожного конкретного типу завдань.

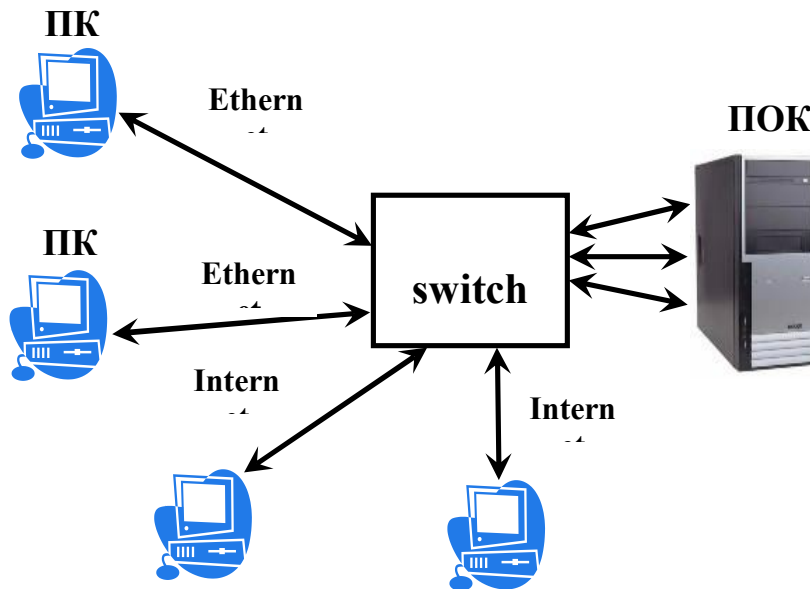


Рисунок 3 - Можливі режими зв'язку робочого ПК з ПОК

Використання проміжного буфера пам'яті дозволяє «розвантажити» центральний процесор *CPU* в моменти передачі та прийому пакетів між вузлами кластера, що зумовлює підвищення продуктивності обчислювальної системи в цілому.

Застосування енергоефективних материнських плат і процесорів, а також мережевого завантаження дозволило завдяки режиму *Power on After Power Fail / Former-Sts* забезпечити одночасний запуск групи обчислювальних вузлів модуля багатопроцесорної обчислювальної системи від одного блока живлення замість декількох. Це забезпечує значне підвищення енергоефективності системи і зниження виділення тепла на одиницю її продуктивності, що дозволяє відмовитися від вбудованої системи кондиціонування.

Мережеве завантаження модуля багатопроцесорної системи і введення механізму резервування ключових компонентів цього модуля, а також істотне зменшення кількості компонентів системи дозволяє підвищити надійність функціонування вузла багатопроцесорної системи.

Режими роботи багатопроцесорної системи

Вирішення широкого кола завдань за допомогою комутованої обчислювальної мережі ПОК відбувається на основі використання двох режимів. Перший режим мережі моделює топологію типу зірки, другий – кільця. Такі режими роботи орієнтовані для реалізації граничного обміну даних в залежності від того класу задач, який розв'язується за допомогою запропонованого кластера. Структура мережі модуля багатопроцесорної системи для реалізації граничного обміну даних подається на рис. 4. Верхня частина схеми моделює топологію типу зірки, нижня – кільця.

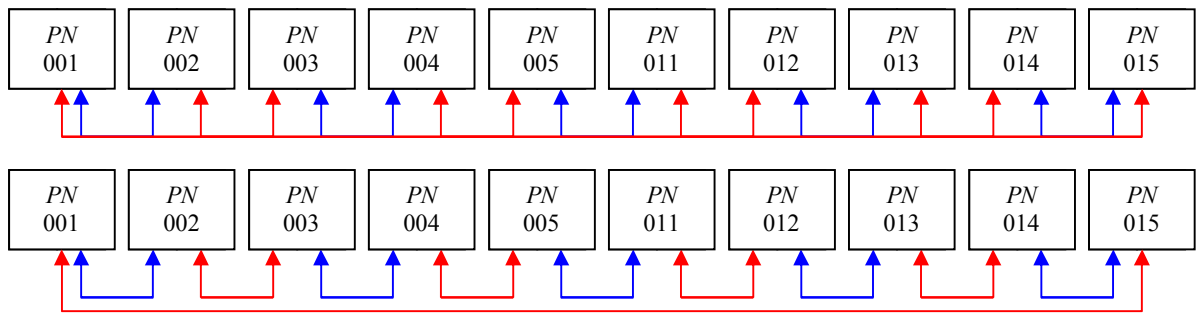


Рисунок 4 - Структура мережі модуля багатопроцесорної системи для реалізації граничного обміну

Перший режим. Спочатку формується «розподілена *VLAN*» *VS23* мережа на комутаторах *SW2*, *SW3*. При цьому обчислювальний вузол *PN001* з'єднується за допомогою входу / виходу зовнішнього двоспрямованого інтерфейсу (*PN001.i2*) з портом 01 (*VS23.SW2.01*) керованого комутатора *SW2*, а також за допомогою входу / виходу двоспрямованого зовнішнього інтерфейсу (*PN001.i3*) з портом 01 (*VS23.SW3.01*) керованого комутатора *SW3*. За такою схемою з'єднуються і решта обчислювальних вузлів кластера.

Другий режим. Частина прикладних завдань передбачає, що граничний обмін даними відбувається між сусідніми обчислювальними вузлами. У такому разі зв'язок між *slave*-вузлами організовується за топологією кільця. При цьому обчислювальний вузол *PN001* з'єднується за допомогою входу / виходу двоспрямованого зовнішнього інтерфейсу (*PN001.i2*) з портом 01 (*VS012.SW2.01*) керованого комутатора *SW2*, а також за допомогою входу / виходу двоспрямованого зовнішнього інтерфейсу (*PN001.i3*) з портом 04 (*VS022.SW2.04*) керованого комутатора *SW2*. Обчислювальний вузол *PN002* з'єднується за допомогою входу / виходу двоспрямованого зовнішнього інтерфейсу (*PN002.i2*) з портом 03 (*VS022.SW2.03*) керованого комутатора *SW2*, а також за допомогою входу / виходу двоспрямованого зовнішнього інтерфейсу (*PN002.i3*) з портом 06 (*VS032.SW2.06*) керованого комутатора *SW2*. За такою схемою з'єднуються і решта обчислювальних вузлів кластера.

Для уникнення взаємного впливу при граничному обміні (передачі/прийомі даних) між обчислювальними вузлами створюються віртуальні локальні мережі (*VLAN*), що регулюють трафік в межах окремої мережі (*VLAN*) комутаторів *SW2* і *SW3*. У кожному комутаторі створюються по 5 віртуальних мереж: *VS012* між портами 01 і 02 комутатора *SW2*, *VS022* між портами 03 і 04 комутатора *SW2*, *VS032* між портами 05 і 06 комутатора *SW2*, *VS042* між портами 07 і 08 комутатора *SW2*, *VS052* між портами 09 і 10 комутатора *SW2*, *VS013* між портами 01 і 02 комутатора *SW3*, *VS023* між портами 03 і 04 комутатора *SW3*, *VS033* між портами 05 і 06 комутатора *SW3*, *VS043* між портами 07 і 08 комутатора *SW3*, *VS053* між портами 09 і 10 комутатора *SW3*.

Режим роботи системи реалізується через використання проміжного буфера пам'яті для зберігання відповідних пакетів. Проміжний буфер пам'яті комутаторів *SW1 – SW3* позбавляє від необхідності процедури синхронізації даних при мережевому обміні, коли здійснюється процес відправлення та прийому пакетів під час вирішення сильнозв'язаних завдань, при цьому виникає можливість зменшити завантаження *CPU*, що підвищує ефективність і продуктивність кластерної системи в цілому.

Обчислювальні експерименти

Особливості конструювання паралельних обчислювальних алгоритмів для ПОК детально висвітлюються в [11,12]. Ефективність запропонованого підходу для проведення обчислювальних експериментів підтверджується рішенням задач нестационарної теплопровідності [3,13,14], деякими особливостями моделювання зворотних задач дослідження теплофізичних властивостей матеріалів [15,16], задач прогнозу екологічних систем під впливом природних і антропогенних чинників [4,17].

Висновки і перспективи подальших досліджень

Уведення в багатопроесорну систему окремої обчислювальної мережі для обміну даними, додаткових керованих комутаторів, що працюють паралельно, проміжного буфера пам'яті комутаторів, режиму мережевого завантаження процесорів, механізму резервування ключових компонентів модуля дозволило:

по-перше, підвищити швидкість обчислень під час вирішення сильнозв'язаних завдань, забезпечити високошвидкісний доступ до пам'яті вузлів кластера й обмін даними між ними, знизити завантаження каналу, що проходить між вузлами кластера, за рахунок формування окремої обчислювальної мережі й реалізації механізмів *channel bonding* і *VLAN*;

по-друге, за рахунок проміжного буфера пам'яті «розвантажити» центральний процесор *CPU* в моменти передачі та прийому пакетів між вузлами кластера, що зумовлює підвищення продуктивності обчислювальної системи в цілому;

по-третє, підвищити ефективність кластерної системи, адаптуючи структуру її мережі до вирішення кожного конкретного типу завдань;

по-четверте, за рахунок модульного принципу побудови спростити проектування, нарощування або заміну кластерних вузлів, що вийшли з ладу, а також роботу й експлуатацію системи в цілому;

по-п'яте, завдяки мережевому завантаженню й режиму *Power on After Power Fail / Former-Sts* забезпечити одночасний запуск групами обчислювальних вузлів модуля багатопроесорної обчислювальної системи підвищеної готовності від одного блока живлення замість кількох, що призводить до значного підвищення енергоефективності системи і зменшення її вартості;

по-шосте, за рахунок мережевого завантаження модуля багатопроцесорної системи підвищеної готовності, а також введення механізму резервування ключових компонентів модуля істотно зменшити кількість її компонентів і тим самим значно підвищити надійність функціонування модуля багатопроцесорної системи підвищеної готовності;

по-сьоме, забезпечити здатність до перенесення програмного забезпечення на інші кластерні системи з метою виконання подібних розрахунків.

Перспективи подальших досліджень у даному науковому напрямку автори вбачають у висвітленні питань, які пов'язані зі сполученням інтерфейсів для двох і більше модулів багатопроцесорної системи. Адже для розв'язування деякого класу прикладних задач виникає необхідність розширення обчислювальних потужностей. Закладений принцип модульності дозволяє збільшувати продуктивність обчислювальної системи за рахунок додавання нових модулів. Крім того, доцільно було б вивести відповідні аналітичні співвідношення для розрахунку ефективності заявленої обчислювальної системи. Це дозволило б дослідникам обирати найбільш ефективну конфігурацію багатопроцесорної системи та її режими роботи.

Література

1. Роуч П. Вычислительная гидродинамика / П. Роуч; [пер. с англ]. – М.: Мир, 1980. – 616 с.
2. Коздоба Л. А. Вычислительная теплофизика / Л.А. Коздоба. – К.: Наук. думка, 1992. – 224 с.
2. Иващенко В.П. Параллельные вычисления и прикладные задачи металлургической теплофизики / В.П. Иващенко, Г.Г. Швачич, А.А. Шмукин // Системні технології. Регіональний збірник наукових праць. - 2008. – Вип. 3(56). – Т. 1. – С. 123 – 138.
3. Швачич Г.Г. К вопросу конструирования параллельных вычислений при моделировании задач идентификации параметров окружающей среды / Г.Г. Швачич // Математичне моделювання. – 2006. – № 2 (14). – С. 23 – 34.
4. Швачич Г.Г. О параллельных компьютерных технологиях кластерного типа решения многомерных нестационарных задач / Г.Г. Швачич // Materiály IV mezinárodní vědecko- praktická konference [«Vědecký potenciál světa - 2007»]. – D. 7. – Technické vědy. Matematika. Fyzika. Moderní informační technologie. Výstavba a architektura. – Praha: Publishing House «Education and Science» s.r.o. – P. 35 – 43.
5. Воеводин Вл.В. Вычислительное дело и кластерные системы / Вл.В. Воеводин, С.А. Жуматий. – М.: Изд-во Московского университета, 2007. – 150 с.
6. Баканов В.М. Персональный вычислительный кластер как недостающее звено в технологии проведения сложных технологических расчетов / В.М. Баканов // Метизы. – 2006. – 2 (12). – С. 33 – 36.
7. Уніфікований базовий модуль багатопроцесорної системи з програмованою архітектурою (патент заявка: 2004136937/09, 16.12.2004, Науково-дослідний інститут багатопроцесорних обчислювальних систем Таганрозького державного радіотехнічного університету (НДІ МВС ТРТУ), <http://fpga.parallel.ru/family.html>),
8. Shvachych G.G. Prospects of construction highly-productive computers systems on the base of standard technologies / G.G. Shvachych // IV Intrenational Conference “Strategy of Quality in Industry and Education”; May 30 – June 6, 2008, Varna; Bulgaria. – Proceedings. – V. 2. – P. 815 – 819.

9. Иващенко В.П. Персональный вычислительный кластер для моделирования многомерных нестационарных задач / В.П. Иващенко, Г.Г. Швачич // Материалы XVI международной научно-технической конференции «Прикладные задачи математики и механики». – Севастополь, 2008. – С. 235 – 238.
10. Shvachych G.G. Peculiarities of parallel computational algorithm synthesizing for personal electronic computer (pec) in heat – and – mass echange problems/ G.G. Shvachych, A.A. Shmukin // Eastern-europeanjournal of enterprise technologies. № 2. – 2004. – P. 15 – 29.
11. Швачич Г.Г. О технологии параллельного компьютерного моделирования на многопроцессорных вычислительных комплексах кластерного типа / Г.Г. Швачич, А.А. Шмукин // Математичне моделювання. – 2007. – № 2 (17). – С. 99 – 106.
12. Иващенко В.П. Некоторые аспекты проблемы математического моделирования задач металлургической теплофизики на основе применения параллельных вычислительных систем кластерного типа / В.П. Иващенко, Г.Г. Швачич, А.А. Шмукин // Сучасні проблеми металургії. Наук. пр. – 2005. – Т. 7. – С. 23 – 30.
13. Швачич Г.Г. К вопросу конструирования и моделирования алгоритмов построения граничных условий в задачах тепло- и массообмена для неограниченных областей / Г.Г. Швачич, А.А. Шмукин // Збірник наукових праць НГУ. – 2007. – № 28. – С. 75 – 84.
14. Швачич Г.Г. Определение теплофизических свойств материалов обратными методами / Г.Г. Швачич, А.А.Шмукин // Материалы международной научно-методической конференции ["Проблемы математического моделирования"]. – Днепродзержинск, 2004. – С. 153 – 154.
15. Швачич Г.Г. Некоторые особенности математического моделирования обратных задач исследования теплофизических свойств материалов / Г.Г. Швачич, А.А. Шмукин, Д.В. Протопопов // Металлургическая теплотехника: Сб. науч. трудов НМетАУ в 2-х кн. – Кн. 1. – Днепропетровск: Пороги. – 2005. – С. 448 – 455.
16. Иващенко В.П. О проблеме моделирования задач идентификации динамики окружающей среды / В.П. Иващенко, Г.Г. Швачич, А.А. Шмукин // II Intrenational Conference ["Strategy of Quality in Indastry and Education"]; June, 2 – 9, 2006; Varna; Bulgaria. – Proceedings. – V. 1. – P. 242 – 248.

Надійшла до редакції: 22.12.2010 Рецензент: канд. техн.наук, проф. Анопрієнко О.Я.

Е.А.Башков¹, В.П.Иващенко², Г.Г. Швачич²

¹ Донецкий национальный технический университет, ²Национальная металлургическая академия Украины

Высокоэффективная многопроцессорная система на базе персонального вычислительного кластера. Рассматривается архитектура высокопроизводительной многопроцессорной системы, предназначенная для решения задач математической физики, экологии и моделирования сложных технических объектов. Предложенная система характеризуется повышенной надежностью и высокой энергоэффективностью. Система базируется на отдельной реконфигурируемой сети для обмена данными между вычислительными узлами и дополнительными управляемыми коммутаторами с буферными запоминающими устройствами. Предусматривается сетевая загрузка узлов и механизм резервирования ключевых компонентов.

персональный вычислительный кластер, управляемые коммутаторы, реконфигурируемая сеть, вычислительные узлы, буферы памяти, компоненты вычислительной системы

E.A.Bashkov¹, V.P.Ivaschenko², G.G. Shvachich²

¹ Donetsk National Technical University, ²National Metallurgical Academy of Ukraine

High Performance Multiprocessor System Based on Personal Computation Cluster. The architecture of the high performance multiprocessor aimed at solving the problems of mathematical physics, ecology and complex technical objects modeling is examined. The proposed system is characterized by improved reliability and high energy efficiency. The system is based on a separate reconfigurable network to exchange data among computational nodes and additional controlled switches with buffer storages. The network node loading and key component reservation mechanism are provided.

personal computation cluster, controlled switches, reconfigurable network, computation nodes, memory buffer, computation system components