

## АРХИТЕКТУРЫ И ТЕНДЕНЦИИ РАЗВИТИЯ СЕТЕВЫХ ПРОЦЕССОРОВ

**Моатаз Юнис, Ладыженский Ю.В.**

Донецкий национальный технический университет

Кафедра прикладной математики и информатики

E-mail: [LY@cs.dgtu.donetsk.ua](mailto:LY@cs.dgtu.donetsk.ua)

### **Аннотация**

**Моатаз Юнис, Ладыженский Ю.В. Архитектуры и тенденции развития сетевых процессоров.** Проведен анализ архитектур и тенденций развития сетевых процессоров. Сформулированы некоторые актуальные нерешенные проблемы проектирования и исследования сетевых процессоров.

### **Введение**

В компьютерных сетях используется широкий спектр аппаратно-программных систем, предназначенных для обработки пакетов данных. К ним относятся коммутаторы, маршрутизаторы, процессоры трансляции сетевых адресов, системы обнаружения вторжений, брандмауэры, ADSL-модемы [1]. Сетевые системы проектируются по критериям высокой производительности и широких функциональных возможностей в условиях ограничений на стоимость, физические размеры и время изготовления с целью скорейшего выхода на рынок [2].

Разрабатываемые системы должны быть масштабируемыми, достаточно универсальными и гибкими. В ходе проектирования необходимо учитывать быстрые изменения в рыночных тенденциях, применяемых технологиях и технических требованиях к выпускаемой системе.

### **Стадии развития компьютерных сетей**

С момента появления компьютерных сетей 40 лет назад они прошли несколько стадий развития. Основные сетевые устройства первого поколения ( с 1975- 1980г.г. ) были универсальными компьютерами. Маршрутизатор был мини компьютером с программой, реализующей IP протокол. Во втором поколении (с 1990-95г.г.) появились специализированные процессоры для классификации пакетов и некоторых других функций, стали применяться высокоскоростные коммутаторы. Но большинство функций сетевой обработки выполнялось на универсальных процессорах. Третье поколение сетевых устройств (с 2000г.) обладает полностью распределенной архитектурой, реализуемой на проблемно ориентированных СБИС, содержащими универсальный процессор, выделенные процессоры для каждого сетевого интерфейса. Это поколение отличается существенным ускорением обработки данных [3].

Переход в третьем поколении к полностью распределенной архитектуре усложнил разработку и исследование свойств сетевых систем. Необходимость поддерживать в мультипроцессорных маршрутизаторах отдельные маршрутные таблицы для каждого процессора на каждом сетевом интерфейсе создает дополнительные проблемы синхронизации репликаций таблиц при обновлении. Кроме того, маршрутизатор должен совмещать обновление маршрутных таблиц с обработкой пакетов данных.

В архитектурах третьего поколения возникли новые проблемы: высокая стоимость устройств на СБИС с проблемно-ориентированными процессорами, длительное время (18 - 24 месяца) выпуска новых изделий на рынок, сложность тестирования и верификации пакетных процессоров, недостаточная гибкость применяемых СБИС.

Негибкость СБИС приводит к существенным дополнительным затратам времени на значительное перепроектирование микросхемы даже в случае малых изменений в требованиях к проекту. Кроме того, модификация и настройка СБИС для использования в новых сетевых системах увеличивает стоимость и время разработок.

## **Программируемые сетевые процессоры**

Бурное развитие компьютерных сетей конце 1990-х годов привело к быстрым изменениям к сетевым системам и применению нового подхода для их создания: разработка программируемых процессоров, ориентированных на задачи обработки сетевых пакетов.

Идея архитектуры состоит в комбинации программируемости сетевых систем первого поколения с высокой скоростью систем третьего поколения. Устройства с указанной архитектурой называются сетевыми процессорами. Чтобы сетевые процессоры обладали достаточной производительностью, задачи обработки сетевых пакетов должны быть детально проанализированы, выполнена их функциональная декомпозиция, сделаны оценки их временной и емкостной сложности [4].

Для наиболее времязатратных задач в структуру сетевых процессоров нужно включать проблемно ориентированные аппаратные решения. Использование сетевых процессоров оказывается экономически выгодным в системах, содержащих много сетевых интерфейсов, потоки пакетов через которые обрабатываются мультипроцессорными устройствами.

## **Базовые архитектуры сетевых процессоров**

Для достижения высокой производительности в современных сетевых процессорах применяются следующие базовые архитектурные решения: однопоточный процессор с высокой тактовой частотой, параллелизация потоков пакетов, конвейерная обработка пакетов.

Возможности роста производительности первой архитектуры в настоящее время практически исчерпаны.

Особенностью параллельной архитектуры является необходимость выбора и реализации аппаратного механизма эффективного управления входной очередью пакетов[2].

В конвейерной архитектуре поток пакетов перемещается по линии функциональных блоков, каждый из которых выполняет свою часть требуемой обработки пакета.

В современных сетевых процессорах применяются и комбинированные конвейерно-параллельные или параллельно-конвейерные архитектуры.

Внутри сетевого процессора выделяются два основных потока данных:

- пакеты, требующие простой обработки с высокой скоростью
- пакеты, требующие сложной обработки на меньшей скорости.

Для каждого потока может быть выделена своя аппаратная подсистема сетевого процессора.

В докладе анализируются достоинства и недостатки архитектур процессоров, разработанных компаниями Intel, Cisco, Alchemy, Agere, IBM.

## **Применение сетевых процессоров в сетевых взаимодействиях**

Можно выделить три уровня сетевых взаимодействий, на которых можно использовать сетевые процессоры:

- базовый уровень для передачи больших объемов данных на высокой скорости. Здесь реализуются функции маршрутизации, коммутации, контроля доступа.
- граничный межсетевой уровень. На границах происходит вход на базовый уровень и выход из него. Функции граничного уровня отличаются высокой сложностью, выполняются со средней и высокой скоростью, включают маршрутизацию, коммутацию, управление потоком, контроль доступа, управление качеством обслуживания [2].
- уровень доступа. Этот уровень включает все точки доставки информации в сети. Конечные пользователи получают доступ в Интернет сети через локальные сети, широкополосные (данные, видео, звук) сети, телефонные каналы. На этом уровне существует много относительно медленных различных протоколов и технологий взаимодействия.

## **Основные функции сетевых процессоров и требования к ним**

Анализ протоколов и выпускаемых сетевых систем показывает, что основными функциями сетевых процессоров являются:

- анализ заголовков пакетов, сравнение полей заголовков с шаблонами, поиск и выборка из таблиц
- перенаправление входящих пакетов на выходные порты
- контроль доступа и управление очередями пакетов
- ограничение выходного потока пакетов и управление исходящим трафиком
- модификация передаваемых пакетов.
- Основными требованиями к сетевым процессорам являются:
  - высокая скорость обработки данных, близкая к скорости передачи данных по сети
  - гибкость и программируемость
  - быстрый цикл разработки для выпуска на рынок
  - удобство обслуживания конечных пользователей в точках доставки информации в сеть

## **Тенденции развития и проблемы проектирования сетевых процессоров**

Наиболее важными тенденциями в области теории и реализации сетевых процессоров являются следующие:

- реализация сетевых процессоров с реконфигурируемой архитектурой на FPGA
  - создание параметризуемых аппаратных платформ для архитектур с множеством сетевых процессоров
  - разделение потоков пакетов путем фильтрации и оптимизация путей обработки разделенных потоков
  - разработка операционных систем для сетевых процессоров
  - применение асинхронных архитектур для ускорения обработки пакетов
  - создание сетевых процессоров для мобильных сетей и сетей специального назначения
- Основными проблемами проектирования сетевых процессоров являются:
- определение наиболее важных задач обработки пакетов для заданных сетевых протоколов
  - определение критериев оптимизации архитектур процессоров

- определение состава, структуры и способов взаимодействия функциональных блоков, обеспечивающих повышение быстродействия
- выбор эффективных интерфейсов ввода-вывода
- определение оптимальных технологий и объемов памяти программ и памяти данных
- выбор способов реализации функций сетевых протоколов (аппаратная реализация, программная реализация, применение проблемно ориентированных интерфейсных СБИС или сопроцессоров)
- разработка инструментальных средств автоматизации программирования (языки программирования, компиляторы, ассемблеры, редакторы связей, загрузчики, библиотеки функций).

## **Выводы**

Сетевые процессоры являются технологией, направленной на быструю разработку гибких и легко модифицируемых аппаратных решений для компьютерных сетей.

Целью этой технологии является создание СБИС для обработки пакетов, передаваемых по сетям, которые эффективно сочетают гибкость программируемых процессоров с высоким быстродействием проблемно-ориентированных СБИС.

В настоящее время накоплен определенный опыт проектирования и эксплуатации сетевых процессоров. Однако отсутствуют ясность в том, какие функции обработки пакетов должны быть реализованы в сетевых процессорах. Не определены наиболее эффективные аппаратные архитектуры сетевых процессоров. Параметры применяемых в выпускаемых промышленностью сетевых процессорах комбинированных параллельно - конвейерных структур не всегда имеют теоретическое обоснование, не удовлетворяют постоянно возрастающим требованиям по производительности.

Разработка программного обеспечения для сетевых процессоров может представлять серьезную проблему, поскольку для обеспечения высокой эффективности многие сетевые процессоры нуждаются в низкоуровневом микропрограммировании.

## **Литература**

1. Олифер В.Г., Олифер Н.А. Основы компьютерных сетей. – СПб.:Питер, 2009.-352с.
- 2.Кучерявый Е.А. Управление трафиком и качество обслуживания в сети Интернет. – СПб.: Наука и Техника, 2004. – 336с.
3. Network Processors: Programmable Technology for Building Network Systems  
[http://www.cisco.com/web/about/ac123/ac147/archived\\_issues/ipj\\_7-4/network\\_processors.html](http://www.cisco.com/web/about/ac123/ac147/archived_issues/ipj_7-4/network_processors.html)
4. Орлов С.А., Цилькер Б.Я. Организация ЭВМ и систем. 2-е изд. – СПб.: Питер, 2011.-688с.