

**СИНТЕЗ МПА МУРА СО СМЕШАННЫМ КОДИРОВАНИЕМ СОСТОЯНИЙ****Баркалов А.А., Красичков А.А., Цололо С.А.**

University of Zelena Gora, Poland

Донецкий национальный технический университет, г. Донецк

Email: [A.Barkalov@iie.uz.zgora.pl](mailto:A.Barkalov@iie.uz.zgora.pl)**Abstract**

*Barkalov A.A., Krasichkov A.A., Tsololo S.A. The method of Moore FSM synthesis with the mixed coding conditions. The method of Moore FSM synthesis on FPGA based on specific states encoding is proposed. Given method allows the number of CLBs' reducing in respect to standard methods. An example of application of the proposed method is given.*

**Введение**

В соответствии с принципом микропрограммного управления, любая цифровая система может быть представлена как композиция управляющего (УА) и операционного (ОА) автоматов [1, 2]. В настоящее время в качестве базы для построения цифровых систем управления (ЦСУ) различной сложности используются программируемые логические устройства (ПЛУ). При этом используется несколько основных архитектур ПЛУ [3]. Это программируемые логические матрицы (ПЛИМ), программируемые матрицы логики (ПМЛ) и программируемые пользователем вентильные матрицы (Field Programmable Gate Arrays, FPGA). Сейчас технология FPGA постепенно получает все большее распространение благодаря своей гибкости и удобству [4].

С каждым годом для построения ЦСУ различной сложности требуются все более совершенные автоматы управления, оптимальные по аппаратным затратам и/или быстродействию. Поэтому на данный момент актуальной является задача оптимизации методов построения автоматов в рамках одной из архитектур ПЛУ, например, FPGA.

Основу структуры FPGA составляет матрица конфигурационных логических блоков (КЛБ), между которыми располагается поле межсоединений (совокупность горизонтальных и вертикальных каналов). В FPGA линии каналов состоят из отдельных сегментов, соединяемых программируемыми матрицами переключений. По краям кристалла FPGA расположены блоки ввода-вывода [4].

Одной из проблем проектирования микропрограммных автоматов (МПА) с использованием архитектуры FPGA является ограниченное число входов КЛБ, которое в большинстве случаев оказывается меньшим, чем число аргументов реализуемых БФ. Поэтому подобный синтез требует модификации известных или разработки новых методов.

В данной статье предлагается метод синтеза МПА Мура на FPGA, основанный на использовании смешанного способа кодирования состояний МПА. Основной идеей смешанного кодирования является совместное использование позиционного и унитарного метода кодирования состояния автомата.

Основной целью применения смешанного кодирования является оптимизация схемы автомата, а также увеличение его быстродействия. В рамках работы будут проведены исследования, которые заключаются в сравнении характеристик автоматов, синтезированных с использованием различных способов кодирования состояний.

**Основная идея и метод синтеза**

Пусть МПА Мура задан отмеченной граф-схемой алгоритма. На ее основе строится прямая структурная таблица (ПСТ), которая содержит следующие столбцы:  $a_m$  – текущее состояние автомата,  $a_m \in A$ , где  $A = \{a_1, \dots, a_M\}$  – множество состояний автомата;  $K(a_m)$  – код состояния  $a_m$ , для кодирования используются внутренние переменные

$Q_r \in Q = \{Q_1, \dots, Q_R\}$ ;  $a_s, K(a_s)$  – состояние перехода и его код;  $X_h$  – входной сигнал, определяющий переход  $\langle a_m, a_s \rangle$  и равный конъюнкции некоторых элементов (или их отрицаний) множества логических условий  $X = \{x_1, \dots, x_L\}$ ;  $Y_h$  – набор микроопераций, формируемых на переходе  $\langle a_m, a_s \rangle$ ,  $Y_h \subseteq Y$ , где  $Y = \{y_1, \dots, y_N\}$  – множество микроопераций;  $D_h$  – набор функций возбуждения памяти автомата, принимающих единичные значения для переключения памяти из  $K(a_m)$  в  $K(a_s)$ ,  $D_h \subseteq D$ , где  $D = \{D_1, \dots, D_R\}$  – множество функций возбуждения;  $h = \overline{1, N}$  – номер перехода.

ПСТ является основной для синтеза логической схемы автомата Мура.

Структура МПА Мура, которая используется для реализации на ПЛУ, изображена на рисунке 1.

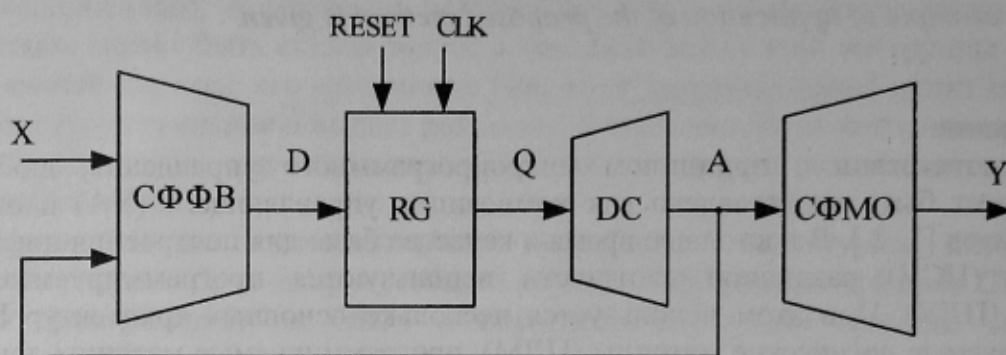


Рисунок 1 - Структура МПА Мура

Здесь

СФФВ – схема формирования функций возбуждения  $D_h \subseteq D$ ,

RG – регистр кода состояния  $Q$ ,

СФМО – схема формирования микроопераций  $Y_n \subseteq Y$ .

Схемы СФФВ и СФМО строятся по системам функций (1) и (2) соответственно.

$$D_r = \bigvee_{h=1}^H (\bigwedge_{r=1}^R Q_r^{l_{hr}}) \& \bigwedge_{l=1}^L x_l^{E_{lh}}, \quad r = \overline{1, R}; \quad (1)$$

$$y_n = \bigvee_{m=1}^M (\bigwedge_{r=1}^R Q_r^{l_{nr}}) \& C_{nm}, \quad n = \overline{1, N}; \quad (2)$$

где  $l_{mr} \in \{0, 1, *\}$ ,  $Q_r^0 = \overline{Q_r}$ ,  $Q_r^1 = Q_r$ ,  $Q_r^* = 1$ ,  $E_{lh} \in \{0, 1, *\}$ ,  $x_l^0 = \overline{x_l}$ ,

$x_l^1 = x_l$ ,  $x_l^* = 1$ ,  $C_{nm}$  – булева переменная, равная единице, если и только если в  $m$ -ом состоянии формируется микрооперация  $y_n \in Y$ .

Булевы функции в FPGA реализуются на КЛБ, которые имеют  $s$  входов. В зависимости от модели FPGA  $s = \overline{2, 5}$ , тогда как число аргументов БФ проектируемых систем на порядок выше. Поэтому число аргументов БФ по возможности должно находиться в указанных пределах.

При проектировании МПА БФ с наибольшим количеством входов в состав СФФВ (БФ для каждого из разрядов  $\{D_1, \dots, D_R\}$ ). В качестве аргументов БФ для СФФВ используются элементы множества состояний МПА  $A = \{a_1, \dots, a_m\}$  и множество логических условий  $X = \{x_1, \dots, x_L\}$ . В состав каждого КЛБ входит D-триггер, поэтому целесообразно выполнить кодирование состояний  $A$  таким образом, чтобы коды содержали минимальное количество единиц. Кроме того, так как в соответствии с рис.1 состояния  $A$  формируются с помощью дешифратора DC, необходимо по возможности упростить его реализацию за счет неопределенностей.

Оптимальным с этой точки зрения минимизации количества единиц является способ унитарного кодирования, но при его использовании разрядность  $R$  будет равна количеству состояний  $M$  и будет слишком велика в сложных МПА. С другой стороны, оптимальным с точки зрения разрядности является способ максимального кодирования, но данный способ не удовлетворяет условию минимизации количества единиц. В связи с этим целесообразно сочетать два эти метода.

Пусть необходимо закодировать множество состояний МПА  $A = \{a_1, \dots, a_M\}$  кодами с разрядностью  $R$ . Представим код состояния в виде двух частей ( $i$  и  $j$ ) так, как это показано на рисунке 2.

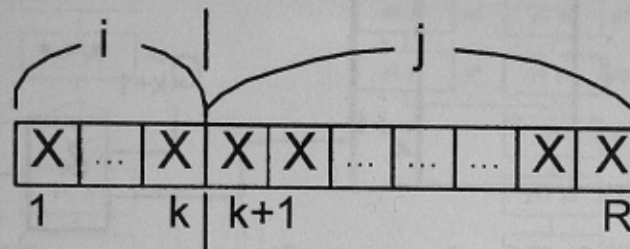


Рисунок 2 - Разделение разрядности  $R$

Группу  $i$  (с 1 по  $k$ ) разрядов кодируем с помощью максимального кодирования, группу  $j$  (с  $k+1$  по  $R$ ) разрядов – унитарным кодированием. Общий вид такого смешанного кодирования приведен в таблице 1.

Применение данного способа кодирования позволяет закодировать не более  $2^{i+j}$  состояний, при этом в коде каждого состояния будет максимум  $(i+1)$  единиц.

Следует также отметить, что при данном способе смешанного кодирования возможно варьирование значений  $i$  и  $j$ , что позволяет получить оптимальное соотношение между количеством разрядов и количеством единиц в коде.

Таблица 1. Смешанное кодирование в общем виде

A	i-е разряды			j-е разряды			
	$Q_0$	...	$Q_k$	$Q_{k+1}$	$Q_{k+2}$	...	$Q_R$
$a_1$	0	...	0	0	0	...	1
$a_2$	0	...	0	1	0	...	0
$a_{M-1}$	1	...	1	0	0	...	1
$a_M$	1	...	1	1	0	...	0

Кроме того, данный способ кодирования позволяет упростить реализацию дешифратора ДС, формирующего состояния  $A$ . В этом случае для первых  $i$  разрядов строится максимальный дешифратор, каждый выход которого при умножении на соответствующий  $j$ -й разряд формирует один из кодов состояний множества  $A$  (рисунок 3).

### Исследования

Для оценки влияния способа кодирования состояний МПА Мура на аппаратурные затраты и быстродействие схемы были проведены исследования. Суть исследований заключалась в проведении ряда опытов, каждый из которых представляет собой синтез МПА Мура в базисе FPGA на основе заданной ГСА с использованием различных способов кодирования (максимального, унитарного и смешанного с различными параметрами). В каждом опыте для полученной схемы МПА измерялись аппаратурные затраты.

Для автоматизации процесса проектирования МПА Мура с указанными параметрами было разработано соответствующее ПО. Для синтеза схемы МПА Мура и оценки ее характеристик использовалась среда Active HDL.

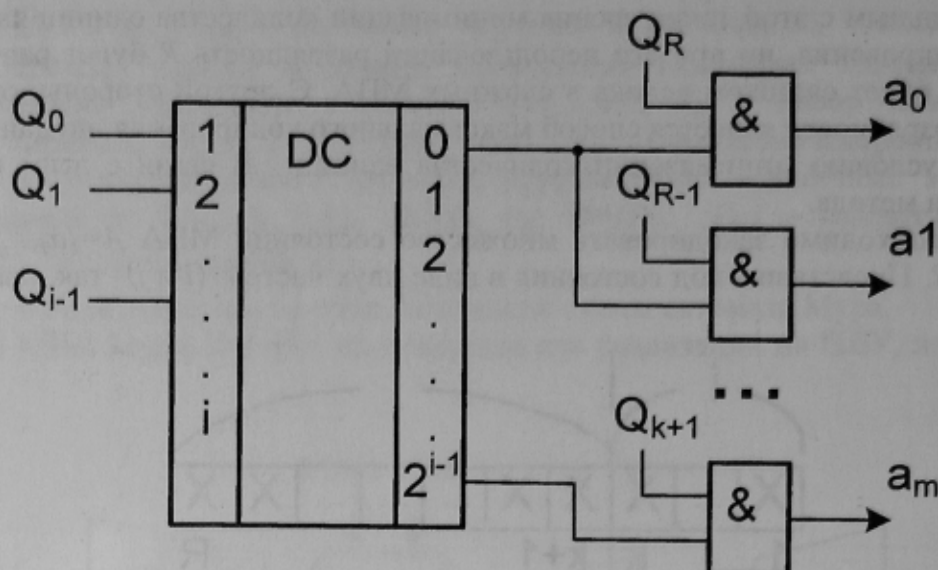


Рисунок 3 - Общий вид дешифратора состояний DC

Пусть автоматы Мура, соответствующие ГСА  $\Gamma_1 - \Gamma_3$  (рисунок 4), имеют соответственно число вершин – 17, 23, 25; число состояний – 14, 20, 22; число строк таблицы переходов – 17, 23, 25; число логических условий – 3, 3, 3; число микроопераций – 10, 13, 14.

Результаты исследований приведены в таблице 2, которая содержит следующие столбцы с характеристиками схем для каждой из трех ГСА:

*Тип кодирования* – способ и параметры кодирования состояний МПА Мура;

$N_{lut}$  – количество LUT схемы МПА Мура;

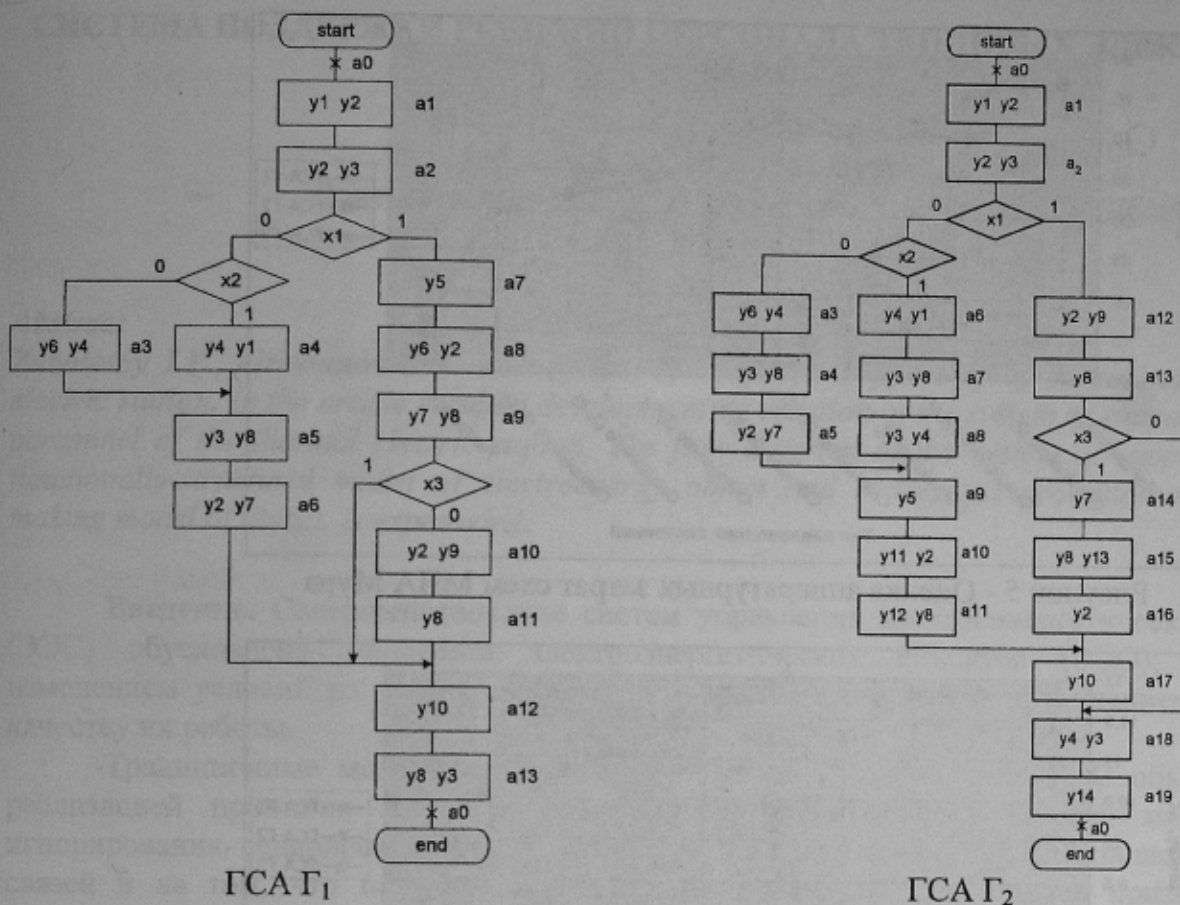
$N_g$  – общее количество эквивалентных вентилях;

$t_{delay}$  – максимальная задержка в наносекундах.

На основе полученных значений построим графики зависимости аппаратурных затрат схемы МПА Мура (рисунок 5) и быстродействия (рисунок 6) от способа кодирования состояний.

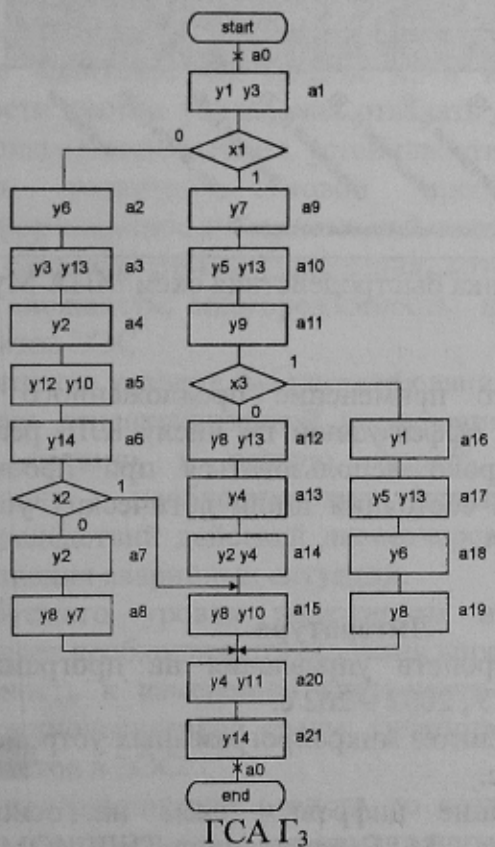
Таблица 3. Характеристики схем для различных способов кодирования

Параметры	ГСА $\Gamma_1$			ГСА $\Gamma_2$			ГСА $\Gamma_3$		
	$N_{lut}$	$N_g$	$t_{delay}, \text{нс}$	$N_{lut}$	$N_g$	$t_{delay}, \text{нс}$	$N_{lut}$	$N_g$	$t_{delay}, \text{нс}$
Максимальное	19	196	9.786	43	298	11.844	47	322	11.430
Смешанное (2, 6)	18	180	9.636	40	292	11.822	46	310	11.401
Смешанное (2, 8)	16	166	9.221	40	286	11.780	42	312	11.450
Смешанное (2, 10)	16	174	8.982	39	280	11.300	40	306	11.203
Смешанное (3, 5)	20	202	9.458	42	290	11.899	45	302	11.542
Смешанное (3, 6)	18	182	9.344	37	284	11.833	37	292	11.432
Смешанное (3, 7)	17	172	9.004	33	282	11.102	34	280	11.201
Смешанное (3, 8)	15	160	8.929	32	270	10.845	32	282	10.783
Смешанное (3, 9)	15	156	8.894	31	260	10.200	30	264	10.664
Унитарное	14	146	8.724	16	256	9.244	15	242	9.862



ГСА Г<sub>1</sub>

ГСА Г<sub>2</sub>



ГСА Г<sub>3</sub>

Рисунок 4 - Граф-схемы Г<sub>1</sub>, Г<sub>2</sub> и Г<sub>3</sub> для проведения исследований

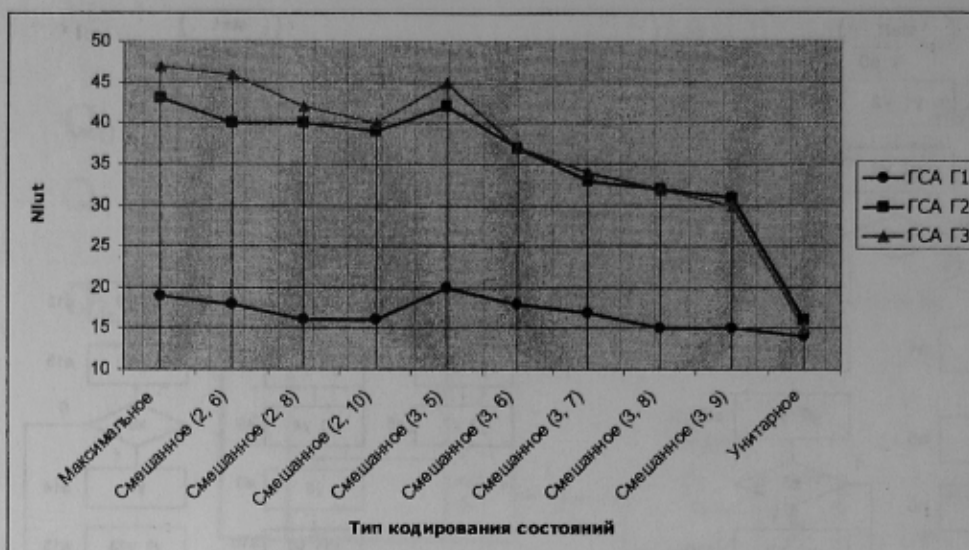


Рисунок 5 - Оценка аппаратных затрат схем МПА Мура

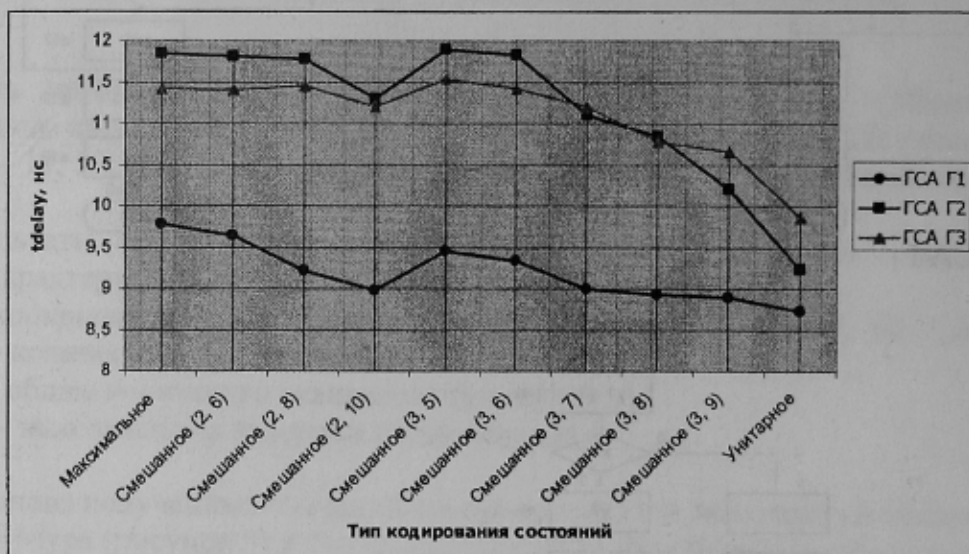


Рисунок 6 - Оценка быстродействия схем МПА Мура

**Заключение**

Исследования показали, что применение предложенного способа кодирования состояний МПА Мура приводит к эффективной по числу КЛБ реализации схемы МПА. Предлагаемый способ может широко использоваться при проектировании цифровых автоматов с большим количеством состояний и/или логических условий с последующей реализацией этих устройств на FPGA.

**Литература**

1. Баркалов А. А. Синтез устройств управления на программируемых логических устройствах. – Донецк: ДонНТУ, 2002 – 262 с.
2. Баркалов А.А., Палагин А.В. Синтез микропрограммных устройств управления. - Киев: ИК НАН Украины, 1997 – 135с.
3. Соловьев В.В. Проектирование цифровых схем на основе программируемых логических интегральных схем. – М.: Горячая линия-ТЕЛЕКОМ, 2001. – 636 с. ил.
4. Соловьев В.В. Проектирование функциональных узлов цифровых систем на программируемых логических устройствах. – Минск: Бестпринт, 1996 – 252с.